

논문 2007-44TC-3-10

스위칭 인덕터를 이용한 다중 표준용 CMOS 주파수 변환기

(A multistandard CMOS mixer using switched inductor)

유상선*, 유형준**

(Sang-Sun Yoo and Hyung-Joun Yoo)

요약

WCDMA, WiBro, 그리고 802.11a/b/g 등의 여러 표준에 사용가능한 직접 변환 주파수 변환기를 0.18 um CMOS 공정을 이용하여 설계 하였다. 여러 표준을 수용하기 위한 방법으로 스위칭이 가능한 인덕터를 매칭의 방법으로 사용하여 칩의 크기를 줄일 수 있었다. 매칭 네트워크 안에서 스위치 트랜지스터를 켜고 끌 때에 따라 주파수 변환기의 동작주파수가 결정된다. 이 때, 스위치의 기생성분들이 주파수 변환기의 성능과 동작 주파수 선택에 큰 영향을 미치기 때문에 기생성분의 영향을 최소화하는 스위치 너비로 매칭회로를 구성했다. 제안된 주파수 변환기는 2.1~2.5 GHz 대역과 5.1~5.9 GHz 대역 모두에서 -13 dB 이내의 입력 반사 손실을 얻었으며 목표 표준에서 요구하는 성능을 모두 만족시키도록 설계되었다.

Abstract

A multistandard direct-conversion mixer for WCDMA, WiBro, and 802.11a/b/g is designed in 0.18 um CMOS technology. To support multistandard and to reduce the chip area, the switched inductor is used as the matching method. This switched inductor matching network selects the mixer's operation frequency band by turning on or off the switch transistor. Since the performances of mixer and operation frequency can be affected by the parasitic of switch transistor, the mixer should be designed with the optimized size of switch to minimize parasitic effects. Proposed mixer is able to achieve return loss less than -13 dB in 2.1~2.5 GHz and 5.1~5.9 GHz bands with the suitable performance to meet requirements of WCDMA, WiBro, and 802.11a/b/g.

Keywords : Multistandard, multiband, dualband, reconfigurable, switched inductor.

I. 서 론

최근 여러 무선 통신 표준을 하나의 기기로 지원하여, 언제 어디서나 사용자의 상황에 맞게 끊김없는 데이터 통신을 제공하기 위한 다중모드 송수신기에 대한 연구가 활발히 진행되고 있다. 여러 무선 통신 표준 중에서, 고속 데이터 전송과 이동성의 확보를 위해서는 모바일과 무선랜 그리고 휴대 인터넷 (WiBro) 등을 동시에 수용할 수 있는 송수신기가 필요하다^[1]. 이러한 다

중 표준 송수신기는 다양한 주파수 대역과 넓은 밴드 폭, 그리고 넓은 동적 영역이라는 요구 조건을 모두 만족하면서, 단일 표준 송수신기와 비교할 때 크기나 가격 성능 면에서도 떨어지지 않아야 한다^[2]. 이러한 요구 때문에, 사용되는 소자의 수를 줄여야 하고 집적도를 높여야만 한다. CMOS는 저전력 특성과 높은 집적도 특성을 가지기 때문에 System-on-a-Chip (SoC)와 다중 표준 송수신기 설계에 가장 적합하다. 따라서 최근 CMOS를 이용한 다중 표준 송수신기 설계 방법들이 많이 발표되고 있다^{[3]~[6]}. 하지만 아직 보편화된 방법들이라고 보기에는 어려우며 이에 대한 연구는 계속 되어야 한다.

가장 이상적인 다중 표준 송수신기의 형태는 Software Define Radio (SDR)로 하나의 패스로 소프트웨어 환경에 의해 모든 표준을 수용하는 시스템이지

* 학생회원, ** 평생회원 한국정보통신대학교
(Information and Communication University)

※ 이 논문은 정보통신부의 출연금 등으로 수행하고 있는 한국전자통신연구원 SoC산업진흥센터의 정보통신연구개발사업과 과학기술부/한국과학재단의 우수연구센터사업으로 선정된 지능형RF연구센터의 일환으로 수행하였다.

접수일자: 2007년1월19일, 수정완료일: 2007년3월14일

만, 이러한 시스템은 현재의 기술뿐 아니라 가까운 미래의 기술로도 구현이 어려운 실정이다. 과거 대부분의 다중 표준 송수신기는 병렬 패스 송수신기의 형태로, 표준별로 송수신기를 병렬로 연결하여 사용하였다. 이러한 방식은 사용하는 표준의 수가 증가 할수록 비용과 크기가 증가하는 단점을 가지고 있기 때문에 휴대용 단말기에 적용하기에는 어려움이 많다. 앞에서 언급한 바와 같이, 다중 표준 송수신기는 단일 표준 송수신기와 비교할 때 크기, 비용, 그리고 성능이 떨어지지 않아야한다. 이런 이유로, 다중 표준 송수신기에 대한 연구 방향은 병렬 패스 송수신기의 형태에서 SDR과 유사한 방식인 단일 패스 송수신기의 형태로 바뀌어 가고 있다.

기존의 다중 표준 단일 패스 수신기의 매칭 형태를 살펴보면, 크게 광대역 매칭^[3], 동시 매칭^[4], 그리고 가변매칭^{[5]~[6]} 이렇게 3가지로 구분할 수 있다. 광대역 매칭^[3]은 광대역 필터 설계 방법과 유사하며 제로와 폴을 적절하게 결정하여 여러 밴드를 넓게 지원하게 하는 매칭방법이다. 동시 매칭^[4]은 하나의 매칭 네트워크에 L, C공진 회로를 추가하여 동시에 2~3개 밴드의 신호를 동시에 수용하게 하는 방법을 말한다. 위 두 가지 매칭 방법은 추가적인 전력 소모와 조절 신호 없이도 여러 대역을 지원한다는 장점을 가지지만 원하는 신호를 선택적으로 받아들이지 못하기 때문에 원치 않는 밴드 신호들에 의한 스픰리어스 문제가 발생할 수 있다. 가변매칭은 조절 신호를 이용하여 때에 따라 다른 매칭 조건을 주는 것으로 능동 가변 매칭 방법과 수동 가변 매칭 방법이 있다. 능동 인덕터와 능동 커패시터를 이용하는 능동 가변 매칭 방법은 최고의 유연성을 얻을 수 있다. 능동 커패시터는 유연성 면에서는 유리하지만 가변 범위가 넓지 않기 때문에 가변 범위가 넓은 능동 인덕터와 같이 사용하여야 한다. 하지만 능동 인덕터^[5]를 사용하게 되면 큰 추가 전력 소모가 발생하기 때문에 휴대용 단말기에 사용하기는 어렵다. 마지막으로 가변 수동 매칭 방법은 스위칭이 가능한 인덕터와 커패시터^[6]를 이용하여 필요에 따라 매칭을 재구성 하는 것으로 능동 가변 매칭 방법에 비해 다소 유연성은 떨어지지만 추가적인 전력 소모가 없고 신호를 선택적으로 받아들이기 때문에 광대역 매칭에 비해 스픰리어스에 강한 장점을 가진다.

본 논문에서는 다중 표준 주파수 변환기와 이를 위한 스위칭 인덕터 매칭 네트워크에 대해서 소개할 것이다. 0.18 um CMOS 공정의 NMOS 스위치 모델링을 통해

삽입손실을 최소화할 수 있는 스위치 너비를 결정하고 온칩 소자만을 이용하여 주파수 변환기를 설계하였다. 이전에 오프칩 소자를 이용하여 검증했던 일을^[6] 온칩으로 설계하였으며 성능을 최적화 하였다. LNA와 주파수 변환기 사이의 인터스테이지 매칭을 조절함으로써 다중 표준을 수용할 수 있으며 5 GHz를 위한 매칭 회로 앞에 하나의 인덕터와 스위치만을 추가하여 2 GHz 대역의 신호를 수용할 수 있기 때문에 제안된 주파수 변환기는 크기와 비용 면에서 효율적이다.

Ⅱ장에서는 스위칭이 가능한 매칭 네트워크를 소개하고 기생 성분의 효과를 최소화할 수 있는 스위치 너비를 결정하는 방법에 대해 설명하며 Ⅲ장에서 주파수 변환기 설계에 대해 설명할 것이다. 시뮬레이션 결과와 실험 결과를 Ⅳ장에서 설명하고 Ⅴ장에서 본 논문의 결론을 내릴 것이다.

II. 스위칭이 가능한 인덕터 매칭 네트워크

동작 주파수의 결정을 위하여 스위칭이 가능한 인덕터 매칭 네트워크를 사용하였다. 기존의 5 GHz를 위한 매칭 네트워크 앞단에 인덕터 L_1 과 스위치 M_S 를 추가함으로써 그림 1의 회로는 5 GHz 대역과 2 GHz 대역 모두에서 동작할 수 있게 된다. 동작 주파수의 선택은 스위치 트랜ジ스터 M_S 의 게이트 전압을 조절함으로서 가능해진다. 스위치가 꺼지게 되면, 그림 1의 매칭 회로는 L_1-C-L_2 의 직렬 회로가 되어 저주파 영역인 2 GHz 대역의 신호를 가장 잘 전달하게 된다. 반대로 스위치가 켜지게 되면, M_S 의 저항성분이 매우 작아져 그림 1

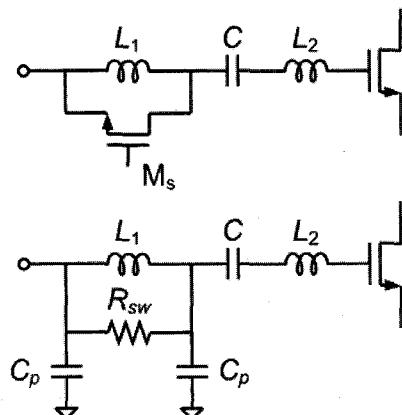


그림 1. 스위칭이 가능한 입력 매칭 네트워크와 등가 회로
Fig. 1. Switched inductor input matching network and its equivalent circuit.

의 매칭 회로는 $C-L_2$ 의 직렬회로가 되어 전체 매칭 회로의 인덕턴스가 작아지게 되고 고주파 영역인 5 GHz 대역에 적합한 매칭 회로가 된다. 스위치 트랜지스터 M_S 는 채널 저항 R_{SW} 와 기생 커패시터 C_P 로 모델링 될 수 있다. 게이트-소스 간 기생 커패시터와 게이트-드레인 간 기생 커패시터의 크기가 일치 하지는 않지만 계산의 편의를 위하여 같은 값인 C_P 로 설정하였다. M_S 가 꺼질 경우 R_{SW} 가 거의 무한대의 값을 가지게 되고 M_S 가 켜질 경우 R_{SW} 는 매우 작은 값을 가지게 되며 아래식 (1)에 따라 그 값이 결정 된다.

$$R_{sw} = \frac{L}{\mu C_{ox} W(V_{GS} - V_{th})} \quad (1)$$

공정에 따라 정해지는 게이트 길이(L)과 단위면적당 산화막 커패시턴스(C_{ox})를 제외하면, M_S 의 너비(W)가 넓어질수록, $V_{GS}-V_{th}$ 값이 커질수록 R_{SW} 값은 작아지게 된다. 또 이동도(μ)가 큰 NMOS 스위치를 사용하는 것이 PMOS 스위치를 사용하는 것 보다 유리하다.

트랜지스터의 너비에 따라 R_{SW} 와 C_P 의 값이 어떻게 변하는지 살펴보고 기생 성분들이 삽입손실에 미치는 영향에 대해 살펴보겠다. TSMC 0.18 um 공정을 가지고 MATLAB과 SPECTRERF 툴을 이용하여 모델링 하였다. M_S 가 꺼졌을 때, 스위치 트랜지스터 M_S 의 너비가 커질수록 R_{SW} 는 작아졌고 C_P 는 커지는 것을 확인 할 수 있었다. 이때 R_{SW} 의 크기는 10~400 MW으로 매우 큰 값을 가졌으며 C_P 는 최대 100 fF으로 매우 작았다. 스위치가 꺼졌을 때의 R_{SW} 와 C_P 는 전체 회로 성능에 큰 영향을 미치지 않는다. 스위치가 켜졌을 때를 살펴보면, 그림 2에서 보는 바와 같이 스위치의 너비가 커짐에 따라 R_{SW} 는 작아지고 C_P 는 커지는 것을 알 수 있었으며 스위치가 꺼졌을 때보다 C_P 의 값이 더욱 많이 커지는 것을 확인할 수 있었다.

매칭 회로에서 삽입손실은 R_{SW} 와 C_P 에 의해서 결정이 된다. 둘 다 작을수록 삽입손실이 작게 되지만 R_{SW} 와 C_P 가 스위치 사이즈에 대해 trade-off 관계에 있기 때문에 둘 다 작아지게 되는 경우는 있을 수 없다. 앞장의 그림 1의 매칭 회로는 스위치가 꺼질 경우 2 GHz 영역에서 동작하고 스위치가 켜질 경우 5 GHz 영역에서 동작하므로 스위치가 꺼질 경우는 2 GHz 영역에서의 삽입손실을 최소화하고 스위치가 켜질 경우에는 5 GHz 영역에서의 삽입손실이 최소화되도록 그 너비를 결정해주는 것이 바람직하다. 스위치가 꺼졌을 때의 삽입손실의 변화를 살펴보면 그림 3에서 보는 바와 같이

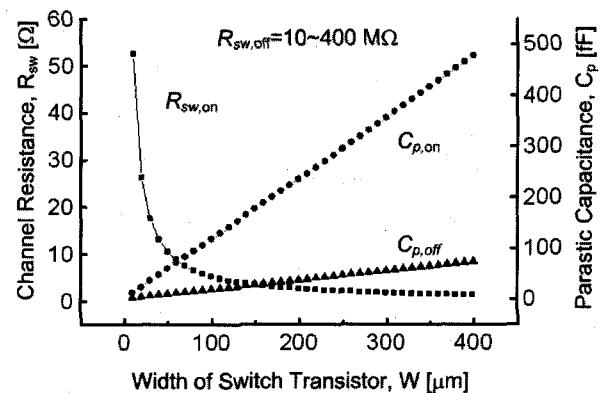


그림 2. 스위치 너비에 따른 채널 저항과 기생 커패시터의 크기

Fig. 2. Variation of RSW and CP according to width of MS.

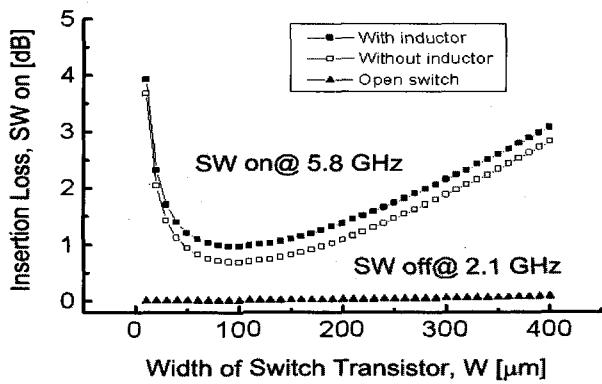


그림 3. 스위치 너비에 따른 매칭 회로의 삽입손실

Fig. 3. Insertion loss of switched inductor matching network (SIMN) according to width of SW at switch-on and switch-off mode.

트랜지스터 너비와 상관없이 매우 작은 삽입손실을 갖는 것을 확인할 수 있다. 반면 스위치가 켜진 경우, 5 GHz 대역에서의 삽입손실을 살펴보면, 트랜지스터 너비에 따라 민감하게 반응하는 것을 볼 수 있다.

트랜지스터의 너비가 100 um 보다 작은 경우에는 R_{SW} 가 크기 때문에 상대적으로 큰 삽입손실을 갖는 것을 확인 할 수 있고 또 트랜지스터의 너비가 100 um 보다 큰 경우에는 R_{SW} 의 크기는 작지만 상대적으로 큰 C_P 로 인해 삽입손실이 커지는 것을 알 수 있다. 따라서 스위치 트랜지스터의 너비는 가능한 한 클수록 좋은 것이 아니라 최적화된 너비인 약 100 um를 갖도록 설계하는 것이 바람직하다. 그림 3에서 인덕터가 있을 때와 없을 때의 삽입손실 비교를 통하여 스위치를 켜더라도 완전히 솟트되는 것은 아니라는 사실을 알 수 있다. 이는 스위치와 연결되어 있는 인덕터의 영향도 고려하여 매칭을 하여야 함을 의미한다.

III. 주파수 변환기 설계

다중 표준 주파수 변환기는 여러 주파수 대역의 신호를 필요에 따라 선택해서 받아들일 수 있는 주파수 변환기로 스위칭이 가능한 인더터 매칭 회로를 일반적인 주파수 변환기 코어 앞에 위치시킴으로서 완성된다. 높은 선형성과 포트간의 격리 특성이 좋은 Gilbert cell 차동 주파수 변환기를 사용하였다. 그럼 4의 M_1 과 M_2 는 주파수 변환기의 드라이브 단으로 신호를 증폭시키는 역할을 하며 $M_3 \sim M_6$ 는 주파수 변환기의 스위칭 단으로 높은 주파수의 신호를 기저대역이나 낮은 주파수 대역으로 하향시키는 역할을 한다. M_9 는 전류원으로 안정적인 차동회로 동작을 돋는다.

M_7 과 M_8 은 주파수 변환기의 스위칭 단에 전류 증가 없이 드라이브 단에만 전류를 공급하는 전류원으로 주파수 변환기의 전압 이득을 높여주는 역할을 한다. 만약 주파수 변환기의 이득을 높이기 위해 전체 주파수 변환기에 흐르는 전류를 증가시키면 로드 저항의 전압 강하가 커져 로드의 크기를 줄여야만하고 결과적으로 전압 이득의 증가는 작아지게 된다. M_7 과 M_8 의 경우는 드라이버 단에 전류를 증가시켜 g_m 을 크게 하고 스위칭 단의 전류는 증가가 없기 때문에 로드저항의 크기를 감소시키지 않는다. 따라서 주파수 변환기는 높은 전압 이득을 얻을 수 있다. 직접 변환 주파수 변환기의 경우 $1/f$ 노이즈가 매우 중요한 요소 중 하나이다. $1/f$ 노이즈는 스위칭단의 전류량에 비례하여 증가하기 때문에 M_7 과 M_8 은 $1/f$ 노이즈를 증가시키지 않으면서 높은 전압 이득을 얻을 수 있는 유용한 방법이다. 하지만 M_7 과 M_8 도 전류원의 일종으로 다른 노이즈들을 발생시키기 때문에 M_7 과 M_8 에서 과도한 전류를 공급하는 것은 바람직하지 않으며 작은 너비의 트랜지스터로 구성하는 것이 노이즈 면에서 유리하다.

설계된 주파수 변환기 코어에 5 GHz 대역에서 매칭이 되도록 C 값과 L_2 값을 결정하고 그 후에 L_1 과 M_5 를 추가하여 다중 표준 주파수 변환기 설계를 완성하였다. 스위치 트랜지스터 M_5 의 게이트 전압을 조정함으로서 원하는 주파수를 선택할 수 있다. 매칭 회로에서 낮은 Q 값을 갖는 인더터를 이용하여 매칭하는 것이 중요하며 특히 5 GHz 대역에서 채널저항 R_{SW} 와 기생 커패시터 C_P 로 인해 매칭 회로의 Q 값이 나빠지기 때문에 최적화된 스위치 너비로 매칭 회로를 구성함으로써 신호의 삽입손실을 줄여야 한다. Q 값은 R_{SW} 의 크기에 반

비례하므로 R_{SW} 의 크기를 최소화해야 한다.

최적화된 스위치 너비를 가지고 설계를 하더라도 V_{GS} 값이 커야만 R_{SW} 값이 작아지게 된다. 따라서 소스 전압을 0 V로 만들 수 있는 노드인 C 앞단에 스위치를 위치시켜야 R_{SW} 를 최소화할 수 있고 가장 높은 Q 값을 얻을 수 있다.

IV. 실험

다양한 표준을 수용할 수 있는 주파수 변환기를 0.18 um CMOS 공정을 이용하여 설계하였으며 시뮬레이션은 CADENCE사의 SPECTRERF를 이용하여 수행하였다. 그림 5는 제작된 다중 표준 주파수 변환기의 칩 사진이며 그 크기는 1.82 mm^2 ($1.3 \times 1.4 \text{ mm}$)이다. 1.8 V의 전압원을 사용하여 주파수 변환기 코어에서 4.9 mA의 전류가 소모되었다. 전력소모는 8.8 mW로 시뮬레이션 결과와 같았다.

그림 6은 설계된 주파수 변환기의 입력 반사 손실을 보여주고 있다. 스위치가 꺼졌을 때는 2 GHz 대역에서 낮은 반사 손실을 보이고 있고 스위치가 켜졌을 때는 5

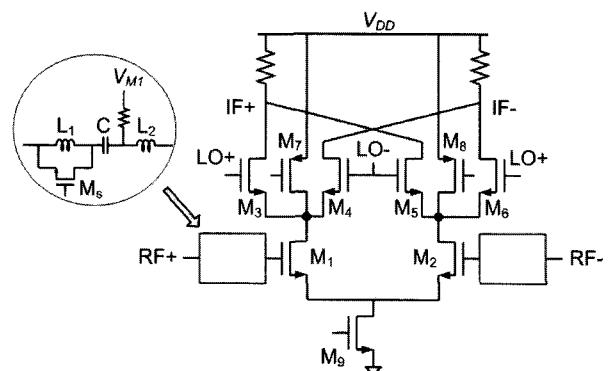


그림 4. 스위칭 가능한 입력 매칭 네트워크와 주파수 변환기의 회로도

Fig. 4. Schematic of mixer with SIMN.

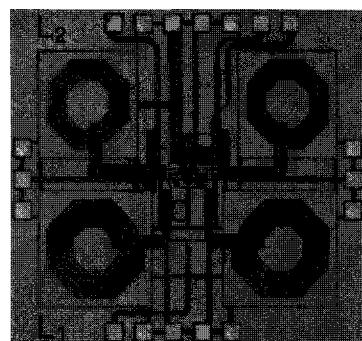


그림 5. 설계된 주파수 변환기의 칩 사진

Fig. 5. The die-photo of mixer with SIMN.

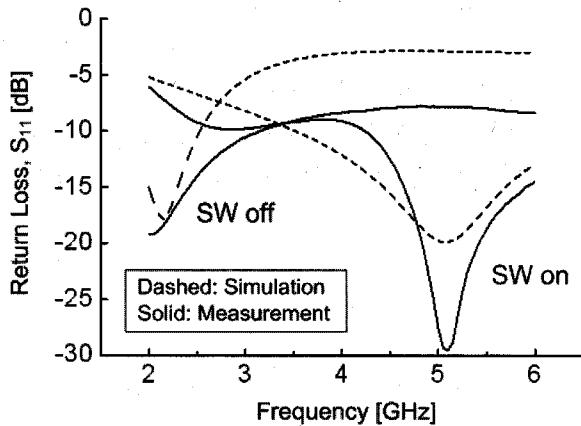


그림 6. 스위치 on-off 상태에서의 입력 반사 손실
Fig. 6. Input return loss of mixer in switch-off and switch-on mode.

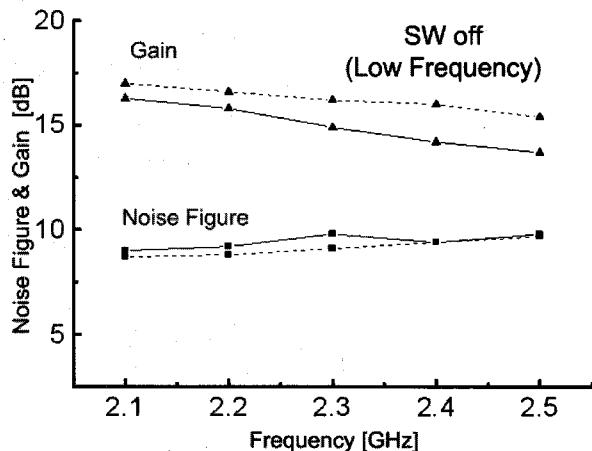


그림 7. 스위치 off 상태에서의 전압 이득과 NF
Fig. 7. The voltage gain and noise figure of mixer in switch-off mode.

GHz 대역에서 낮은 반사 손실을 보이고 있다. 점선은 시뮬레이션 결과로 레이아웃상의 기생성분이 미치는 영향이 고려된 것이다. 스위치가 켜졌을 때 중심 주파수가 5.5 GHz가 되도록 설계하였으나 레이아웃상의 기생성분들로 인하여 더 낮은 주파수인 5.1 GHz 대역에서 중심 주파수가 형성된 것을 볼 수 있다. 그림 5를 보면 C와 L₂ 사이를 연결하는 긴 금속 라인을 볼 수 있는데 이것이 기생 인덕터로 작용하여 중심 주파수를 이동시켰다. 측정 결과와 시뮬레이션 결과 사이에 약간의 불일치가 있긴 하지만 전체적인 주파수 응답은 측정치와 시뮬레이션치가 비슷하였다. 측정결과 원하는 주파수 대역인 2.1~2.5 GHz와 5.1~5.9 GHz 대역에서 -13 dB 이하의 반사 손실을 얻었고 이 결과는 주파수 변환기의 성능에 영향을 주지 않을 만한 수치이다. 설계된 주파수 변환기는 2 GHz 대역과 5 GHz 대역의 넓은 주파수

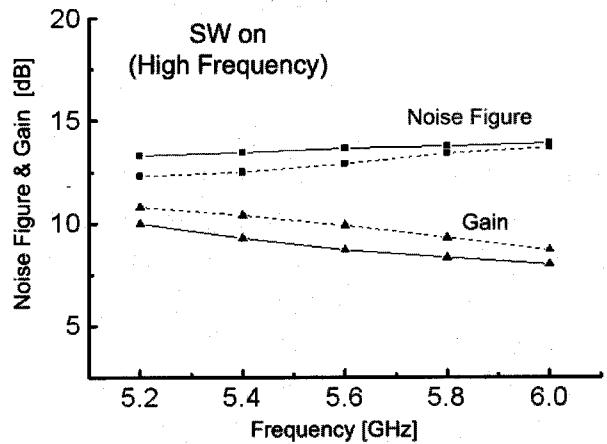


그림 8. 스위치 on 상태에서의 전압 이득과 NF
Fig. 8. The voltage gain and noise figure of mixer in switch-on mode.

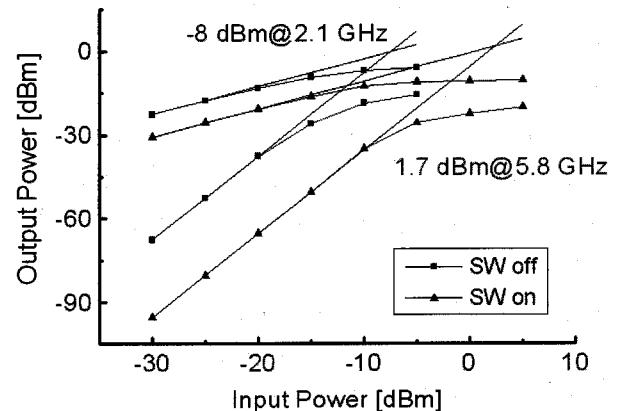


그림 9. 스위치 on-off 상태에서 주파수 변환기의 IIP3
Fig. 9. The voltage gain and noise figure of mixer in switch-on and switch-off mode.

대역을 모두 수용하는 것이 가능하지만 미세 조정의 기능이 없다. 스위칭이 가능한 인덕터 뿐 아니라 스위칭이 가능한 커패시터^[6]도 사용한다면 넓은 범위 뿐 아니라 미세 조정도 가능할 것이다. 하지만 [6]과 달리 온칩 소자로 스위칭 커패시터와 인덕터를 모두 구현하는 것은 0.18 μ m 공정으로는 어려움이 있다. 이는 스위치에 의한 삽입손실이 크기 때문에 게이트 길이가 0.18 μ m 보다 짧은 공정을 사용하여 삽입손실을 줄인다면 스위칭 인덕터와 커패시터를 온칩화하여 주파수의 미세조정도 가능할 것이다.

그림 7은 스위치가 켜졌을 때, 2 GHz 대역에서의 전압 이득과 noise figure (NF)를 보여주고 있다. 측정결과 2.1~2.5 GHz 대역에서의 평균 전압 이득은 약 15 dB였으며 NF는 약 9.5 dB였다. 고려하지 못했던 기생성분으로 인한 약간의 차이가 있을 뿐 시뮬레이션과 비

표 1. 다중 표준용 주파수 변환기의 성능 요약과 기준의 단일 표준 주파수 변환기와의 성능 비교

Table 1. Summary of multistandard mixer and comparison with previous mixer for single standard.

	본고		[7]	[8]	[9]
주파수 (GHz)	2.1~2.5	5.1~5.9	2.4	2.45	5.8
입력 전압 (V)	1.8		1	1.8	1.5
전력 소모 (mW)	8.8		8.1	-	11.8
IIP3 (dBm)	-5.4	2.3	1	-3.7	-10.7
전압 이득 (dB)	16.8	9	15.7	27	10.4
NF (dB)	9.5	13.5	9.9	9.5	10.6
입력 반사 손실 (dB)	<-15	<-13	-	-	-18
공정 (um)	CMOS 0.18				

슷한 결과 값을 얻었다. 그럼 8에서는 스위치 트랜지스터가 켜졌을 때의 전압 이득과 NF를 보여준다. 스위치를 켰을 때의 설계된 주파수 변환기는 5 GHz 대역에서 동작하며 약 9 dB의 전압 이득과 13 dB의 NF를 가졌다. 주파수가 높아짐에 따라 g_m 값이 작아졌고 또 매칭 회로에 삽입손실로 인하여 2 GHz 대역과 비교할 때 비교적 낮은 전압이득을 얻었다. 측정결과는 2 GHz 대역과 마찬가지로 시뮬레이션 결과와 비슷하였다.

그림 9는 주파수 변환기의 IIP3를 보여주고 있다. 스위치가 꺼진 2 GHz 대역에서의 IIP3는 -8~-3.7 dBm으로 비교적 낮았는데 이는 주파수 변환기의 전압 이득이 높았기 때문이다. 고주파 모드인 5 GHz 대역에서는 상대적으로 낮은 전압 이득으로 인해 높은 선형성을 보였고 0~1.7 dBm의 IIP3 값을 가졌다. 2.1 GHz 대역과 5.8 GHz에서의 성능차가 크게 나타났는데, 두 대역 간의 성능의 차를 줄이는 것이 필요하다. 설계된 주파수 변환기의 다른 성능들이 표 1에 요약되어 있으며 기준의 연구 결과와 비교되어 있다. 표에서 보는 바와 같이 2개의 대역을 동시에 수용하면서도 단일 표준 주파수 변환기와 비교할 때 그 성능이 우수하거나 비슷한 것을 알 수 있다. 표 1에 요약된 주파수 변환기의 특성은 WCDMA, WiBro, 그리고 802.11a/b/g 표준을 수용하기에 부족함이 없다.

IV. 결 론

스위칭이 가능한 매칭 네트워크를 가진 다중 표준용 주파수 변환기는 2.1~2.5 GHz 대역과 5.1~5.9 GHz 대역에서 동작한다. 매칭 네트워크 내의 스위치를 끄고 켬에 따라 동작 주파수가 결정되고 원하는 주파수 대역 전체에서 -13 dB 이하의 반사 손실을 갖으며 매칭 회로내의 스위치 너비를 최적화함에 따라 각 대역의 표준에서 요구하는 성능을 모두 만족시킬 수 있었다. 스위치와 인터리 하나만을 추가하여 다중 표준용으로 사용할 수 있었으므로 크기와 가격 면에서 효율적이었으며 추가적인 전력소모 없이 2 GHz와 5 GHz 대역 모두에서 8.8 mW 전력소모를 보였다. 제안된 주파수 변환기의 동작 주파수 선택에 대한 유연성을 높일 수 있는 매칭 방법 연구가 필요하며 진행 중에 있다.

참 고 문 헌

- [1] H. Honkasalo, K. Pehkonen, M. T. Niemi, and A. T. Leino, "WCDMA and WLAN for 3G and beyond," *IEEE Wireless Communications*, vol. 9, pp.14-18, April 2002.
- [2] J. H. Kim, Y. K. Jang and H. J. Yoo, "Design of reconfigurable RF front-end for multi-standard receiver using switchable passive networks," *Analog Integr. Circ. Sig. Process*, vol. 50, pp. 81-88, Feb. 2007.
- [3] A. Ismail and A. A. Abidi, "A 3 to 10 GHz LNA using a wideband LC-ladder matching network," *ISSCC 2004*, vol. 1, pp. 384-534, Feb. 2004.
- [4] H. Hashemi and A. Hajimiri, "Concurrent dual-band CMOS low noise amplifiers and receiver architectures," *IEEE Symp. VLSI Circuits*, pp. 247-250, June 2001.
- [5] M. Madihian, "A band selection/switching technique for multi-mode wireless front-end transceivers," *IMOC 2001*, vol. 1, pp. 257-260, Aug. 2001.
- [6] Y. K. Jang, J. H. Kim, and H. J. Yoo, "Reconfigurable CMOS mixer for multi-standard applications," *IEICE Trans. Electron.*, vol. E88-C, pp. 2379-2381, Dec. 2005.
- [7] V. Vidojkovic, et al., "A high gain, low voltage folded-switching mixer with current-reuse in 0.18 um CMOS," *RFICs*, pp. 31-34, June, 2004.
- [8] Q. Li and J. S. Yuan, "Linearity analysis and design optimization for 0.18 um CMOS RF

- mixer," *IEE Proc. Circuits, Devices and System*, vol. 149, no. 2, April 2002.
- [9] X. Wang, R. Weber, and D. Chen, "A novel 1.5 V CMFB CMOS down-conversion mixer design for IEEE 802.11a WLAN systems," *ISCAS*, pp. 373-376, May 2004.

저자소개



유상선(학생회원)
2004년 동국대학교 반도체과학과
학사 졸업 (이학사)
2004년 ~ 현재 한국정보통신대학교
전자공학과 석박사 통합
과정

<주관심분야 : RF system, RFIC, wireless SoC>



유형준(평생회원)
1979년 서울대학교 물리학과
학사 졸업 (이학사)
1990년 한국과학기술원 물리학
석사 졸업 (이학석사)
1994년 한국과학기술원 물리학
박사 졸업 (이학박사)

1979년 ~ 1982년 국방과학연구소 연구원
1983년 ~ 1997년 한국전자통신연구원 책임연구원
1998년 ~ 현재 한국정보통신대학교 교수
<주관심분야 : RF system, reconfigurable RFIC,
wireless SoC, nonlinear device>