

논문 20-3-14

## ITO 에미터 투명전극을 갖는 InGaAs/InP HPT의 연구

### InGaAs/InP HPT's with ITO Transparent Emitter Contacts

한교용<sup>1,a</sup>

(KyoYong Han<sup>1,a</sup>)

#### Abstract

A fully integrable InP/InGaAs HPT with an ITO emitter contact was first fabricated by employing a SiO<sub>2</sub> passivation layer. The electrical and the optical characteristics of the HPT with a passivation layer were measured and compared with those of the HPT without a passivation layer. The only noticeable difference was the increased emitter series resistance of the HPT with a passivation layer. AES analysis was performed to explain the reason of the increased emitter series resistance. Results show that PECVD SiO<sub>2</sub> deposition and annealing processes cause the diffusion of oxygen to the interface and the depletion of tin at the interface, which may be responsible for the increase of the series resistance.

**Key Words :** Indium thin oxide(ITO), Heterojunction phototransistor(HPT), Emitter series resistance, Responsivity, Auger electron spectroscope(AES)

#### 1. 서 론

이종 접합 포토 트랜지스터(HPT)는 초고속 전자소자인 이종 접합 쌍극성 트랜지스터(HBT)와 집적화가 용이하여, 광통신 및 마이크로웨이브 응용을 위해 많은 연구가 진행되어 왔다[1-3]. 보다 단순한 에피구조 및 제작공정, 그리고 패키징을 위해 S. A. Bashar 와 A. A. Rezazadeh는 ITO을 에미터 투명전극으로 사용하는 HPT를 제안하였고, InP/InGaAs HPT 경우, 에너지 밴드갭이 작은 n<sup>+</sup> InGaAs층 위에 ITO를 증착하여 음 접촉을 형성하였다[4,5]. 그러나 InGaAs층은 광통신에 사용되는 파장의 빛을 흡수하기 때문에, 본 연구진은 n<sup>+</sup> InGaAs층을 제거하고 또한 보다 단순한 에피 구조 및 제작공정을 위해 n<sup>+</sup>-InP층 위에 ITO를 증착하여 음 접촉을 형성하는 연구를 수행하였다[6,7]. 그 결과, 동일한 에피 구조 위에 금속(Au) 에미터

음 접촉을 갖는 HBT와 에미터 투명전극 HPT를 구현하여, 매우 유사한 전기적 특성을 증명하였고, 에미터 투명전극의 가능성 및 광전자 접적회로 구현의 가능성을 보여 주었다.

ITO 스퍼터링 증착연구 및 음 접촉을 형성하는 연구에서는 음 접촉 저항을 감소시키기 위해 다양한 연구를 진행하였고, 그 중 효과적인 방법으로 ITO와 n<sup>+</sup> InP층 사이에 다양한 박막을 증착하여, 다양한 조건에서 열처리하여 음 접촉을 얻었고, 그 특성 변화를 분석하였다[6,8,9]. 그 결과, 인듐(In) 박막을 사용한 ITO/In/n<sup>+</sup>-InP 경우, 특수 접촉 저항은 약  $6.6 \times 10^{-4} \Omega\text{cm}^2$ , 면 저항은  $25.3 \Omega/\square$ 로써, Au/n<sup>+</sup>-InP 금속 음 접촉에 근접한 값을 얻을 수 있었다. 그러나 접촉 저항이 감소한 이유에 대한 논의는 부족하였다. 또한 이 방법으로 제작된 HPT의 경우, passivation층의 부재로 인해 접촉 패드(contact pad)를 만들지 못하였기 때문에, 프로브 스테이션에서 프로브로 탐침하여, 빛의 신호를 소자로 주입하는데 어려움이 있어, 정확한 광학적 측정을 수행하지 못하였다. 따라서 프로브의 영향 없이 광학적 측정을 하기 위해서, 또한 접적회로를 구현하기 위해서는 passivation 층은 필수적으로 요구된다.

1. 영남대학교 전자정보공학부

(경북 경산시 대동 214-1)

a. Corresponding Author : kyhan@ymail.ac.kr

접수일자 : 2006. 11. 15

1차 심사 : 2007. 2. 7

심사완료 : 2007. 2. 20

본 논문에서는 처음으로 ITO 에미터 투명전극을 갖는 InGaAs/InP HPT에 SiO<sub>2</sub> 절연층을 PECVD 방법으로 증착하여, 접촉 패드를 제작하고, 그 특성을 측정하였다. 또한 In 박막과 절연체 증착 공정이 접촉 저항의 감소와 증가에 미치는 영향을 고찰하기 위해, 샘플을 제작하여 Auger Electron Spectroscopy(AES)를 수행하고, 분석하였다.

## 2. 실험

소자 제작에 사용된 웨이퍼는 영국 ICS사에서 제작되었고, 그 구조는 표 1과 같다.

에미터 투명전극은 n<sup>+</sup>-InP 캡층 위에 100 Å 두께의 인듐 메탈을 진공 증착한 후, RF 스퍼터링 방법으로 1000 Å 두께의 ITO를 증착하였다. 이때 사용된 타겟은 순도가 99.99 %이고, 조성비가 In<sub>2</sub>O<sub>3</sub>(90 wt%)와 SnO<sub>2</sub>(10 wt%)로 이루어져 있다. 리소그래피를 이용하여 패턴을 형성한 후, HF:H<sub>2</sub>O(1:500) 혼합용액에 5분간 에칭 하였다. 열처리는 N<sub>2</sub> 분위기에서 1시간동안 수행하였고, 이때 열처리 온도는 250 °C였다. InP 에미터는 HCl:H<sub>3</sub>PO<sub>4</sub>(1:1) 용액에 의해 에칭되었고, 베이스와 콜렉터를 형성하고 있는 InGaAs 층은 InP에 대해 선택적 에칭이 가능한 H<sub>2</sub>SO<sub>4</sub>:H<sub>2</sub>O<sub>2</sub>:H<sub>2</sub>O(1:8:100) 용액에 의해 에칭되었다. ITO 에미터와 접촉 패드를 연결하기 위해, 필요한 금속 전극과 콜렉터의 옴 접촉은 ITO 위에 100 Å 두께의 크롬(Cr)을 증착한 후, 1000 Å 두께의 금(Au)을 증착하여 형성하였다. 베이스의 옴 접촉을 위해 AuBe 합금을 증착하였으며, 모든 금속 전극은 리프트 오프 공정으로 패턴을 형성한 후, N<sub>2</sub> 분위기에서 250 °C의 온도를 유지하며, 10분 동안 열처리를 수행하였다. 이때 열처리 온도는 250 °C였다. 금속전극 형성 후, PECVD

장치를 이용하여, 2000 Å 두께의 SiO<sub>2</sub>를 증착하였다. 이때 공정 조건은 250 °C의 온도, 250 mTorr 압력, 그리고 공정시간이 30분이었다. 각 금속 전극부분에 SiO<sub>2</sub>를 에칭하여, contact via hole를 형성한 후, 2000 Å 두께의 Au를 증착하고, 접촉 패드와 배선(interconnect)의 패턴을 만들어, HPT를 제작하였다. 전기적 특성 분석은 HP4155A 반도체 파라미터 분석기를 이용하여 수행되었고, 광학적 특성 분석은 10 mW, 1310 nm의 파장을 갖는 레이저 다이오드를 이용하여 측정하였다.

AES 측정을 위해 n<sup>+</sup>-InP 위에 RF 스퍼터링 방법으로 1000 Å 두께의 ITO를 증착한 샘플과 ITO 와 n<sup>+</sup>-InP 사이에 100 Å 두께의 인듐 메탈을 진공 증착한 샘플 두개를 만들었다. 각각의 샘플은 N<sub>2</sub> 분위기에서 온도 250 °C를 유지하고, 1시간동안 열처리하였다. 제작된 AES 샘플에 대해 표면으로부터 벌크까지의 인듐과 주석, 그리고 산소의 분포를 획득하여, 분석하였다.

## 3. 실험 결과 및 고찰

그림 1은 제작된 에미터 투명전극을 갖는 InGaAs/InP HPT의 사진을 보여주고, 그림 2는 측정된 DC 공통 에미터-콜렉터 전류-전압의 특성 곡선을 나타낸다. 주입되는 베이스전류는 0 μA에서 100 μA까지 10 μA의 단계별로 입력되어진다. 특성 곡선은

표 1. InP/InGaAs HPT의 에미터 구조.

Table 1. InP/InGaAs HPT's epitaxial profile.

Layer	InP/InGaAs HBT	
Cap	2000 Å	n <sup>+</sup> -InP (1×10 <sup>19</sup> cm <sup>-3</sup> )
Emitter	1000 Å	n-InP (5×10 <sup>17</sup> cm <sup>-3</sup> )
Spacer	50 Å	undoped InGaAs
Base	1000 Å	p-InGaAs (1×10 <sup>19</sup> cm <sup>-3</sup> )
Collector	4000 Å	n-InGaAs (5×10 <sup>17</sup> cm <sup>-3</sup> )
Sub-collector	5000 Å	n-InGaAs (1×10 <sup>19</sup> cm <sup>-3</sup> )
Buffer	100 Å	undoped InGaAs
Substrate		S.I.InP

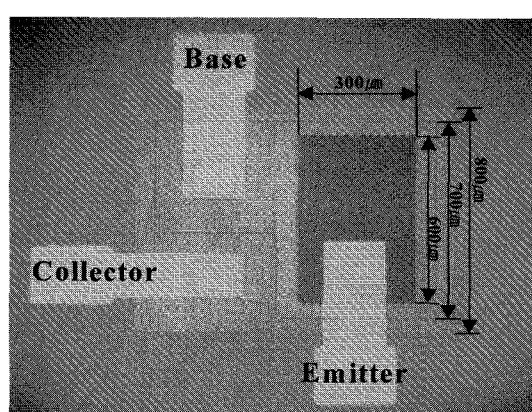


그림 1. 제작된 에미터 투명전극을 갖는 InGaAs/InP HPT 사진.

Fig. 1. Photograph of the fabricated InGaAs/InP HPT with transparent emitter contacts.

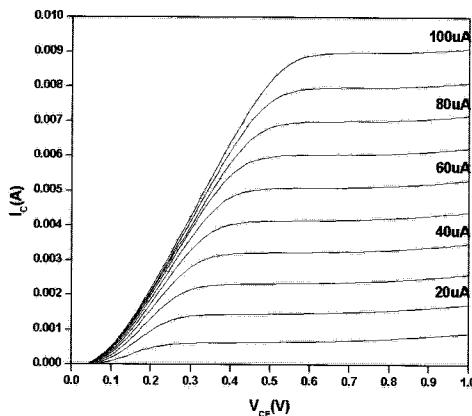


그림 2. 측정된 공통 에미터 전류-전압특성곡선.  
Fig. 2. Common emitter I-V characteristics of an InP/InGaAs HPT.

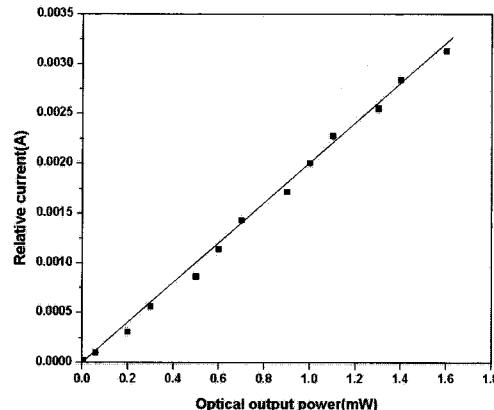


그림 4. 입사되는 빛의 세기에 따른 콜렉터 전류의 변화.  
Fig. 4. Collector current variation with respect to optical input intensity.

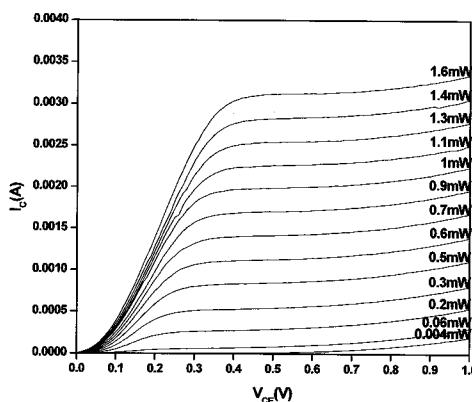


그림 3. 입사된 빛의 세기의 변화에 대한 공통 에미터 전류-전압특성곡선.  
Fig. 3. Common emitter I-V characteristics of an InP/InGaAs HPT under illumination.

에미터 직렬 저항이 증가한 것을 제외하고, 본 연구진이 이미 발표한 절연층 없는 에미터 투명전극 HPT의 특성곡선과 유사하다[7]. 따라서 절연층을 증착하는 공정으로 인해 에미터 직렬저항이 증가하였고, 그 이유는 ITO와  $n^+$ -InP의 접촉저항이 증가하였기 때문으로 사료된다. PECVD SiO<sub>2</sub> 박막 증착공정이 ITO/ $n^+$ -InP 접촉저항에 미치는 영향은 AES 실험 결과를 이용하여 고찰할 것이다.

그림 3은 10 mW, 1310 nm의 파장을 갖는 레이저 다이오드로부터 발생되는 빛을 광섬유로 연결

된 피그 테일(pig tail)을 HPT의 ITO 에미터 투명전극을 통해 베이스에 입사시켜 측정한 공통 에미터 전류 전압의 특성 곡선이다. 레이저 다이오드의 구동 전류를 변화시켜 얻어지는 입사광의 세기의 변화가 베이스 전류의 크기를 변화시켜, 입사광에 의해 콜렉터 전류가 제어되는 포토 트랜지스터가 성공적으로 제작되었음을 보여준다. 그림 4는 입사되는 빛의 세기의 변화에 따른 HPT의 콜렉터 전류의 변화를 나타낸다. 입사되는 빛의 세기에 대한 콜렉터 전류의 변화는 선형적이며, 따라서 포토 디텍터로 적합함을 알 수 있다. 그러나 피그 테일(pig tail)로부터 HPT까지의 거리에 따른 레이저빔의 크기를 측정하지 못하여, 정확한 수광 효율(responsivity)은 측정하지 못하였다. 측정된 약 2 AW<sup>-1</sup> 수광 효율은 최소값이라 사료된다. S. A. Bashar 와 A. A. Rezaadeh는 2500 Å의 베이스 두께를 갖는 InP/InGaAs HPTs의 경우, 1310 nm의 파장에서 약 30 AW<sup>-1</sup>의 수광효율을 얻었다고 보고하였으나, 측정방법에 대한 상세한 설명이 없어 신뢰성에 의문이 있다[4]. 그럼에도 불구하고, 본 연구에서 측정된 상대적으로 낮은 수광 효율은 초고속 HPT/HBT 집적회로에 적합하게 설계하기 위해, 1000 Å으로 제작된 베이스의 두께 때문으로 사료된다.

에미터 투명전극 HPT의 구현에 필수적인 ITO/ $n^+$ -InP 음 접촉은 ITO와  $n^+$ -InP 사이에 인듐박막을 증착하고 열처리 하여 형성된다. 그럼에도 불구하고, 인듐 박막이 음 접촉 형성 미치는 영향

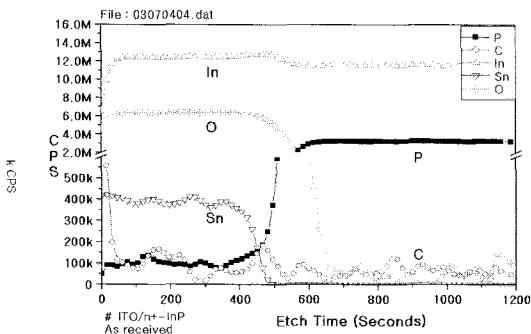


그림 5. 250 °C 열처리 후 ITO/n<sup>+</sup>-InP 샘플의 AES 측정결과.

Fig. 5. AES profile of the ITO/n<sup>+</sup>-InP sample after thermal annealing at 250 °C.

에 대한 설명은 부족하였다. 또한 HPT 소자 및 접적회로에 반드시 필요한 passivation 공정이 움 접촉을 열화시키는 원인 또한 명확하지 않다. 이러한 문제를 고찰하기 위해 AES 측정을 수행하였고, 그림 5 와 그림 6은 각각 n<sup>+</sup>-InP위에 ITO를 증착한 ITO/n<sup>+</sup>-InP 샘플과 n<sup>+</sup>-InP위에 인듐 박막과 ITO를 연속적으로 증착한 ITO/In/n<sup>+</sup>-InP 샘플의 열 처리후의 Auger depth profile을 보여준다.

ITO 박막의 표면으로부터 인듐(In)과 산소(O), 그리고 주석(Sn)의 분포를 분석하였을 때, ITO/n<sup>+</sup>-InP 샘플의 경우, 인듐과 산소의 양은 에칭시간 약 500 sec 까지 조성비를 유지하며, 균일하게 분포하다가 급격하게 감소하여, 산화막과 InP의 계면이 형성됨을 알 수 있다. 그러나 주석의 경우, 에칭시간 400 sec에서 500 sec 까지 주석의 농도가 급격하게 감소함을 알 수 있다. ITO와 InP의 접촉 저항 증가의 원인은 계면에서의 ITO의 저항률이 증가하였기 때문이라 생각된다. 반면에 ITO/In/n<sup>+</sup>-InP 샘플의 경우, 인듐 박막이 열처리 과정에서 산소의 확산에 의해 인듐 산화막이 만들어 지고, 순차적인 주석의 확산이 이루어져, ITO 박막이 형성되어 진다고 생각된다. 그림 6에서 볼 수 있듯이, 인듐, 산소, 그리고 주석의 분포는 약 650 sec의 계면까지 그 조성비를 유지하며, 계면까지 균일함을 볼 수 있다. 따라서 주석 도핑에 의한 ITO의 전기적 특성, 즉 낮은 저항률이 계면까지 유지되어, 낮은 접촉 저항률을 갖는 움 접촉을 형성하게 된다고 사료된다. 절연층 증착 공정 및 접촉 패드 제작 공정이 HPT의 전기적 특성에 미치는 영향은 그림 2에서 고찰한 바와 같이 에미터 직렬 저항의 증가로 나타난다. 직렬 저항의 증가는 계면에서의 전하 캐리-

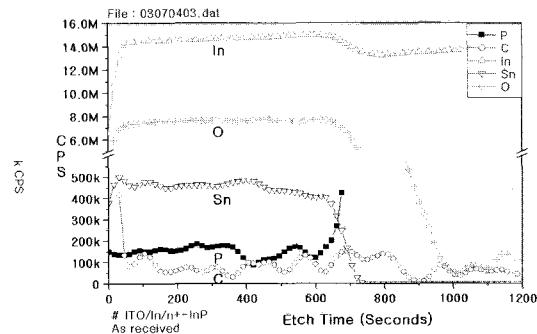


그림 6. 250 °C 열처리 후 ITO/In/n<sup>+</sup>-InP 샘플의 AES 측정결과.

Fig. 6. AES profile of the ITO/In/n<sup>+</sup>-InP sample after thermal annealing at 250 °C.

어의 감소 때문이라 생각된다. 그 이유는 PECVD 방법을 이용한 SiO<sub>2</sub> 증착 공정에서 계면으로의 산소 확산의 증가와 계면에서의 주석 농도의 감소 때문이라 생각된다. 따라서 에미터 직렬 저항을 감소시키기 위해서는, ITO와 인듐 박막의 열처리 시간을 passivation 박막의 증착 온도 및 시간을 고려하여 설계하여야 하며, 산소의 확산을 최소화 할 수 있는 박막 선택 및 공정 선택이 필요하다.

#### 4. 결 론

ITO 에미터 투명전극을 갖는 InGaAs/InP HPT에 SiO<sub>2</sub> 절연층을 PECVD 방법으로 증착하여, 접촉 패드(contact pad)를 제작하는 공정을 개발하였다. 제작된 HPT의 전기적 특성은 HP4155A 반도체 파라미터 분석기를 이용하여 수행되었고, 광학적 특성 분석은 10 mW, 1310 nm의 파장을 갖는 레이저 다이오드를 이용하여 측정하였다. 그 결과 전기적 특성은 에미터 직렬 저항이 증가한 것을 제외하고, 절연층이 없는 HPT와 매우 유사하였다. AES실험 결과, 직렬 저항의 증가는 계면에서의 전하 캐리어의 감소 때문이라 생각되며, 그 이유는 증착 및 열처리공정으로 인해, 계면으로의 산소 확산의 증가와 계면에서의 주석 농도의 감소 때문이라 생각된다.

#### 감사의 글

이 논문은 2003년도 영남대학교 학술연구조성비 지원에 의하여 연구되었습니다. 이에 감사드립니다.

## 참고 문헌

- [1] M. A. Matin, A. F. Jezierski, S. A. Bashar, D. E. Lacklison, T. M. Benson, T. S. Cheng, T. E. Sale, J. W. Orton, C. T. Foxon, and A. A. Razazadeh, "Optically transparent indium-tin-oxide(ITO) ohmic contacts in the fabrication of vertical cavity surface-emitting lasers", Electron. Lett., Vol. 30, No. 5, p. 318, 1994.
- [2] A. H. Khalid and A. A. Razazadeh, "Fabrication and characterisation of transparent-gate field effect transistors using indium tin oxide", IEE Pro.-optoelectron, Vol. 143, No. 1, p. 7, 1996.
- [3] P. Freeman, X. Zhang, I. Vurgaftman, J. Singh, and P. Bhattacharya, "Optical control of 14 GHz MMIC oscillators based on InAlAs/InGaAs HBT's with monolithically integrated optical waveguides", IEEE trans. Electron Devices, Vol. ED-43, No. 3, p. 373, 1996.
- [4] S. A. Bashar and A. A. Razazadeh, "Fabrication and spectral response analysis of AlGaAs/GaAs and InP/InGaAs HPTs with transparent ITO emitter contacts", IEE Pro.-optoelectron, Vol. 143, No. 1, p. 89, 1996.
- [5] S. A. Bashar and A. A. Razazadeh, "Optically transparent ITO emitter contacts in the fabrication of InP/InGaAs HPT's", IEEE trans. on Microwave Theory and Techniques, Vol. 43, No. 9, p. 2299, 1995.
- [6] 황용한, 한교용, "III-V 광소자 제작을 위한 ITO/n<sup>+</sup>-InP 음 접촉 특성연구", 전기전자재료 학회논문지, 15권, 5호, p. 449, 2002.
- [7] 강민수, 한교용, "ITO 에미터 투명전극을 갖는 InP/InGaAs HPT 제작", 전기학회논문집, 51C 권, 11호, p. 546, 2002.
- [8] 남상옥, 지성원, 손세봉, 조정수, 박정후, "반응 성 스퍼터링에 의한 ITO의 형성과 유전체소성 공정중의 특성변화에 관한 연구", 한국전기전자재료학회 1997추계학술대회논문집, p. 510, 1997.
- [9] 김호수, 정순원, 구경완, "Sputtered ITO(glass)의 열처리 효과", 한국전기전자재료학회 2001 추계학술대회논문집, p. 554, 2001.