

논문 20-3-4

전기화학 기계적 연마를 이용한 Cu 배선의 평탄화

Planarization of Cu Interconnect using ECMP Process

정석훈¹, 서헌덕¹, 박범영¹, 박재홍¹, 정해도^{2,a}

(Suk-Hoon Jeong¹, Heon-Deok Seo¹, Boum-Young Park¹, Jae-Hong Park¹, and Hae-Do Jeong^{2,a})

Abstract

Copper has been used as an interconnect material in the fabrication of semiconductor devices, because of its higher electrical conductivity and superior electro-migration resistance. Chemical mechanical polishing(CMP) technique is required to planarize the overburden Cu film in an interconnect process. Various problems such as dishing, erosion, and delamination are caused by the high pressure and chemical effects in the Cu CMP process. But these problems have to be solved for the fabrication of the next generation semiconductor devices. Therefore, new process which is electro-chemical mechanical polishing(ECMP) or electro-chemical mechanical planarization was introduced to solve the technical difficulties and problems in CMP process. In the ECMP process, Cu ions are dissolved electrochemically by the applying an anodic potential energy on the Cu surface in an electrolyte. And then, Cu complex layer are mechanically removed by the mechanical effects between pad and abrasive. This paper focuses on the manufacturing of ECMP system and its process. ECMP equipment which has better performance and stability was manufactured for the planarization process.

Key Words : ECMP, Cu, Planarization

1. 서 론 3

구리(Cu)는 높은 전도율(electrical conductivity)과 우수한 전기적 전하이동(electro-migration)에 대한 저항성 가지고 있기 때문에, 반도체 디바이스(device) 제조에서 차세대 배선 물질로 사용되고 있다[1]. 반도체 디바이스 제조에서의 구리 배선 공정은 전기도금(ECP:electrochemical plating) 공정과 이중 다마신(dual damascene) 공정으로 진행된다. 일반적으로 구리를 도금하는 공정인 전기도금 공정은 하부의 패턴 형상에 따라 증착되는 것이 일반적인 특징이며 이러한 상대 단차가 클수록 평탄화를 위한 구리의 화학 기계적 연마(CMP

:chemical mechanical polishing) 공정에서 연마 제거량은 증가하게 된다. CMP 공정에서의 연마율(MRR:material removal rate)을 증가하기 위하여 높은 압력을 가하게 되며 이를 통하여 연마패드(polishing pad)의 굽힘(banding) 변형 및 강력한 산화제(oxidizer)의 영향성 때문에 웨이퍼 내 연마 불균일도(WIWNW:within wafer non-uniformity) 문제로 인한 디싱(dishing)과 에로전(erosion)과 같은 결함이 증가하게 되는 원인이 되어왔다[2]. 이러한 결함들의 증가로 인하여 반도체 수율의 감소를 가져오게 되므로, CMP에 있어서 디싱, 에로전과 같은 결함의 감소를 선결해야 할 문제로 대두하게 되었다. 뿐만 아니라 저유전율(ultra low-k) 재료를 사용함에 따라 CMP 시 높은 압력으로 인한 이중 재료간의 층분리(delamination) 현상이 발생하게 되며, CMP에 있어서 낮은 압력 조건에서의 구리층을 평탄화, 높은 CMP 처리량(throughput) 및 낮은 소모재의 비용 문제에 직면하게 되었다[3].

1. 부산대학교 정밀기계공학과
(부산시 금정구 장전동 산 30)
2. 부산대학교 정밀정형 및 금형가공 연구소
a. Corresponding Author : hdjeong@pusan.ac.kr
접수일자 : 2007. 1. 30
1차 심사 : 2007. 2. 22
심사완료 : 2007. 2. 23

높은 압력으로 인하여 발생하는 결함들을 감소시키기 위하여 낮은 압력에서 연마가 이루어지는 전기화학적 개념을 도입한 전기화학 기계적 연마(ECMP:electrochemical mechanical polishing) 공정이 출현하게 되었다[4]. CMP 공정에서의 지배적인 요인인 압력과 상대속도를 통한 연마 메커니즘(mechanism) 공정이 아니라 전기화학적 용해(dissolution) 및 기계적 가공 요소를 통한 연마 메커니즘을 통한 연마가 ECMP 공정에서 이루어진다. 이는 CMP 공정에서 주로 사용되고 있는 압력과 상대속도에 의한 연마율을 표현한 프레스턴(Preston) 방정식에 의한 것이 아니라, 전하량에 의하여 연마율을 표현한 패러데이(faraday) 방정식이 ECMP 공정의 지배방정식이다.

이러한 메커니즘을 통하여 ECMP 장비를 제작하고 기본적인 ECMP 공정 특성에 대하여 연구하였다.

2. ECMP 원리 및 장비 제작

2.1 ECMP 원리

ECMP 공정은 구리의 산화/환원의 전기화학적 반응을 이용하여 표면을 평탄화하는 개념이다. 이 기술은 전기화학적 반응을 이용하여 복합층(complex layer)을 형성시킨 후 부드러운 패드를 이용하여 생성된 막을 제거하는 개념이다. 구리 웨이퍼(wafer) 표면에는 애노드(anode), 정반(platen)에는 캐소드(cathode) 포텐셜(potential)을 인가하고, 그 사이에는 전기적 통로 역할을 하는 전해질(electrolyte)로 채워져 구리 표면층에 전기화학적 반응이 일어난다. 이때 구리 표면은 전해액으로의 용해(dissolution) 현상과 구리 표면층의 패시베이션(passivation) 막을 형성하는 현상이 동시에 발생한다. 이러한 패시베이션 막은 구리와 전해액의 전기화학 작용으로 인하여 산화구리(Cu oxide) 또는 복합층을 형성시켜 구리의 CMP 공정보다 낮은 마찰력으로도 연마 공정이 가능하게 한다. 또한 낮은 압력 공정으로 인하여 패드와 접촉하는 부분만 패드의 기계적 가공에 의하여 제거되며 패드가 닿지 않는 부분은 패시베이션 막에 의해 보호되어 단차를 감소시키며 디싱과 에로전을 최소화 할 수 있다. 그림 1은 ECMP 원리에 대하여 모식적으로 나타내었다.

이러한 ECMP 공정은 연마 입자를 사용하지 않고 또한 딱딱한 패드를 사용하지 않기 때문에 연마 시 표면에 스크래치(scratch)나 입자 오염을 유발하지 않는 장점이 있다. 또한 과도한 연마에 의한 디싱이나 에로전도 최소화 할 수 있으며, 전해액의 재사용으로 인한 소모품비를 절감할 수 있는 장점이 있다.

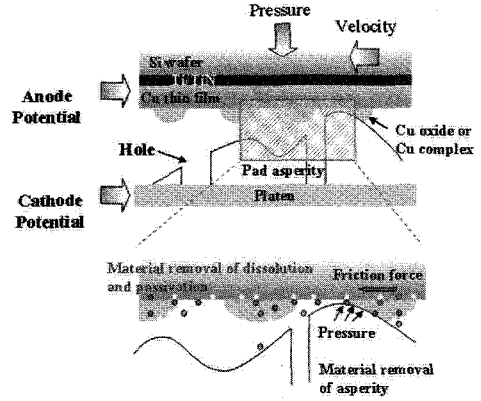
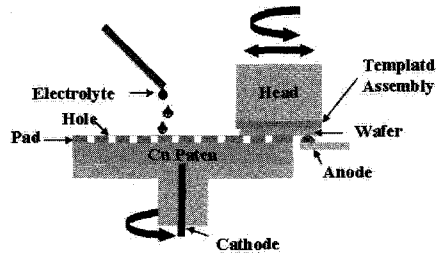
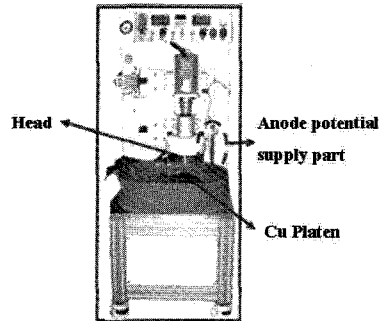


그림 1. ECMP 원리 모식도.
Fig. 1. Schematic of ECMP principle.



(a) ECMP 장비 모식도
(a) Schematic of ECMP equipment



(b) 제작되어진 ECMP 장비
(b) Manufactured ECMP equipment

그림 2. ECMP 장비 모식도 및 제작되어진 ECMP 장비.
Fig. 2. Schematic of ECMP equipment and manufactured ECMP equipment.

2.2 ECMP 장비 제작

그림 2는 ECMP 원리를 이용한 ECMP 장비의 모식도와 제작되어진 ECMP 장비 사진을 보여준다.

표 1. ECMP 실험 조건.

Table 1. Conditions of ECMP experiment.

Conditions of ECMP process	
Pressure	70, 140, 210 g/cm ²
Velocity (Head/Platen)	30/30, 60/60, 90/90 rpm
Current Density	6, 13, 19 mA/cm ²
Pad type	Closed cell type pad (IC 1400 K groove)
Process time	60 sec
Material	4 inch Cu wafer (15000 Å)

ECMP 장비는 0~100 rpm의 헤드 속도와 정반 속도를 가지며, 4인치(inch) 웨이퍼 기준으로 40~320 g/cm²의 압력을 가진다. 그리고 제작되어진 ECMP 장비는 ±3 g/cm²의 압력 정밀도를 가진다. 헤드와 정반은 소편심 형식으로 제작되어 오실레이션(oscillation) 시 웨이퍼의 일정 부분이 노출되어져 에노드 포텐셜을 공급할 수 있으며 정반 가운데에서 캐소드 포텐셜을 공급할 수 있다. 그리고 전해액은 맥동식 펌프를 통하여 패드 표면으로 공급하도록 제작되었다.

3. ECMP 공정의 평탄화 특성

3.1 실험 조건

ECMP 공정 특성을 알아보기 위하여 표 1과 같은 실험조건으로 ECMP 공정을 실시하였다.

그리고 ECMP 공정에 사용된 전해액은 인산(H₃PO₄)을 기본으로 하여 다른 역할을 하는 첨가제를 첨가한 어플라이드 머트리얼스(Applied material)사의 미국 특허를 기준으로 제조되었다 [5]. 제조된 전해액의 조성은 표 2에 나타내었다.

위의 성분을 제외한 전해액의 나머지 부분은 초순수(DIW:deionized water)로 채워져 있다.

3.2 실험 결과

각 실험 방법으로 구리 웨이퍼를 사용하여 실험을 진행하였다. ECMP 공정의 평가 기준은 창민테크놀로지사(changmin technology)의 4-point probe

표 2. 전해액의 조성.

Table 2. Composition of electrolyte.

Sort	Composition
인산(H ₃ PO ₄)	6 vol %
과산화수소(H ₂ O ₂)	0.45 vol %
벤조트리아졸 (BTA:benzotriazole)	0.3 wt %
에틸렌디아민 (ethylene diamine)	2 vol %
시트르산암모늄 (citric ammonium)	2 wt %
수산화칼륨 (KOH)	4 wt %

로 면저항(sheet resistance)을 측정하여 다음과 같은 재료 제거율과 연마불균일도의 두 가지 측정 항목으로 평가하였다.

$$\text{재료제거율}(MRR) = \text{초기두께} - \text{가공후두께}$$

$$\text{연마불균일도}(WTWNU) =$$

$$\frac{\text{표준편차(standard deviation)}}{\text{평균(average)}} \times 100$$

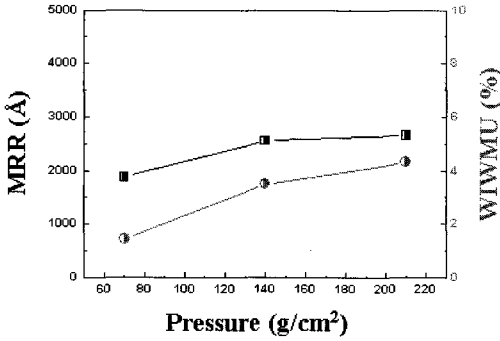
그림 3은 압력과 속도에 따른 재료 제거율 및 연마불균일도를 나타내었다.

ECMP 공정에서 재료 제거율은 압력 및 속도에 큰 영향성을 받지 않는 것을 알 수 있다. 이것은 CMP 공정에서 사용되는 프레스턴 방정식이 성립되지 않음을 보여준다.

$$MRR = kPV$$

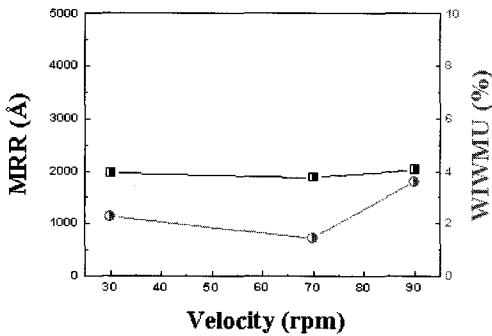
$$(k:\text{공정변수}, P:\text{압력}, V:\text{상대속도})$$

CMP 공정에서 압력과 속도의 증가는 재료 제거율의 증가를 가져오는 중요한 인자이지만 ECMP 공정에서는 재료 제거율의 증가를 가져오지 못한다. 그리고 압력과 속도에 의한 연마불균일도는 70 g/cm²의 저압과 70 rpm의 속도를 가질 때가 가장 나쁜 결과를 보여준다. 이것은 고압으로 갈수록 소편심에 의한 패드 끝단의 국부적 불균일한 변형이 일어나 연마 공정 시 연마불균일도에 영향을 미친다고 생각된다.



(a) 압력에 따른 MRR 및 WIWNU

(a) MRR and WIWNU for variable pressures



(b) 속도에 따른 MRR 및 WIWNU

(b) MRR and WIWNU for variables velocities

그림 3. 압력과 속도에 따른 ECMP 특성.

Fig. 3. Characteristics of ECMP process for pressure and velocity.

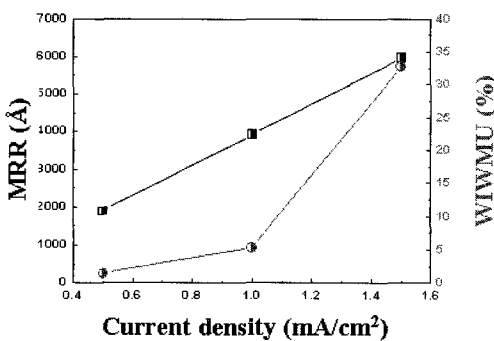


그림 4. 전류밀도에 따른 MRR 및 WIWNU.

Fig. 4. MRR and WIWNU for variable current densities.

그림 4는 전류밀도에 따른 재료 제거율 및 연마 불균일도를 나타내었다.

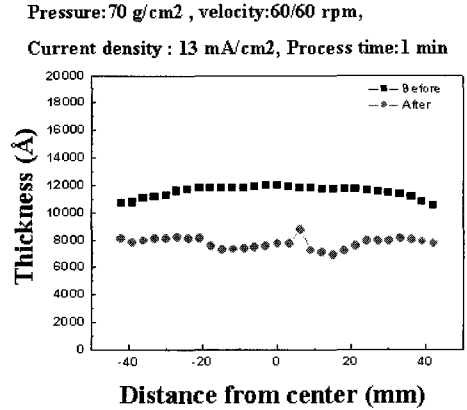


그림 5. ECMP 공정 후 웨이퍼 프로파일.

Fig. 5. Wafer profile after ECMP process.

그림 4에서 보는 것과 같이 재료 제거율은 전류 밀도에 정비례하는 것을 볼 수 있다. 즉, 패러데이의 방정식에서 전류밀도가 증가할수록 재료 제거율도 비례하여 증가하는 것을 알 수 있다.

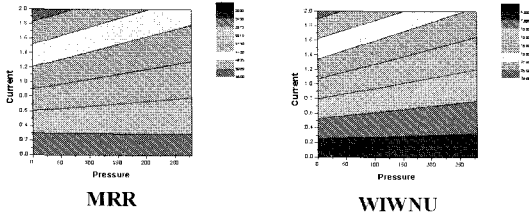
$$W = \frac{Mt}{nF}$$

(W:용해되어지는 양, M:원자량, I:전류, n:변환 등가 수, F:faraday 상수)

연마불균일도 측면에서는 높은 전류밀도를 인가 하였을 경우 아주 높은 불균일도를 보여준다. 이는 패드사이에 에노드 포텐셜을 가지는 웨이퍼와 캐소드 포텐셜을 가지는 정반 사이에서 전기장 및 전해액의 통로 역할을 하는 홀(hole)의 분포가 균일하지 못하기 때문에 높은 연마불균일도가 나타난다고 생각된다.

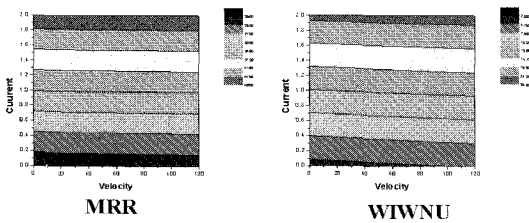
또한 소편심에 의한 기계적 장비에서 발생하는 웨이퍼 표면에서의 전기적 프로파일의 불균일에 의하여 그림 5에서 보는 것과 같이 ECMP 공정 후 웨이퍼의 프로파일(profile) 측면에서도 좋지 못하다.

실험결과를 바탕으로 EMCP 공정 인자들의 영향성에 대한 맵핑(mapping)을 표현한 그림 6에서 볼 수 있듯이 전류밀도가 증가하면 재료제거율은 증가하지만 불균일도는 좋지 못하며, 속도 및 압력의 변화량보다 전류밀도 변화량에 의하여 재료 제거율 및 불균일도의 변화가 크게 나타난다. 이것은 재료 제거율 및 불균일도는 압력과 속도 변수에 의한 영향성보다 전류밀도에 의한 영향성이 아주 크다는 것을 볼 수 있다.



(a) 압력과 전류밀도에 따른 재료 제거율과 불균일도 맵핑

(a) Mapping of MRR and WIWNU for pressure and current density



(b) 속도와 전류밀도에 따른 재료 제거율과 불균일도 맵핑

(b) Mapping of MRR and WIWNU for velocity and current density

그림 6. 공정 변수에 따른 재료 제거율과 불균일도에 대한 맵핑.

Fig. 6. Mapping of MRR and WIWNU for process variables.

4. 결론

본 연구는 전기화학 및 기계적 원리를 적용한 ECMP 장비를 제작하여 ECMP 공정의 특성을 알아보았다. ECMP 공정은 프레스톤 방정식에 의한 압력과 상대속도의 공정 변수에 의하여 재료 제거율이 결정되는 CMP 공정과는 달리 전류밀도에 의하여 재료 제거율이 결정되는 패러데이 방정식이 성립된다. 이는 EMCP 공정에서 전류밀도가 증가할수록 이에 비례하여 재료 제거율이 증가하는 것이며, 본 연구로써 확인을 하였다. 그러나 웨이퍼에 에노드 포텐셜을 공급하기 위하여 웨이퍼의 일정 부분을 항상 노출시키는 소편심 형식으로 장비가 제작되어 압력으로 인한 패드 끝단의 불균일한 변형 및 웨이퍼 내의 불균일한 전류 프로파일에 의하여 불균일도를 증가시킨 것으로 생각된다. 또

한 패드 상에서 웨이퍼와 정반 사이에서 전기장 및 전해액의 통로 역할을 하는 홀의 분포가 불균일하여 불균일도의 증가를 가져다준 것으로 생각된다. 앞으로 연마불균일도를 감소할 수 있는 장비의 개선 및 공정 개선에 대한 연구가 이루어져야 할 것으로 보인다.

감사의 글

이 논문은 부산대학교 자유과제 학술연구비(2년)에 의하여 연구되었음.

참고 문헌

- [1] Y.-J. Oh, G.-S. Park, and C.-H. Chung, "Planarization of copper layer for damascene interconnection by electrochemical polishing in alkali-based solution", J. Electrochem. Soc., p. 153, 2006.
- [2] Economiks. L, Wang. X, Sakamoto. X, Ong. P, Naujok. M, Knarr. R, Chen, L, Moon. Y, Neo. S, Salfelder. J, Duboust. A, Manens. A, Lu. W, Shrauti. S, Liu. F, Tsai. S, and Swart. W, "Integrated electro-chemical mechanical planarization (Ecmp) for future generation device technology", Proceedings of the IEEE 2004 International, Interconnect Technology Conference 2004, p. 233, 2004.
- [3] B. Basol, C. Uzoh, H. Talieh, T. Wang, G. Guo, S. Erdemli, D. Mai, P. Lindquist, J. Bogart, M. Cornejo, M. Cornejo, and E. Basol, "Planar Copper Electrodeposition and Electropolishing Technique", Symposium on "Metallization in Semiconductor Device Fabrication", The national AIChE Meeting, p. 192, 2003.
- [4] F. Q Liu, T. Du, A. Duboust, S. Tsai, and W.-Y. Hsu, "Cu planarization in electrochemical mechanical planarization", J. Electrochem. Soc., p. 153, C377, 2006.
- [5] Bunyan Michael H, "Method and composition for fine copper slurry for low dishing in ECMP", US patent, 20,040,248,412, 2004.