

초고속 디지털 회로의 GBN 억제를 위한 육각형 EBG 구조의 전원면 설계

A Novel Hexagonal EBG Power Plane for the Suppression of GBN in High-Speed Circuits

김선화 · 주성호 · 김동엽 · 이해영

Seon-Hwa Kim · Sung-Ho Joo · Dong-Yeop Kim · Hai-Young Lee

요 약

본 논문에서는 초고속 디지털 PCB 회로에서 발생하는 GBN(Ground Bounce Noise)을 억제하기 위한 새로운 EBG(Electromagnetic Bandgap) 구조의 전원면을 제안하였다. 제안된 구조는 육각형 모양의 단위 셀과 각 셀을 연결하는 선로로 구성되어 있다. 육각형 모양의 단위 셀은 등방성을 띠어 인접 셀의 각 포트 사이의 전달 특성을 동일하게 한다. 제안된 구조는 실제 제작, 측정되었고 330 MHz부터 5.6 GHz까지 넓은 주파수 대역에서 -30 dB 이하로 GBN을 억제하는 특성을 나타낸다. Electromagnetic Interference(EMI) 방사 측정 시에도 일반 전원면/접지면에 비해 낮은 EMI 특성을 나타낸다. 본 논문에서 제안한 육각형 EBG 구조의 전원면은 실제 EBG 전원면의 적용에 효율적으로 작용하여 초고속 디지털 회로의 EMI 문제를 해결하는 데 기여할 것으로 기대된다.

Abstract

In this paper, a novel hexagonal-shaped electromagnetic bandgap(EBG) power plane for the suppression of the ground bounce noise(GBN) in high-speed circuits is proposed. The proposed structure consists of hexagonal-shaped unit cells and detoured bridges connecting the unit cells. The hexagonal-shaped unit cells could omni-directionally suppress the GBN in digital circuits. The fabricated power plane's omni-directional -30 dB suppression bandwidth is from 330 MHz to 5.6 GHz. Then the proposed structure suppresses electromagnetic interference(EMI) caused by the GBN within the stopband. As a result, the proposed structure is expected to be conducive solving EMI problem in high-speed circuits.

Key words : Electromagnetic Bandgap(EBG), Ground Bounce Noise(GBN), Signal Integrity(SI), Electromagnetic Interference(EMI)

I. 서 론

최근 높은 동작 주파수, 높은 전압 전위를 이용하는 고속 디지털 회로에서 전원면/접지면 사이에서 발생하는 Ground Bounce Noise(GBN)는 주요 관심사 중 하나이다. GBN은 전원면/접지면 사이에서 공진 현상을 일으키는데 이는 신호 무결성(Signal Integrity) 문제와 EMI(Electromagnetic Interference)의 원인

이 될 수 있다. 고속 디지털 회로에서 GBN 억제는 그 중요성이 강조되고 있으며, 다양한 방법이 연구되고 있다^{[1],[2]}. 일반적으로 GBN을 억제하기 위해 디커플링 커패시터를 사용한다. 그러나 디커플링 커패시터는 600 MHz 이상의 고주파에서 정상적으로 동작하지 않기 때문에 고주파 영역에 대한 대안이 필요하다. 최근 GBN 억제를 위해 Electromagnetic Bandgap(EBG) 구조가 제안되었다. EBG 구조는 디커

아주대학교 전자공학부(Department of Electronic Engineering, Ajou University)

· 논문 번호 : 20061103-13S

· 수정완료일자 : 2007년 1월 26일

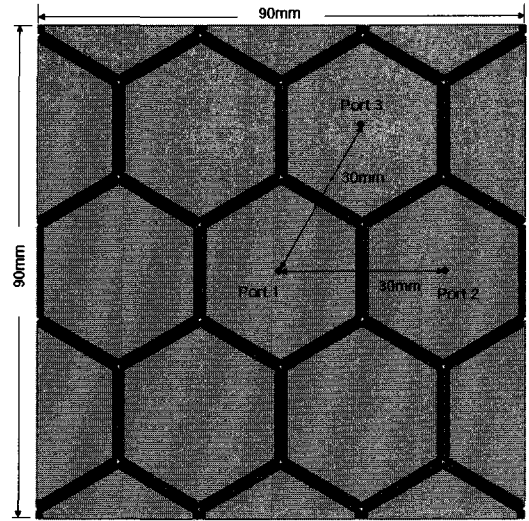
플링 커패시터가 GBN을 억제하지 못하는 고주파에서 효과적이지만 다층 EBG 구조의 경우, 공정이 복잡해지고 비용이 증가한다^{[3],[4]}.

이에 대한 대안으로 EBG 설계 방식 중 전원면에만 구조를 적용하여 설계하는 방식이 연구되고 있다^{[5],[6]}. 단층 EBG 구조는 간단한 공정과 경제적인 비용 때문에 널리 사용된다. 이들 대부분은 전원면에 사각형 단위 셀을 주기적으로 배열하는 형태로 설계되는데, 단위 셀을 사각형으로 할 경우 인접한 셀과의 거리가 일정하지 않다^{[6],[7]}. 이는 모든 인접 셀 사이의 GBN 억제 특성이 동일하지 않은 이유가 된다.

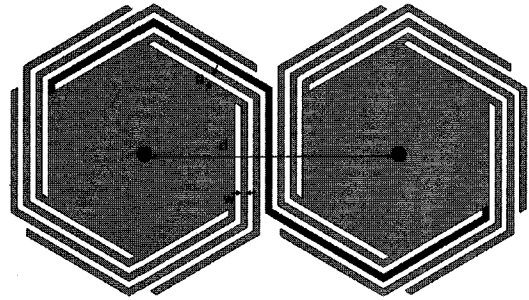
본 논문에서는 모든 인접 셀과 거리가 같은 육각형을 전원면의 단위 셀로 적용하여, 사각형 형태의 전원면에서의 포트 방향에 따라 특성이 다른 구조적 방향성을 개선하였다. 사각형 구조 전원면에서 변이 마주 닿는 인접 셀끼리의 GBN 억제 특성은 대각선에 위치한 인접 셀끼리의 GBN 억제 특성에 비해 차단 주파수가 높게 나타난다. 육각형 구조 전원면의 주기를 사각형 구조 전원면에서 변이 마주 닿는 인접 셀과의 주기와 같게 하여 GBN 억제 특성을 비교한 결과, 제안된 구조는 모든 인접 셀 사이의 전달 특성이 동일하고 330 MHz부터 5.6 GHz까지의 넓은 대역에서 GBN을 억제하는 특성을 나타내었다. 또한 본 논문에서 제안한 구조를 시간 영역에서 측정할 결과, 평행판 도파관에 비해 GBN을 76% 감소시키는 특성을 나타내었다. EMI 측정 시 평행판 구조의 전원면/접지면에 비해 낮은 EMI 특성도 확인할 수 있었다.

II. 구조

본 논문에서 제안한 전원면을 그림 1(a)에 나타내었다. 기판은 가로 90 mm, 세로 90 mm, 두께가 0.4 mm인 FR4를 사용하였다. 사각형 EBG 전원면은 변이 마주 닿는 인접 셀끼리의 특성과 모서리가 마주 닿는, 즉 대각선에 위치한 인접 셀끼리의 GBN 억제 특성이 다르게 나타난다. 한 셀에서 대각선에 위치한 셀까지 신호가 전달될 때 변이 마주 닿는 인접 셀을 통하는 경로가 발생한다. 이는 대각선 방향으로 신호를 전달하기 위해서는 실질적으로 세 개의 셀이 필요하다는 것을 의미하고, 대각선에 위치한 인접



(a)



(b)

그림 1. (a) 제안된 단위 구조를 적용한 전원면, (b) 단위 셀과 연결 선로 및 설계 변수
 Fig. 1. (a) Power plane, (b) Unit cells, connecting bridges and design parameters.

셀끼리의 GBN 억제 특성이 변이 마주 닿게 위치한 인접 셀끼리의 GBN 억제 특성보다 좋게 나타난다. 따라서 본 논문에서는 GBN 억제 특성이 좋지 않은 변이 마주 닿는 경우를 기준으로 주기의 크기를 설정하였다.

그림 1(b)는 두 개의 단위 셀과 각 셀을 연결하는 선로를 나타낸 것이다. GBN 억제 구조를 제안한 연구 결과 중 저주파에서 특성이 좋은 S-bridged 구조의 전원면^[7]을 본 논문의 구조와 비교하기 위해 연결 선로의 두께(w)와 연결 선로 사이의 거리(g), 포트 사이의 거리(d)를 각각 0.2 mm, 0.2 mm, 30 mm로 S-bridged 전원면과 동일하게 설계하였다. 앞서 설명한

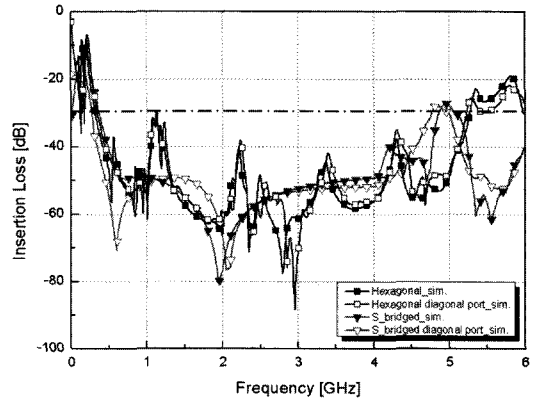
것과 같이 사각형 형태의 단위 셀의 경우 방향에 따라 억제 특성이 다르게 나오기 때문에, 제안된 구조의 단위 셀 형태는 전원면의 억제 특성이 등방성을 갖도록 모든 인접 셀과의 거리가 같은 육각형을 설계하였다. S-bridged 전원면에서 사각형 한 셀의 변을 크게 도는 연결 선로는 사각형 두 변의 길이와 같다. 이는 단위 셀의 반 바퀴에 해당하는 길이이다. 그림 1(b)에서 각 셀 사이의 연결 선로는 육각형의 변을 따라 우회하는 형태로 육각형 한 변의 모서리에서 나와 한 셀의 반 바퀴, 즉 세 변을 따라 돌고 인접한 다른 셀에서 나오는 연결 선로와 만나게 된다. 측정을 위한 포트는 그림 1(a)와 같이 설정하였다.

III. 해석 및 측정 결과

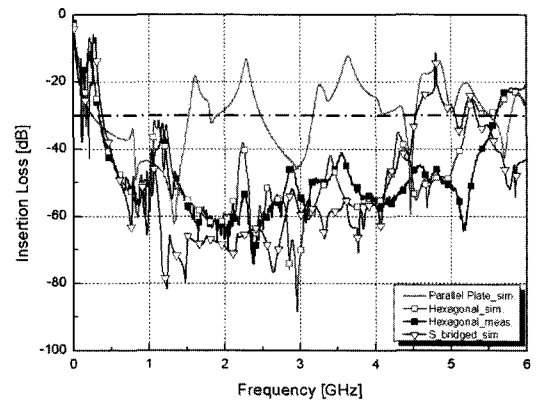
3-1 주파수 영역

제안된 구조를 비롯하여, 기준이 되는 일반적인 평행판 도파관, 특성 비교를 위한 S-bridged 구조를 함께 제작, 해석하였다. 해석은 Ansoft사의 HFSS 10을 이용하였고, 제안된 구조의 측정은 On-wafer 탐침 측정 장비를 이용하여 수행하였다. 그림 2(a)는 제안된 구조와 S-bridged 구조의 포트 위치에 따른 억제 특성의 방향성을 나타낸 것이다. S-bridged 구조에서 전원면의 가운데에 있는 셀 중심의 포트 1을 중심으로, 변이 맞닿는 셀에 포트 2, 대각선에 위치한 인접 셀에 포트 3을 설정하였다. 제안된 구조도 동일한 위치에 포트를 설정하고 같은 주기에서 억제 특성을 확인하였다. 그림 2(a)에서 인접 셀 사이의 거리가 다른 S-bridged 구조는 두 경우의 억제 특성이 서로 다르게 나타난다. 포트 1, 2 사이의 억제 특성이 포트 1, 3 사이의 억제 특성에 비해 저지대역 차단 주파수는 80 MHz 높아지고, 저지 대역폭은 0.1 GHz 증가하였다. 이에 비해 제안된 구조는 육각형이 갖는 구조적 등방성으로 인해 인접 셀 사이의 GBN 억제 특성이 동일함을 확인할 수 있다.

그림 2(b)는 평행판 도파관, S-bridged 구조의 전원면, 육각형 구조의 전원면의 전달 특성 비교를 나타낸 것이다. 해석된 결과와 측정된 결과는 FR4의 유전율이 분산적인 5 GHz 이상의 고주파 영역을 제외하고 거의 일치함을 확인하였다. GBN 저지 대역폭을 -30 dB 이하의 삽입 손실(S_{21})으로 정의하였을



(a)



(b)

그림 2. (a) 포트 위치에 따른 방향성 비교, (b) 제작된 구조의 전달 특성(S_{21})

Fig. 2. (a) Comparison of direction followed by the ports' position, (b) Insertion loss(S_{21}).

때 제안된 구조의 측정 결과는 330 MHz부터 5.6 GHz까지 총 5.27 GHz의 저지대역폭을 나타낸다. 육각형 구조는 인접한 셀과의 연결 선로가 변을 따라 우회할 경우, S-bridged 구조의 연결 선로와 비슷한 길이를 갖는다. 그림 2(b)에서 알 수 있듯이 제안된 구조의 저주파 영역 차단 주파수는 S-bridged 구조의 375 MHz보다 45 MHz 정도 낮게 나왔다. 한편, 육각형은 사각형에 비해 많은 변을 가지고 이들이 맞물리는 형태로 전원면을 이룬다. 따라서 제안된 구조는 S-bridged 구조에 비해 단위 셀이 차지하는 면적이 작아지게 되어 결과적으로 전원면/접지면 사이의 커패시턴스 성분이 감소한다. 이에 따라 고주파 대역 차단 주파수는 4.5 GHz에서 5.6 GHz로 높아지는

결과가 나타났다^[8]. 제안된 구조는 앞서 설명한 것과 같이 S-bridged 구조보다 저주파 특성은 물론 고주파 특성 또한 향상되어, 전체적인 대역폭이 4.125 GHz 에서 5.27 GHz로 약 28 % 향상되었다.

3-2 시간 영역

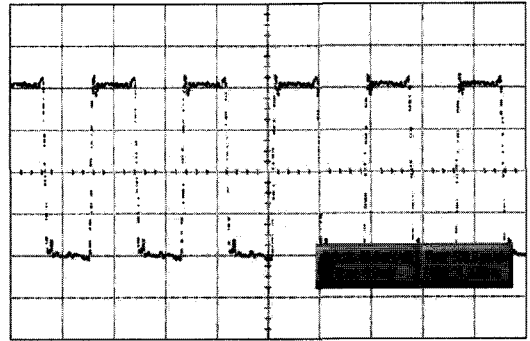
제안된 구조와 평행판 도파관의 GBN 전달 특성을 시간 영역에서 알아보았다. 제안된 구조와 평행판 도파관에 각각 2.25 GHz의 주파수와 ± 125 mV의 크기를 갖는 주기적인 사각 모양의 파형을 pulse-pattern generator(Anritsu사의 MP1763C)를 통해 인가하였다. 그림 3(a)에서 사각 모양의 파형을 확인할 수 있다. 그림 1(a)의 포트 1을 인가 포트, 포트 2를 수신 포트로 하여 GBN 전달 특성을 관찰한 결과, pulse-pattern generator를 통해 인가된 파형은 GBN 억제 특성을 갖는 전원면에 의해 그 크기가 감소하게 된다. 그림 3(b)는 평행판 도파관의 수신 포트에서 측정된 GBN을 보여준다. 피크 투 피크 전압이 10 mV임을 확인할 수 있다. 그림 3(c)는 제안된 육각형 전원면의 수신 포트에서 측정된 GBN을 보인 것이다. 피크 투 피크 전압이 2.4 mV로 이는 평행판 도파관과 비교했을 때 76 % 감소한 크기이다. 제안된 구조를 통해 GBN이 감소하는 것을 명확히 확인할 수 있다.

3-3 Hexagonal EBG Power Plane의 방사 패턴 측정

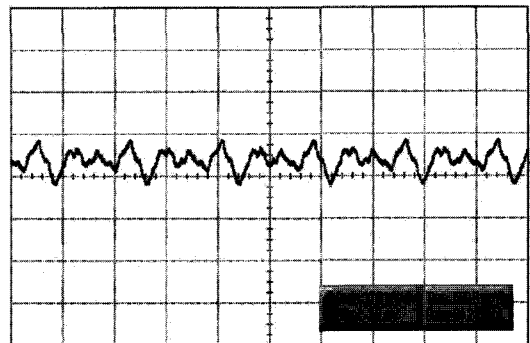
회로가 집적화 되고 다층의 기판을 사용하게 되면서 초고속 디지털 회로에서의 EMI의 억제는 중요한 문제로 대두되고 있다. 제안된 구조는 잡음 전파를 억제하기 위해 고안되었지만 많은 슬롯을 갖기 때문에 EMI 측면에서의 확인이 필요하다. 제안된 구조가 갖는 EMI 특성을 확인하기 위해 그림 4와 같은 시험 구성도를 갖는 전자파 무반향 실내에서 측정을 하였다.

제안된 구조의 포트 1에 15 dBm의 잡음을 인가하고 3 m 이격된 거리에 안테나를 위치하였다. 제안된 구조에서 방사되는 전장의 세기를 60 MHz부터 1 GHz까지는 바이로그 안테나를, 1 GHz부터 6 GHz까지는 혼 안테나를 사용하여 측정하였다. 평행판 도파관의 EMI 특성 역시 같은 조건에서 측정하여 비교하였다.

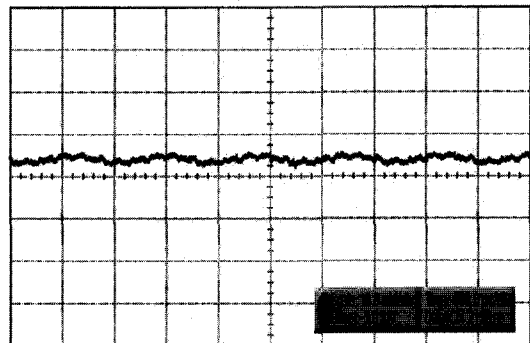
그림 5는 1 GHz 이내 영역에서의 EMI 방사 측정



(a) Pattern generator를 통해 인가된 파형
(a) The waveform of the excitation source launched from a pattern generator



(b) 평행판 도파관
(b) GBN suppression characteristics at receiving port for the parallel-plate board



(c) 육각형 EBG 구조의 전원면
(c) GBN suppression characteristics at receiving port for the proposed power plane

그림 3. 제안된 구조의 시간 영역에서의 GBN 전달 특성 측정

Fig. 3. Measured GBN suppression characteristics in the time domain.

을 나타낸 것으로 그림 5(a)는 평행판 도파관의 EMI

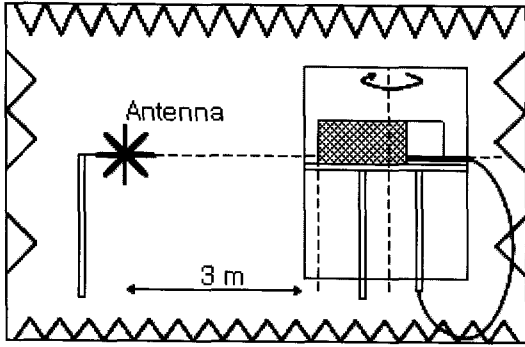


그림 4. 전자파 무반향 실내의 시험 구성도
Fig. 4. Schematics of radiated disturbance measurement.

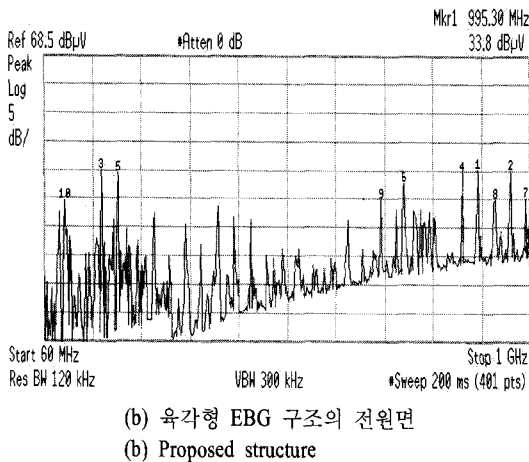
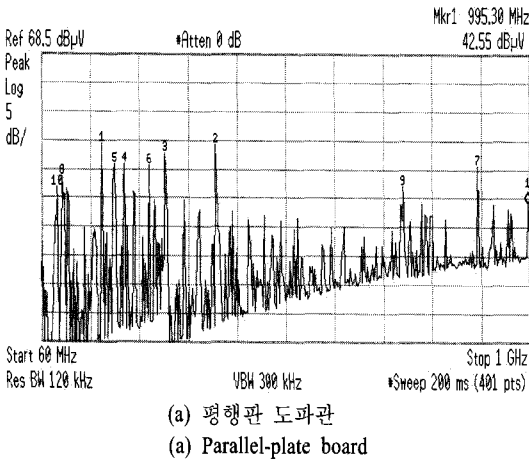


그림 5. 1 GHz 이내 영역에서의 EMI 방사 측정
Fig. 5. Measurement of EMI radiation below 1 GHz.

방사 측정, 그림 5(b)는 제안된 구조의 EMI 방사 측정값이다. 제안된 구조가 평행판 도파관에 비해 전

체적으로 EMI 측정값이 낮아짐은 물론, 제안된 구조의 GBN 저지 대역인 330 MHz부터 1GHz에서 잡음의 크기가 감소함을 확인할 수 있다. 실제로 가장 높은 피크 전압값도 52.79 dB μ V에서 48.66 dB μ V로 낮아진다.

그림 6은 혼 안테나를 이용한 1 GHz부터 6 GHz까지 영역의 EMI 방사 측정을 나타낸다. 그림 6(a)는 평행판 도파관의 EMI 방사 측정, 그림 6(b)는 제안된 구조의 EMI 방사를 측정한 결과이다. 제안된 구조의 GBN 억제 대역인 5.6 GHz까지 대부분의 잡음이 감소하는 것을 확인할 수 있다.

그림 5와 6에서 볼 수 있듯이 제안된 구조의 EMI 방사는 일반적인 평행판 도파관에 비해 저지 대역에

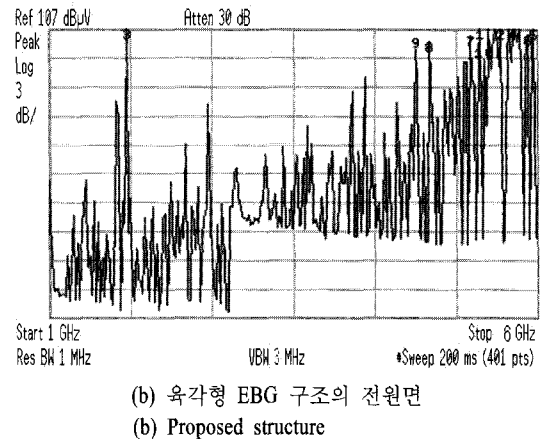
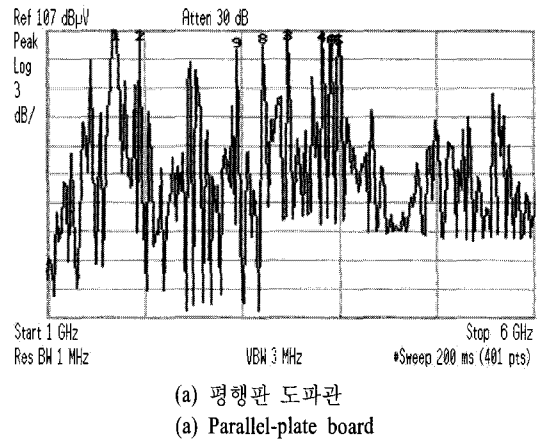


그림 6. 1 GHz부터 6 GHz까지 EMI 방사 측정
Fig. 6. Measurement of EMI radiation from 1 GHz to 6 GHz.

서 낮은 값을 나타내었다. 제안된 구조는 GBN을 억제시킬 뿐 아니라, EMI적인 측면에서도 평행판 도파관에 비해 유용할 것을 예상할 수 있다. 그림 5와 6의 1.85 GHz에서의 피크 값은 무반향실 외부에 설치되어 있는 무선 휴대폰 기지국의 전파가 측정 장비의 입력 단자를 통해 유입된 결과이다.

IV. 결 론

본 논문에서는 모든 인접 셀과 거리가 같은 육각형을 전원면의 단위 셀로 적용하고, 단위 셀과 각 셀을 연결하는 선로를 주기적으로 배열한 전원면을 설계하였다. 육각형 셀의 변을 따라 우회하는 연결 선로는 인덕턴스 성분을 강화시키고, 맞물리는 형태로 배열된 육각형 단위 셀은 전원면/접지면 사이의 커패시턴스 성분을 감소시킨다. 그 결과 제안된 구조는 330 MHz부터 5.6 GHz까지 넓은 주파수 범위에서 -30 dB 이하로 GBN을 억제할 수 있었다. 제안된 구조는 육각형이 가지는 등방성으로 인해 인접한 셀의 각 포트 사이의 전달 특성이 모두 동일하다. 뿐만 아니라 같은 주기의 기존 사각형 구조의 전원면에 비해 GBN 억제 대역폭이 향상된다.

본 논문에서 제안한 구조는 시간 영역에서도 평행판 도파관에 비해 GBN이 76 % 감소함을 확인할 수 있었고, EMI 방사 측면에서도 평행판 도파관에 비해 향상되는 특징을 나타내었다. 본 논문의 구조가 갖는 GBN 억제 특성의 등방성과 억제 대역폭 향상, 낮은 EMI 방사의 결과는 실제 EBG 전원면의 적용에 효율적으로 작용하여 초고속 디지털 회로의 EMI 문제를 해결하는 데 기여할 것으로 기대된다.

참 고 문 헌

- [1] S. Van den Berghe, F. Olyslager, D. De Zutter, J. De Moerloose, and W. Temmerman, "Study of the ground bounce caused by power plane resonances", *IEEE Trans. Electromagnetic Compatibility*, vol. 40, no. 2, pp. 111-119, May 1998.
- [2] T. L. Wu, S. T. Chen, J. N. Huang, and Y. H. Lin, "Numerical and experimental investigation of radiation caused by the switching noise on the partitioned DC reference planes of high speed digital PCB", *IEEE Trans. Electromagnetic Compatibility*, vol. 46, no. 1, pp. 33-45, Feb. 2004.
- [3] R. Abhari, G. V. Eleftheriades, "Metallo dielectric electromagnetic bandgap structures for suppression and isolation of the parallel-plate noise in high-speed circuits", *IEEE Trans. Microwave Theory Techniques*, vol. 51, pp. 1629-1639, Jun. 2003.
- [4] Shahrooz Shahparnia, Omar M. Ramahi, "Electromagnetic interference(EMI) reduction from printed circuit boards(PCB) using electromagnetic bandgap structures", *IEEE Trans. Electromagnetic Compatibility*, vol. 46, no. 4, pp. 580-587, Nov. 2004.
- [5] T. Kamgaing, O. M. Ramahi, "A novel power plane with integrated simultaneous switching noise mitigation capability using high impedance surface", *IEEE Microwave Wireless Components Letters*, vol. 13, pp. 21-23, Jan. 2003.
- [6] T. L. Wu, Y. H. Lin, and S. T. Chen, "A novel power planes with low radiation and broadband suppression of ground bounce noise using photonic bandgap structures", *IEEE Microwave Wireless Components Letters*, vol. 14, no. 7, pp. 337-339, Jul. 2004.
- [7] 주성호, 김동엽, 이해영, "초고속 디지털 회로의 GBN 억제를 위한 Power Plane 설계", 마이크로파 및 전파 학술대회 논문집, 29(2), pp. 343-346, 2006년 9월.
- [8] Tzong-Lin Wu, Yen-Hui Lin, Ting-Kuang Wang, Chein-Chung Wang, and Sin-Ting Chen, "Electromagnetic bandgap power/ground planes for wideband suppression of ground bounce noise and radiated emission in high-speed circuits", *IEEE Trans. Microwave Theory and Techniques*, vol. 40, no. 2, pp. 2935-2942, Sep. 2005.

김 선 화



2007년 2월: 아주대학교 전자공학부 (공학사)
2007년 3월~현재: 아주대학교 전자공학부 석사과정
[주 관심분야] 초고주파 수동 소자 개발 및 EMI/EMC

김 동 엽



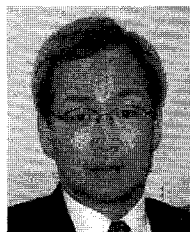
2007년 2월: 아주대학교 전자공학부 (공학사)
2007년 3월~현재: 아주대학교 전자공학부 석사과정
[주 관심분야] 초고주파 수동 소자 개발 및 RFIC

주 성 호



2005년 2월: 아주대학교 전자공학부 (공학사)
2006년 3월~현재: 아주대학교 전자공학부 석사과정
[주 관심분야] 초고주파 수동 소자 개발 및 RFIC, EMI

이 해 영



1980년 2월: 아주대학교 전자공학과 (공학사)
1982년 2월: 한국과학기술원 전기 및 전자공학과 (공학석사)
1982년~1986년: 국방부 연구사무관
1989년 12월: The University of Texas at Austin (공학박사)
1990년~1992년: LG 기술원 (기초 1실장)
1992년~현재: 아주대학교 전자공학부 정교수
[주 관심분야] 고속/고밀도 System in Package, RF 소자 및 광전소자의 설계/측정, 고속 반도체 테스트 기술