

GHz-대역폭(6 GHz~18 GHz) 선형 등화기의 설계 및 구현

Design and Implementation of the GHz-Band Wide(6 GHz~18 GHz) Linear Equalizer

강 승 택 · 주 정 호 · 문 원 규*

Sungtek Kahng · Jeongho Ju · Wongyu Moon*

요 약

본 논문에서는 6~18 GHz의 넓은 대역에서 진폭 선형성을 얻기 위해, 인접 전송선-스터브 블록 간에 저항이 삽입된, 마이크로스트립형의 선형 진폭 등화기가 구현된다. 선형성과 반사 손실 특성을 만족하도록 저항과 스텝의 값들이 변화하며, 적합한 수치를 찾으면서 설계가 이뤄진다. 실험치는 본 구현 결과는 6~18 GHz에서 요구되는 약 9 dB의 선형도와 약 10 dB 이하의 반사 손실이 얻어지고, 설계 기법의 타당함을 보인다.

Abstract

In this paper, a microstripline-type linear amplitude equalizer is implemented to achieve the linearity of the slope of the amplitude over 6~18 GHz with resistors inserted between their immediate pairs of a TX-line and a stub. The values of resistors and stubs are explored to have the optimal linear slope and return loss performance. Experiments reveal the slope of around 9 dB variation and return loss of less than 10 dB desired over 6~18 GHz and validate the design methodology.

Key words : Amplitude Linearity, Wide-band Linear Equalizer, Microstrip Line

1. 서 론

헬기용 RWR(Radar Warning Receiver)은 시스템의 광대역 RF 채널이 스위치, 필터, 전력 분배기, 결합기, 증폭기 등의 능·수동 소자들로 구성되어, 주파수 상의 이득면에서 손실이 선형적으로 증가하는 양상을 보인다. 양질의 성능 확보를 위해 손실을 보상하여 대역 이득의 평탄성을 갖추는 등화 기능은 필수적이다. 상대적으로 협대역인 민수용 통신을 위한 등화기의 설계 기술력은 국내외에서 상당히 성숙해 있으나, 군용의 경우는 도입품이 주류를 이루고 있는 것이 현실이다.

따라서 자체 요구를 충족시킬 뿐만 아니라 국가

경쟁력을 끌어올리는 노력의 일환으로, 본 연구를 통해 RWR RF 채널의 광대역 이득 평탄용 선형 이득 등화기(Linear Gain Equalizer)를 개발하려 한다.

이득 등화기의 국내 기술을 들여다보면 크게 두 가지 경향으로 나뉜다. 선형적인 이득 등화와 비선형적인 이득 등화 기법들이 두 가지 접근 기법들이다^{[1]~[4]}.

우선 대역 하나가 GHz의 대역폭을 가지고 있는 경우보다는, 수백 MHz의 채널들이 연속적으로 할당되어 있고 각각의 채널마다 기술기가 다른 선형 이득 등화가 이루어지고 있거나 폭이 서로 다른 스텝 형식으로 보상 형식을 취한다. 이에 반해, 통신 대역과 같은 협대역용에 주로 쓰이는 비선형 방식에서는

This work was supported by the Ministry of Commerce Industry and Energy(MOCIE), the Korea Institute of Industrial Technology Evaluation and Planning(ITEP).

인천대학교 정보통신공학과(Dept. Info. & Telecomm. Eng., Univ. of Incheon)

*에이스웨이브텍(주)(AWT Co., Ltd.)

· 논문 번호 : 20061103-01S

· 수정완료일자 : 2007년 1월 30일

전단의 손실이 중심 주파수에 최소이며, 대역 가장 자리로 갈수록 커지므로 등화기는 가장자리에서 최소이고, 중심 주파수로 다가갈수록 최대가 되어 이득 평탄성이 구현된다. 대체로 1-pole형이면 만족시킬 수 있는 경우이다.

따라서 본 논문에서는 기존의 기법과 달리 광대역을 더욱 확장시키기 위해 다중 전송선을 사용하고 이들 간에 결합 회로를 두어 6~18 GHz의 선형 등화기를 설계 및 구현한다.

II. 이 론

광대역 상에서 손실이 선형적으로 발생하는 전단을 보상하기 위해서는 이득 등화기는 반대의 기울기를 가지며, 전단과의 결합시 원하는 평탄도를 이끌어 내야 한다^{[1]~[4]}.

등화기의 통과 특성은 해당 대역에서 선형적인 진폭 특성을 보인다. 특히 대역의 상한점에서는 최소의 손실값을 가진다. 물론 전단의 특성에 따라 등화기의 기울기가 음이 되는 경우는 대역의 하한점이 최소 손실 지점이 된다. 등화기는 RF 채널의 2단자 삽입형 소자로 동작하므로 손실 특성은 물론 단자 지점 반사율이 상당히 낮아야 한다.

광대역에서 동작하기 위해 먼저 저차의 대역 통과 여파기를 설계한다. 먼저 중심 주파수는 18 GHz 나 20 GHz로, Ripple level 0.1 dB를, 비대역폭 1로서 Chebyshev형을 선택하면 차수가 1이 된다. 이렇게 되면 중심 주파수나 대역 가장자리 근접점의 감쇄를 이용하여 기울기 조절과 양호한 반사 특성을 얻기가 거의 불가능하기 때문에, 저항의 감쇄와 전송선의

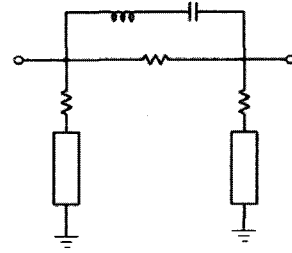


그림 2. 선형 이득 등화기 기본 구조
Fig. 2. Basic circuit of the linear equalizer.

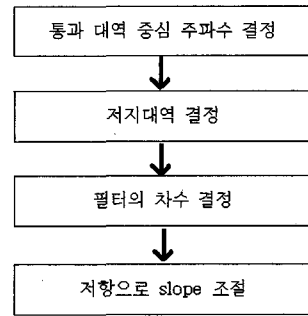


그림 3. 설계 과정
Fig. 3. Steps for the design of the linear equalizer.

통과/차단 특성을 보완할 수 있는 확장 구조를 이용한다.

동작 원리는, 저항에 직렬 연결된 접지된 전송선은 공진 주파수(선형 이득 등화기에서는 손실 0인 지점)에서 open이 되고, 상단 저항에 병렬로 연결된 공진 회로는 임피던스 0이 되면서 손실이 최소화 된다. 차단 영역에서는 세 개의 저항 T 형태에 의해 기울기가 정해지는 손실 특성을 보이게 된다.

등화기 설계 과정은 그림 3과 같이 요약될 수 있다.

가장 먼저 필터의 차수를 결정하기 전에 필터의 중심 주파수와 저지대역을 결정한다. 결정된 주파수 특성을 얻기 위해 필터의 차수를 결정하게 된다. 그리고 마지막으로 저항 소재(Q factor 조정)를 이용하여 필터의 slope을 만족하는 값을 설계한다.

III. 설계 및 결과

먼저 본 연구에서 추구하고자 하는 설계 사양을 표 1과 같이 요약할 수 있다.

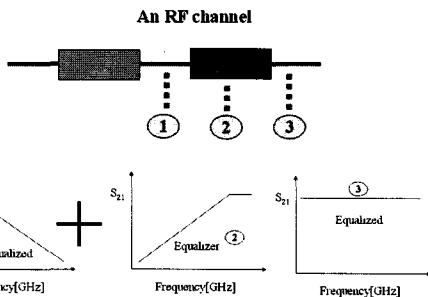


그림 1. 선형 이득 등화기의 역할
Fig. 1. Role of the linear equalizer.

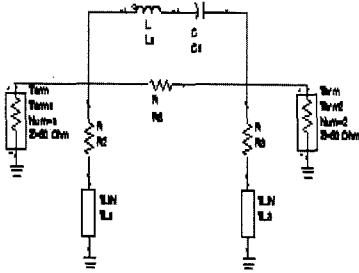
표 1. 설계 사양
Table 1. Specifications.

구분	Specs
주파수 대역	6 GHz~18 GHz
기울기	9 over the BW
삽입 손실	< 3 dB at 18 GHz
VSWR	< 2.0:1

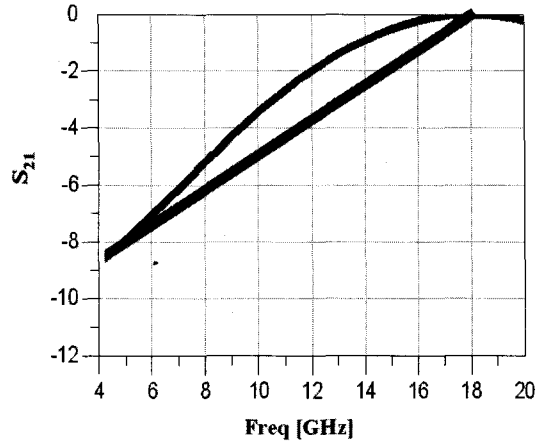
표 1에서 설계상 최우선 순위를 든다면, 단연 광

대역상의 기울기가 된다. 기울기가 만족되도록 각각의 소자의 값이 변하는 동안, 삽입 손실과 반사계수가 고려되어야 하는 것이다. 그러면 그림 2의 구조를 응용하여 기울기의 변화가 줄어드는 실험을 해보도록 한다.

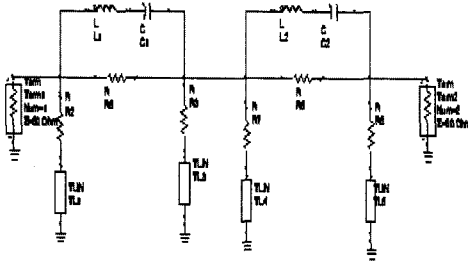
그림 4의 실험을 통해 알 수 있는 것은, 기울기 특성에 대한 요구 사항이 주어지면 일단 1차 선형 이득 등화기의 차단 주파수와 중심 주파수에 초점을 맞춘 국부소자들의 값의 선정이 결정적이다. 그런데 1차의 기



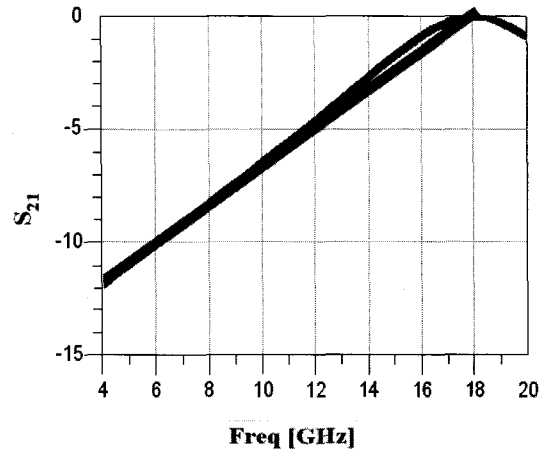
(a) 1차 선형 이득 등화기(기울기 특성 향상 이전)
(a) Circuit of the 1st order linear equalizer(before improvement)



(b) 1차 선형 이득 등화기 특성(기울기 특성 향상 이전)
(b) Performance of the 1st order linear equalizer(before improvement)



(c) 2차 선형 이득 등화기(기울기 특성 향상)
(c) Circuit of the 2nd order linear equalizer(an improvement)



(d) 2차 선형 이득 등화기 특성(기울기 특성 향상)
(d) Performance of the 2nd order linear equalizer(an improvement)

그림 4. 기울기 특성의 향상 실험 예

Fig. 4. Experiment on the improvement of the performance.

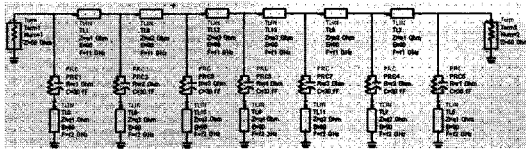
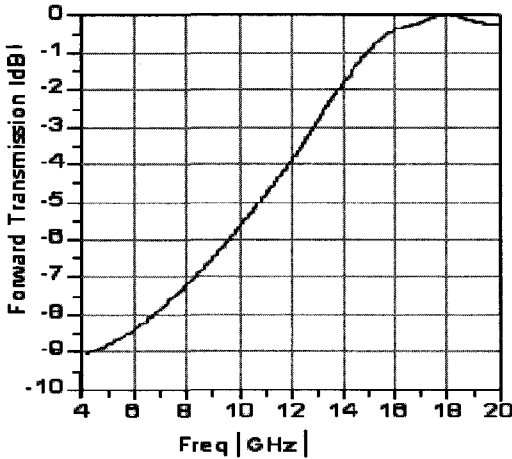
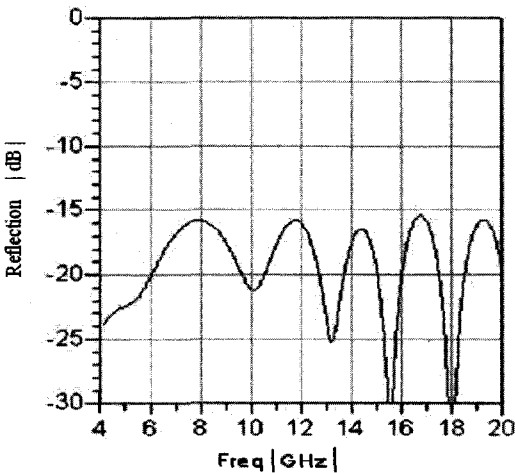


그림 5. 확장된 선형 이득 등화기
Fig. 5. Increased order of the linear equalizer.

본 구조는 전형적인 대역 통과 특성인, 통과 대역의 차단 주파수 아래의 주파수 영역에서 비선형 이득값



(a) 통과 특성
(a) Insertion loss of the linear equalizer

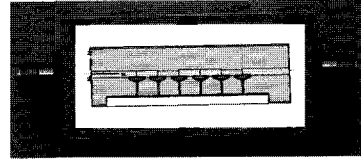


(b) 반사 손실
(b) Return loss of the linear equalizer

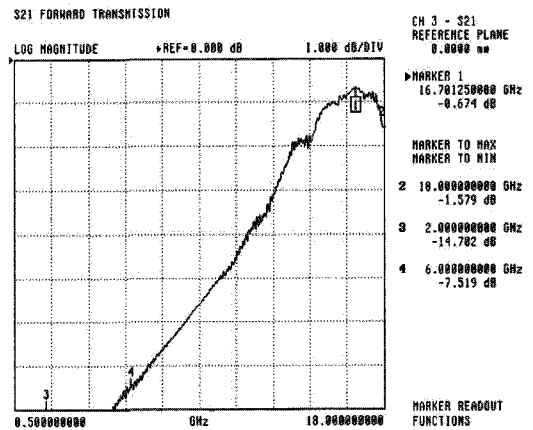
그림 6. 회로 모의 시험 결과의 반사 손실과 통과 특성
Fig. 6. Simulated insertion and return loss performances of the linear equalizer.

을 가진다. 따라서 평탄화를 위해 차수를 증가시키는 동시에 차단 주파수에서의 손실값을 조정해 이득 기울기의 평탄도를 높일 수 있었다.

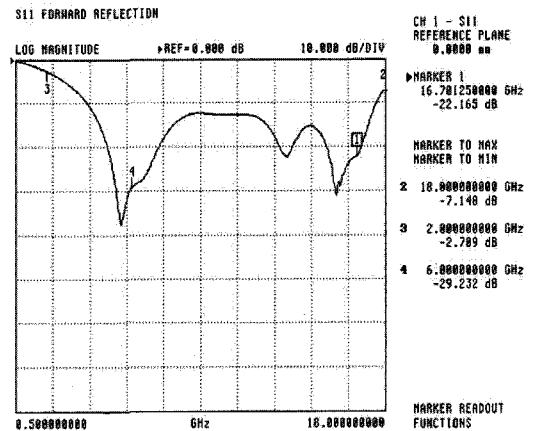
단일 소자로써 평탄한 기울기의 대역 확장시 발생



(a) 제조품과 내부 회로의 CAD
(a) Manufactured and the snap of its 3D CAD



(b) 통과 특성
(b) Insertion loss of the linear equalizer



(c) 반사 손실
(c) Return loss of the linear equalizer

그림 7. 광대역 선형 등화기의 측정 결과
Fig. 7. Measured insertion and return loss performances of the linear equalizer.

하는 어려움을 해결하기 위해 차수를 높여 향상된 특성을 얻어본 것처럼, 그림 5와 같이 차수가 더 확장되면서 좀 더 실제 상황에 맞는 구조를 제안한다. 마이크로스트립 공정을 염두에 두어 국부 공진 소자들을 전송선으로 대체하고 손실부를 고려한 것이 기본 구조와 달라진 점이라 할 수 있다.

7차형 선형 등화기의 초안 설계용 회로를 모의 시험한 결과 다음과 같은 통과 특성과 반사 손실을 얻을 수 있었다.

회로 모의 시험 결과를 통해 통과 특성을 보면 중심 주파수와 6~16 GHz의 선형성 특성은 요구사항을 그대로 따르고 있다. 그런데 차단 주파수의 인접 지역인 16 GHz 이후의 진폭 특성에서는 선형성이 다소 어긋나고 있는데, 이는 7차 등화기의 각 단의 차단 주파수가 한 지점으로 정해져 있기 때문이다. 이를 해결하는 방안으로는 각 단마다의 차단 주파수를 조금씩 다르게 하는 것이라고 사료된다. 반사계수 특성을 보면 -15 dB 이하로 요구 사항을 잘 만족한다. 다음은 모의 시험에 사용한 설계치들을 이용하여 제작한 뒤 측정된 결과이다.

측정 반사 손실과 통과 손실은 저항값의 최적화 중에 얻어진 결과로서 각각 -10 dB 이하와 6~18 GHz의 광대역에 걸쳐 slope이 9 dB인 선형적 등화기로 작동한다. 측정 결과 18 GHz에서 선형성을 만족하지 못했는데, 이는 시뮬레이션 상에서 스텐브의 가장자리 결합 커패시턴스를 고려하지 못하였기 때

문에 반사 손실의 최소점이 17 GHz에서 나타나 생기는 현상으로 사료된다.

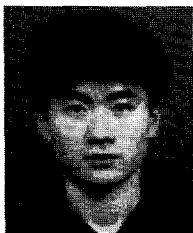
IV. 결 론

본 논문에서는 6~18 GHz에 걸쳐서 광대역 선형 등화기를 설계하였다. 광대역에 걸쳐 선형적 이득을 얻기 위하여 대역 통과 필터의 차단 영역의 기술을 이용하였다. 이런 설계 과정에 따라 제작된 광대역 선형 등화기는 6~18 GHz 대역에서 반사 손실이 10 dB 이하, slope은 평균 약 9 dB로 측정되었다.

참 고 문 헌

- [1] Miodrag V. Gmitrovic, et al., "Fixed and variable slope CATV amplitude equalizers", *Applied Microwave & Wireless*, pp. 77-83, Jan./Feb. 1998.
- [2] M. Sankara Narayana, "Gain equalizer flattens attenuation over 6~18 GHz", *Applied Microwave & Wireless*, Nov./Dec. 1998.
- [3] D. J. Mellor, "On the design of matched equalizer of prescribed gain versus frequency profile", *IEEE MTT-S International Microwave Symposium Digest*, pp. 308-311, 1997.
- [4] BroadBand MIC Equalizers TWTA Output Response, *IEEE Design Feature*, Oct. 1993.

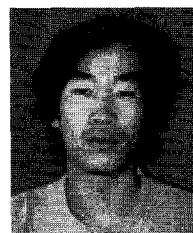
강 승 태



1996년 3월~2000년 2월: 한양대학교 전자통신공학과 (공학박사)
 2000년 2월~2000년 4월: 한양대학교 산업과학연구소 연구원
 2000년 4월~2004년 2월: 한국전자통신연구원 통신위성개발센터 선임연구원

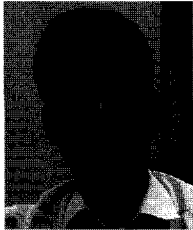
2004년 3월~현재: 인천대학교 정보통신공학과 교수
 [주 관심분야] 전자파 수치해석 및 응용, EMI/EMC 대책, 초고주파 부품 및 안테나 설계

주 정 호



1998년 3월~2006년 2월: 인천대학교 정보통신공학과 (공학사)
 2006년 3월~현재: 인천대학교 정보통신공학과 석사과정
 [주 관심분야] 초고주파 부품 및 안테나 설계

문 원 규



1980년 3월~1985년 2월: 성균관대학교 전자공학과 (공학사)

1985년 3월~1988년 2월: 숭실대학교 전자공학과 (공학석사)

1988년 1월~2002년 3월: LG이노텍(주) 연구원

2002년 4월~현재: 에이스웨이브텍

(주) 대표이사

[주 관심분야] RF 부품 및 시스템 설계/개발