

# 비등열전달 향상을 위한 초소형 핀 제작공정에 관한 연구

유삼상\* · 임태우† · 정석권\*\* · 박종운\*\*

(\*\*한국해양대학교 · \*\*부경대학교)

## A Study on the microcooling Fin Fabrication Process for Enhancing Boiling Heat Transfer

Sam-Sang YOU\* · Tae-Woo LIM† · Seok-Kwon JEONG\*\* · Jong-Un PARK\*\*

\*\* Korea Maritime University · \*\*Pukyung National University

(Received June 5, 2007 / Accepted December 5, 2007)

### Abstract

This paper presents the fabrication techniques of microcooling fins for microelectronics applications. The various types of cooling fins have been fabricated on the surface of a silicon wafer (4inch-N type) by using wet etching technique. The designed micro fins and micro channels are considered as an effective method for cooling microelectronics devices generating high heat flux. Further we extensively investigate the design processes fabricating micro fins and channels which can cool the heat generated from high density electronics devices.

*Key Words : MEMS, Lithography, Photoresist, Silicon Wafer, Deposition, Etching, Microcooling Fin*

### I. 서론

#### 1. 연구의 필요성

MEMS(Micro Electro Mechanical Systems)는 입체적인 각종형상을 가진 초소형의 구조물, 회로, 센서와 액추에이터 등을 미세가공기술을 이용하여 기판(substrate)위에 집적화 시킨 것으로 초소형이면서 미세 목적의 동작을 수행하는 시스템이다(윤준보 등, 2004). 이러한 기술은 각종 초소형 장치 설계에 이용되고 있고, 관련 연구 또한 더욱 가속화 되고 있는 실정이다. 한편 전자 장치의 고성능화 및 초 소형화로 작은 면적에 많

은 반도체 소자들이 집적되어 단위 면적당 발열량은 지수 함수적으로 증가하게 된다. 일반적으로 고밀도의 열량을 효과적으로 소화하기 위해서는 냉각 팬의 용량과 방열 핀의 전열면적을 늘리는 방법이 있다. 그러나 이러한 방법은 여러 문제점 때문에 초미세 장치나 고집적 반도체 회로에서 발생하는 열을 효과적으로 제거하는 방법이 되지 못한다(Darabi et al., 2003).

최근 초미세 제작 기술의 발전에 따른 장치의 소형화로 집적 밀도는 급속하게 증가되었으며(Gad-el-Hak, 2006; Maluf, 2000; 최재성, 2006), 이로 인해 발생된 고열유속의 발열을 효과적으로

† corresponding author : 051-410-4256, kyunlim@hhu.ac.kr

외부로 방열시켜 시스템이 정상적으로 작동될 수 있도록 하는 초소형 핀 및 채널 제작기술의 개발이 절실히 요구되고 있다. 전통적으로 공랭식 냉각방법은 대형 열침(heat sink)에서 발생하는 열을 제거하기 위해 사용되어 왔으며, 단일 칩에서 제거해야 할 열유속은  $100\text{ W/cm}^2$  정도로 나타나고 있다. 그러나 고성능 단일 칩에서 제거해야 할 열유속이  $100\text{ W/cm}^2$ 는 초과할 것으로 예상되기 때문에 기존의 냉각방법은 새로운 냉각 기술로 대두되고 있는 액체 냉각방식으로 대체될 것으로 예상된다. 특히 유전성 액체(dielectric liquid)를 사용한 직접 액체냉각방식은 고성능 전기전자 장비를 냉각하는 기술 중에 하나로 많은 연구들이 진행되고 있다(Honda et al., 2002).

본 연구에서는 마이크로( $10^{-6}$ ) 규모에서의 열전달 촉진 방법으로 열적성질이 우수한 실리콘 웨이퍼 기판에 다양한 핀 두께와 피치의 변화를 위해 MEMS기술을 이용한 마이크로 핀 제작에 대하여 고찰해 보았다.

## 2. 미세가공 기본 공정

초소형 냉각핀을 실리콘 기판 위에 구현하기 위해서는 청정 클린룸(clean room)에서 다음과 같은 제작 과정들을 수행한다(Banks, 2006; 황호정, 1999).

### 가. 재료준비 과정

준비된 실리콘 웨이퍼에 스크래치를 내어 그 결정방향을 이용하여 가로세로 2cm 규격으로 잘라 세척 및 건조를 거쳐 준비한다. 세척은 메탄올과 아세톤을 사용하고 건조는 안정적인 질소로 실행한다.

### 나. Lithography(노광) 과정

CAD작업을 통해 다양한 핀 또는 채널 형상을 구현한 포토마스크로 사진식판술을 이용하여 준비된 웨이퍼 표면에 그 형상을 표현한다.

실리콘 웨이퍼 표면에 PR(photoresist)용액(Az-5214)을 산포, Spinner로 3000rpm의 회전력

을 통해 고르게 도포한 다음, Soft Baking과정을 통해 수분제거 및 웨이퍼와의 접촉을 강화시킨다. 웨이퍼는 Aligner를 통해 포토마스크에 제작된 형상대로 자외선에 노출되게 되며, 이로 인해 웨이퍼상의 PR용액이 반응하여 그 형상이 새겨지게 된다. 만들어진 형상을 Developer (AZ-500MIF)에 20초 정도 넣어 자외선과 반응한 PR부(positive PR의 경우)를 제거하여 현상시킨다.

### 다. Deposition (증착) 과정

웨이퍼 전·후면에 열산화 공정을 이용하여  $\text{SiO}_2$  결정을 증착시켜, 다음 Etching과정에서 웨이퍼를 보호한다.  $\text{SiO}_2$ 층은  $5000\text{ \AA}$  ( $1\text{ \AA}=10^{-10}$ )의 두께로 웨이퍼 표면에 증착된다.

### 라. Etching (식각) 과정

식각은 물리적, 또는 화학적 방법을 통해 불필요한 부분은 제거하고 필요한 부분을 남기는 과정을 의미한다. 건식(dry)과 습식(wet)식각을 사용하여 마이크로 핀 또는 채널 제작 과정을 수행한다.

건식식각은 Plasma를 이용하여 물리적인 충격력을 통해 필요한 형상과 구조물을 얻는 방법이다. 건식식각은 Anisotropic의 방향성을 가진 형상을 쉽게 얻어낼 수 있으며, MEMS에 필요한 큰 AR (aspect ratio=depth/width) 비율도 기대할 수 있어, 초미세 작업부위 혹은 나노단위( $10^{-9}$ )의 식각공정에서도 사용되고 있다.

습식식각은 기판에 증착된 재료와 화학용액과의 반응을 통해 불필요한 부분을 제거하여, 원하는 구조물을 얻는 방법이다. 이 방법은 대량식각이 가능하고 주어진 농도에서는 온도변화로 제작시간 및 식각의 정도를 조절할 수 있으며 경제적인 측면에 많은 이점이 있으나, 식각면이 Isotropic형상을 띄어 높은 AR은 기대하기 어려운 단점이 있다. 본 연구에서는 실제 제작목적인 마이크로 단위에 맞게 습식식각을 사용하여, 상온 및 고온의 두 가지 요소로 구분하여 결과물을 제작한다.

## 3. 초소형 냉각 핀 제작

마이크로 냉각핀의 모체인 Fig. 1의 실리콘 웨이퍼는 N-type (100)의 결정면을 가진, 두께 500~550 $\mu\text{m}$ , 지름 4인치를 사용하였다. Fig. 2의 포토마스크는 에멀전 타입의 소다석회 재질로 크롬 마스크 등에 비해, 값이 저렴하여 실험용 마스크로 많이 사용된다. 규격은 5인치의 정사각 형태로 CAD를 통해, 오차범위 3~5 $\mu\text{m}$ 의 형상을 실제 마스크로 구현 한다.

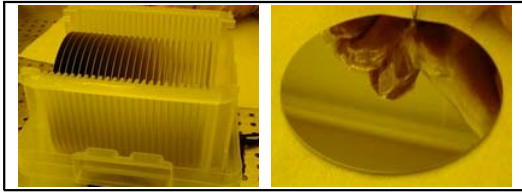


Fig. 1. Test Silicon Water

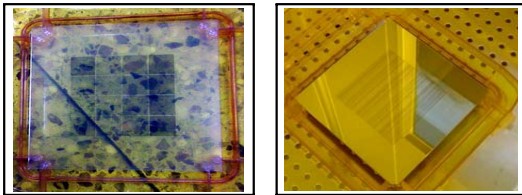


Fig. 2. Photomask: Emulsion(left), Chromium(right)

샘플 웨이퍼 모두에  $\text{SiO}_2$  박막을 증착시켜야 하는데, 박막증착 장치는 4인치 웨이퍼까지 수용이 가능하여 우선적으로 박막을 입힐 수도 있고, 차후에 조각으로 준비한 웨이퍼에 박막 증착도 가능하다.  $\text{SiO}_2$ 박막 증착시 기기의 구동문제 및 구동시간이 3시간가량 소요되는 관계로 우선적으로 웨이퍼 전체를 이산화규소 박막을 입힌 후, 절단과정을 거친다. 웨이퍼 전후면 모두 증착을 시켜야 하나, 추후의 과정에서 한쪽면이 손상될 우려가 있어, 전면만 박막을 입히고 다음단계로 진행한다.

웨이퍼 절단시 발생된 파편 제거 및 박막면의 PR부착을 용이하게 하기 위해, 아세톤 및 메탄올로 세정하고, 질소로 건조시킨다. 따라서 총 12개의 실리콘웨이퍼조각에 PR을 입히고 현상과정을 거쳐 원하는 부분의 PR만 남긴다. 이렇게 만들어진 웨이퍼를 상온의 BOE(buffered oxide etch)용

액에 3분가량 노출시켜 PR면 외의 나머지  $\text{SiO}_2$  부분을 제거시킨다. 이로써 웨이퍼 윗면의 전 처리는 모두 끝난 상태이며, 아랫면의 식각 방지용  $\text{SiO}_2$  박막을 입히기 위해 웨이퍼를 뒤집어, 다시 Sputter를 이용하여 1시간가량 증착시킨다. 이렇게 완성된 12개의 샘플 웨이퍼는 Fig. 3과 같은 패턴 사이즈로 만들어졌다.

$\text{SiO}_2$  박막면 위에 남아있는 PR막은 후면  $\text{SiO}_2$  증착과정 전에 제거할 수도 있으며, 다음 Etching 과정에서 제거해도 무방하다. 여기서 후면  $\text{SiO}_2$  증착 전에 윗면의 PR을 제거하였다. 아세톤액으로 PR제거 후, 메탄올 및 DI(deionized water)액으로 세척하고 후면  $\text{SiO}_2$ 박막증착까지 완성시켰다. 다음 Etching 과정에서는 상온식각 및 고온식각의 두 가지로 분류하여 칩의 안정적 제작을 도모한다. 몇 가지 식각 자료들을 비교분석하여, 다음의 습식식각 방법을 구상하였다(윤준보 등, 2004; Gad-el-Hak, 2006; Maluf, 2000; Petersen, 1982).

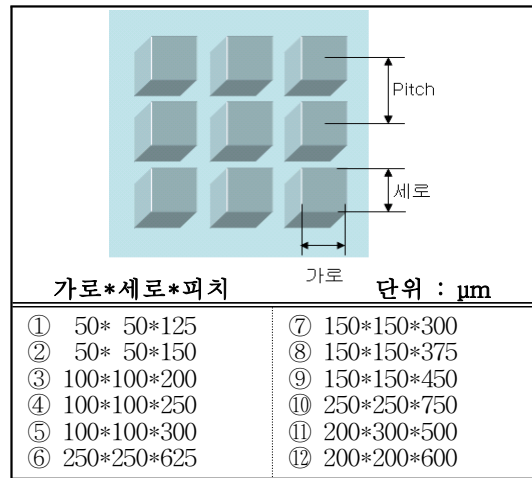


Fig. 3. Various sizes of microcooling fin


습식식각은 구조물의 모체가 되는 물질의 재질에 따라 많은 종류의 식각용액이 있다. 이론적 자료보다는 실험에 의한 경험적 데이터가 많아, 실제실험에 어려움이 따른다. 여러 테이블 중에 공통점이 있는 데이터들로부터 기준을 잡아 비

교적 신뢰성 있는 자료들을 구분하여 식각용액 및 식각과정을 결정한다. 본 연구에 사용된 용액은 KOH[44wt%]이며, 고온식각에서는 한 시간 내외로 변화를 관찰하면서 식각하기로 하고, 상온 식각에서는 2~3일 정도 용액 내에 담가두어 그 변화를 보면서 진행한다. KOH용액은 <Table 1>에서 나타나는 바와 같이 (111)/(100) 선택도(selectivity)가 매우 우수하여, 실험의 모체로 사용된 (100)면의 실리콘 웨이퍼 식각에 매우 적절한 식각용액으로 선택되었다.

<Table 1> Main features of etchant

Etchant	KOH
Typical formulation	40 to 50 wt%
Anisotropic	Yes
Temperature(°C)	70~90
Silicon Etch Rate(μm/min)	0.5 to 2
SiO <sub>2</sub> etch(μm/min)	0.01
(111)/(100) selectivity	100:1

<Table 2> Etching공정 및 결과

	
① 상온-48hour	⑦ 상온-48hour
② 고온-50min	⑧ 고온- 6min
③ 상온-27hour	⑨ 상온-48hour
④ 고온-30min	⑩ 고온- 6min
⑤ 상온-48hour	⑪ 상온-27hour
⑥ 고온- 8min	⑫ 고온-10min
상온식각-'07. 3.12 (13:20) ~ 동월.14 (13:30) 고온식각-상온식각과 동기간 중 상시작업	

이는 습식식각의 Anisotropic 식각면을 어느 정도 감소시켜 마이크로 핀 구조에 좀 더 가까운 결과물을 얻게 된다. 또한 SiO<sub>2</sub> 식각률도 매우 낮아 웨이퍼상에 증착된 박막면의 손상도 최소화시킬 수 있다. 실제 Etching공정 중 고온식각과정에서는 KOH용액을 가열하여 70~90°C를 유지하

도록 하였다. 상온식각의 경우, 일정한 온도로 유지된 Class-100의 클린룸에 보관하여 그 경과를 지켜본다(Table 2 참조).

이렇게 제작된 마이크로 핀을 광학현미경 및 SEM을 이용하여 이미지를 나타내었다. Fig. 4는

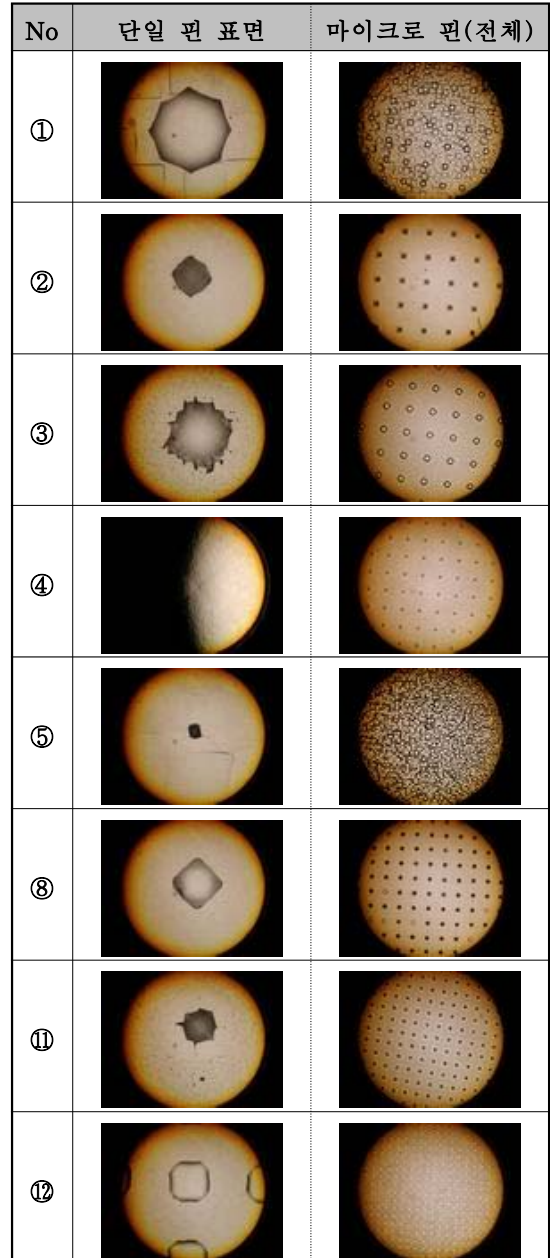


Fig. 4. Micro-fin surfaces by optical microscope

광학현미경(500배율)으로 관찰한 마이크로 핀의 표면 형상이다. 12개의 샘플 중 4가지 샘플이 제대로 식각 되지 않아 결과물에서 제외시켰다. ⑨번 칩은 PR면 자체의 불량으로 식각 전 이상 유무를 체크하지 못한 것이 원인이었고, ⑥, ⑦번 칩은 식각과정 중에 온도조절 미숙으로 제대로 된 결과물이 나오지 않았다. 마지막으로 ⑩번 칩은 핀의 크기가  $250\ \mu m$  피치 사이즈는 핀의 3배인  $750\ \mu m$ 로 이번 실험에서 가장 큰 사이즈의 냉각핀으로, 식각과정 중 AR을 크게 하기 위한 무리한 진행으로 핀 두께가 완만하게 나타나 핀 구조물로 보기에 부적당하였다.

또한 SEM을 이용하여 보다 정밀한 이미지를 나타내었으며, Fig. 5는 칩을  $45^\circ$ 로 기울여 촬영한 것을 나타낸다. 왼쪽 상단의 기준 흰색Bar가  $200\ \mu m$ 인 것을 사진과 비교할 때, 핀의 하단부에서 상단부로 올라올수록 그 형상이 Isotropic 형상을 띄게 됨을 알 수 있다. 그리고 평면 패턴 형상은 핀 두께  $150\ \mu m$  피치  $375\ \mu m$ 로 오차를 감안한다면, 계획한 것에 비교하여 좋은 결과를 보여주고 있다. Fig. 6~7은 핀 두께  $100\ \mu m$ , 피치  $200\ \mu m$ 의 이미지를 기준바  $200\ \mu m$ 인 것과  $100\ \mu m$ 에 대하여 나타내었다.

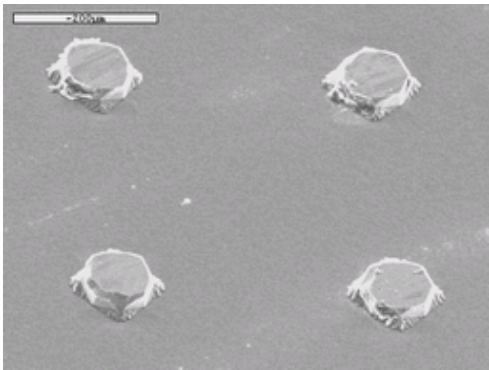


Fig. 5. SEM view of silicon micro fin ( $200\ \mu m$ )

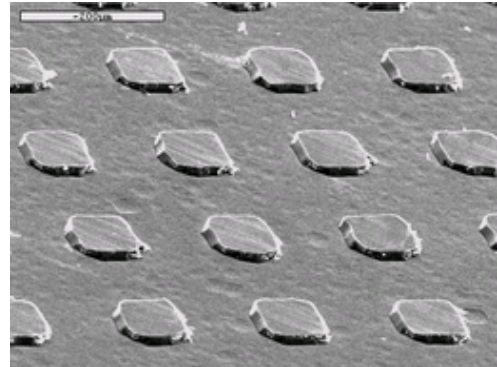


Fig. 6. SEM view of silicon micro fin ( $200\ \mu m$ )

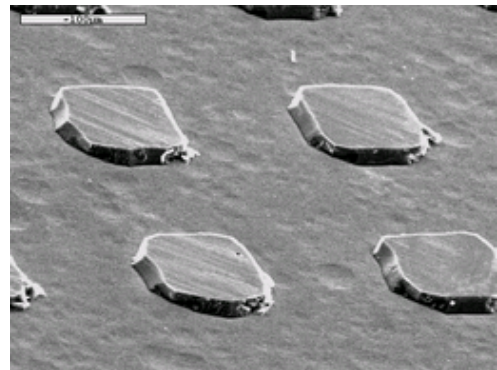


Fig. 7. SEM view of silicon micro fin ( $100\ \mu m$ )

Fig. 8은 핀 두께  $50\ \mu m$ , 피치  $150\ \mu m$ 의 이미지를 최대한 확대하여 보여주는 사진이다. 이미지에서 보는 바와 같이 우측 하단부의 기준바가  $50\ \mu m$ 인 것을 고려할 때, 핀 높이를 너비와 비교하여 AR이 1:1 수준인 것을 확인할 수 있었다. 식각과정 중 핀 상부가 깨어진 부분도 보였으나, 대체적으로 식각된 면이 잘 나타나 있는 것을 확인할 수 있다. Fig. 9는 동일 칩의 단일 핀만을 촬영한 사진이다. 실험 모체인 실리콘 기판의 (100)단면 구조가 식각을 통해 나타남을 알 수 있다. 마찬가지로 핀 헤드부가 둥글고 식각된 면이 습식식각의 특징인 Isotropic 형상을 띄는 것도 확인 된다.

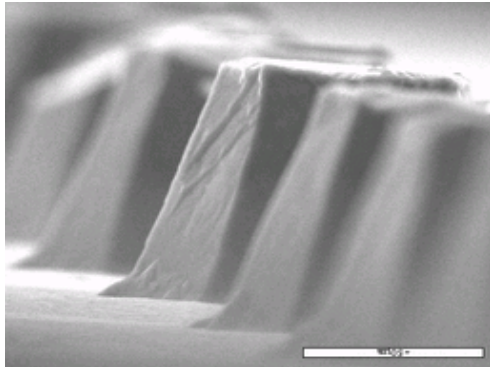


Fig. 8. SEM view of silicon micro fin ( $50\mu m$ )

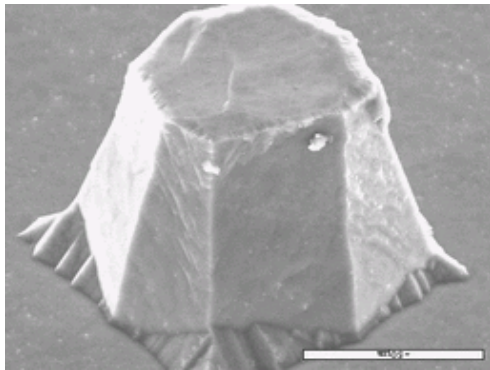


Fig. 9. SEM view of silicon micro fin ( $50\mu m$ )

Fig. 10은 추후 예정된 실험장치의 개략도를 나타내며, 실험수조는 실리콘 칩의 표면에서 비등현상을 쉽게 관찰할 수 있도록 하기 위해 단열성이 좋고 투명성이 뛰어난 폴리카보네이트로 제작한다. 수조 내의 작동유체인 유전성 액체는 전기절연성이 있으며 화학적으로 안정한 FC-72를 사용한다(Honda et al., 2002). 정상상태 조건에서 마이크로 핀이 제작된 웨이퍼의 표면 온도를 측정하고, 열전달 계수를 계산 하여 마이크로 핀의 냉각성능을 효과적으로 평가할 수 있다(Darabi et al., 2003). 준비된 판넬에 Ni-Cr선이 놓여 지도록 홈을 내고, 그 위에 완성된 실리콘 칩을 부착하여 결합한다. 결합시 사용된 Glue는 AS-1807을 사용하며, Ni-Cr선의 발열량이 충분히 실리콘 칩에 전달되도록 돕는다.

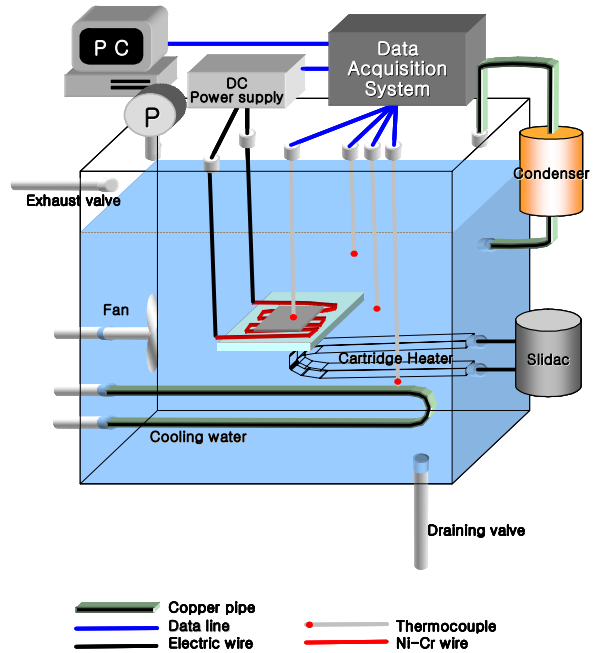


Fig. 10. Schematic diagram of experimental apparatus

## II. 결론

본 연구에서는 MEMS에 사용되는 미세 가공기술을 응용하여 각종 마이크로 냉각장치에 필요한 핀 제작을 수행하였다. Bulk 미세가공의 습식식각 공정에서  $50\mu m$ 의 핀 사이즈 (AR는 1:1 수준)로 제작이 가능하였다. 이는 마이크로 냉각을 위한 구조물 제작 시, 각기 다른 사이즈의 핀이나 채널을 구현할 때, 충분히 응용될 수 있을 것으로 사료된다. 현재 가속도 센서 같은 초소형 센서들도 본 연구에서 사용된 제작 공정과 근본적으로 같은 방법으로 제작될 수 있다. 특히 표면 (surface) 및 Bulk 미세 가공기술을 적용하면 보다 복잡한 형상의 마이크로 구조물 제작이 가능하다. 그리고 초 소형장치의 발열을 해소하기 위해, 여러 기술들이 개발되고 있으며, 그 중 가장 근본적인 방법은 접촉면적 증가에 의한 발열

해결 구조인 핀 또는 채널을 구현하는 것이라 생각된다. 차후 실험을 통하여 다양한 마이크로 핀의 냉각능력을 평가한다. 시스템의 소형화로 인한 고발열량을 해결하는 문제에 관해서 MEMS 기술이 이러한 것들을 해결하는데 큰 역할을 할 것으로 기대된다.

## 참고 문헌

- 윤준보, 조일주, 최윤석(2004). 알기쉽고 재미있는 MEMS이야기, KAIST PRESS.
- 최재성(2006). 반도체 소자 공정기술, 청문각.
- 황호정, 반도체 공정기술, 생능출판사, 1999.
- Banks, D.(2003). Microengineering, MEMS, and interfacing: a practical guide, CRC press.
- Darabi, J. and Ekula, E.(2003) Development of a hip-integrated micro cooling device, Microelectronics Journal, Vol. 34, 1076~1074.
- Gad-el-Hak, M.(2006). MEMS design and fabrication, Taylor & Francis.
- Honda, H., Takamatsu, H., and Wei J.(2002). Boiling of FC-72 on silicon chips with micro-pin-fins and submicron-scale roughness, Trans. ASME J. Heat Transfer, vol. 124, 383~390.
- Maluf, N.(2000). An Introduction to microelectromechanical system engineering, Artech House.
- Petersen, K.E.(1982) Silicon as a mechanical materials, Proceedings of IEEE, vol. 70, No. 5, 420~457.