

2상 여자 구동용 전압형 인버터의 스위치 개방고장 검출 및 보상 기법

李貴俊^{*}, 朴南柱^{**}, 玄東石[†]

Fault Detection and Compensation Scheme of Switch Open-fault in VSI for Two-phase Excitation Drive

Kui-Jun Lee, Nam-Ju Park, Dong-Seok Hyun

요 약

본 논문에서는 2상 여자 방식으로 구동하는 전압형 인버터 스위치에 발생한 개방 고장을 검출하는 기법을 제안한다. 제안된 기법은 인버터 각 상의 하단 스위치에 전압 센서를 사용하여 동작 모드에 따라 개방 고장을 판별한다. 이는 구현이 간단하고 빠른 고장 판별이 가능하며 부하의 영향을 거의 받지 않기 때문에, 시스템의 신뢰성을 향상시킨다. 또한 4-스위치 인버터 구동을 적용한 재구성을 통하여 고장 발생시에도 고장의 영향을 최소화 하면서 연속적인 운전을 가능하게 했다. 제안된 고장 검출 알고리즘의 타당성은 실험결과로 검증한다.

ABSTRACT

This paper proposes the novel open-fault detection/isolation scheme of inverter switch in two-phase excited VSI. This scheme identify open-fault using voltage sensor at lower switches of each phase according to the operating mode. It has benefit of simple implementation, fast detection and robustness in the load so that stability of the system is improved. Also, at faulty mode, it minimizes faulty effect and makes possible continuous operation through the reconfiguration procedure applying four-switch operation. The validity of proposed fault detection scheme is verified by experimental results.

Key Words : Fault Detection, Fault Tolerant, SRM.

1. 서 론

현대 산업 분야와 대형 생산시설에 사용되는 전동기는 매우 높은 신뢰성을 요구한다. 이러한 전동기 드라이브 시스템의 고장 발생시 나타나는 피해의 규모를

줄이고 안전성과 신뢰성을 확보하기 위해서는 시스템의 고장 발생시에도 고장 허용 시스템을 통한 연속적인 운전이 중요하다. 고장 허용 시스템을 구성하기 위해서는 다음과 같은 단계를 수행해야 한다. 시스템의 고장이 발생하게 되면, 먼저 고장 검출과 이를 식별하고, 이후 고장의 격리와 시스템의 재구성을 통한 고장 허용 운전을 하게 된다. 이러한 순차적 단계는 고장 발생 이후 야기될 수 있는 부수적인 고장을 예방하기 위해 가능한 빠른 시간 내에 이루어져야 하며, 이를 위해서는 시스템의 정상 동작에 대한 명확한 이해와 빠른 고장 검출 알고리즘이 요구된다.

[†]교신저자 : 정희원, 한양대 전기제어생체공학부 교수
E-mail : dshyun@hanyang.ac.kr

^{*}학생회원, 한양대 대학원 전기공학과 석사과정

^{**}정회원, 한양대 대학원 전기공학과 박사과정

접수일자 : 2006. 9. 21 1차 심사 : 2006. 11. 9
2차 심사 : 2007. 1. 18 심사완료 : 2007. 1. 22

최근에 전동기 드라이브 시스템을 구성하는 전압형 인버터에 사용되는 전력소자의 단락 및 개방 고장에 대한 많은 연구가 이루어지고 있다.^[1-3] 그러나 대부분 유도전동기를 동작시키는 전압형 인버터 시스템에 국한되어 있으며, 고효율의 장점으로 인해 많이 사용되고 있는 BLDC 모터 드라이브와 같은 2상 여자 방식을 사용하는 구동 시스템에 대한 연구는 아직 미흡한 실정이다. 그러므로 2상 여자 방식으로 구동하는 전압형 인버터에 대한 고장 허용 시스템을 구성하기 위해서는 2상 여자 방식 구동 특성을 파악하고 이에 따른 접근이 필요하다.

본 논문에서는 2상 여자 방식으로 구동하는 전압형 인버터 스위치에 개방 고장이 발생했을 경우, 이를 간단히 검출하고 식별하는 기법을 제안한다. 제안된 기법은 인버터 각 상의 하단 스위치에 전압 센서를 사용하여 고장 유무를 판별한다. 고장 검출부는 논리회로로 구성되기 때문에, 구현이 간단할 뿐 아니라 한 스위칭 시간(수십 us) 이내에 고장 판별이 가능하고 노이즈와 부하의 영향을 거의 받지 않는 장점을 갖는다. 재구성 방법은 기존에 제안된 4-스위치 인버터 구동을 적용하여 고장 허용 시스템을 구성한다. 제안된 고장 검출 및 식별 알고리즘을 검증하기 위해 스위치드 릴럭턴스 모터(SRM)에 BLDC 모터 제어와 동일한 2상 여자 구동 방식을 적용^[4-6]하여 이론적 해석 및 실험결과로써 타당성을 검증한다.

2. SRM 구동용 인버터

그림 1은 2상 여자 방식을 위한 SRM 구동용 전압형 인버터를 보여준다. 일반적인 SRM 구동용 비대칭 브리지(AHB)컨버터에 비해, 모터의 권선을 델타나 스타 방식으로 새로 설계해야 하며, 수정된 제어 기법이 필수적이다. 즉, 권선에 인가되는 전압과 전류의 합은 항상 영을 만족시켜야 한다.

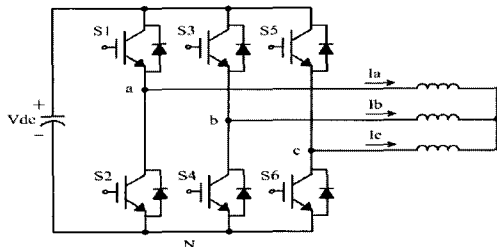


그림 1 SRM 구동용 전압형 인버터
Fig. 1 Three phase VSI-fed inverter for SRM drive

SRM을 구동시키는데 있어서 이러한 제약조건을 고려하기 위해 먼저 그림 2의 이상적인 인덕턴스 프로파일과 전류파형을 가지고 동작모드를 살펴본다.

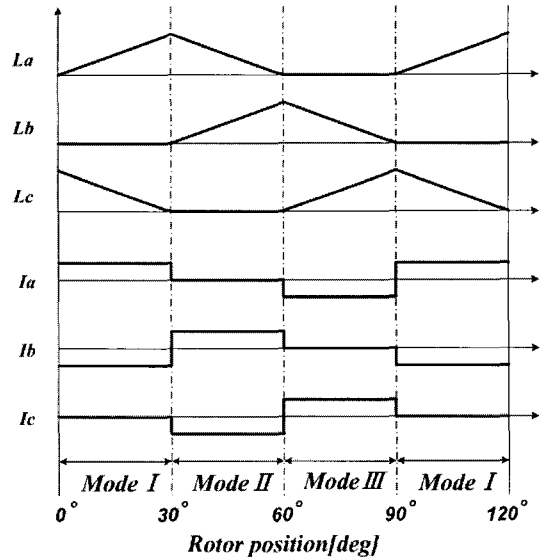


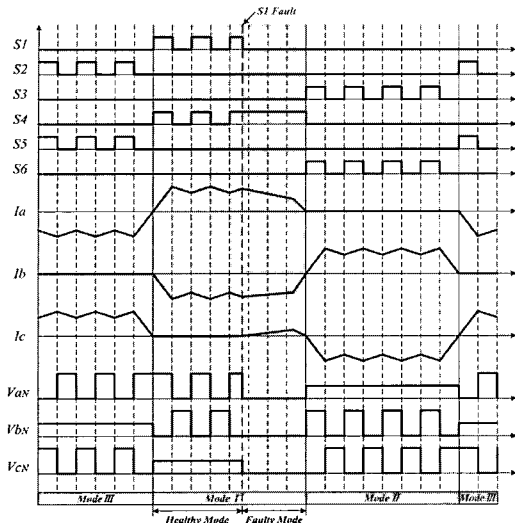
그림 2 6/4 SRM 인덕턴스 프로파일과 전류파형
Fig. 2 Inductance profile and current waveform for 6/4 SRM

동작모드는 세 모드로 나뉘어지며, 각각의 모드는 두 상만이 여자되고, 한 상만이 토크 발생에 기여한다.

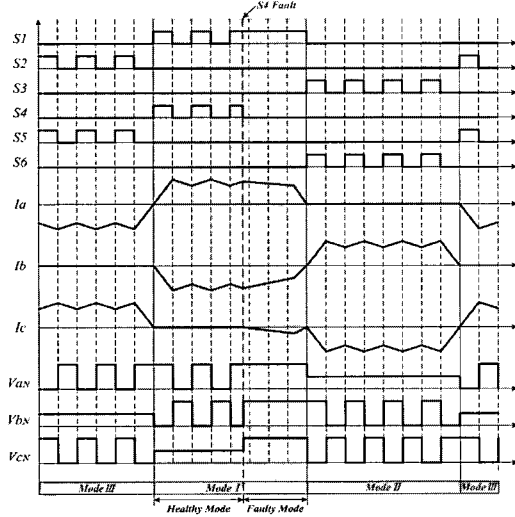
모드 I에서는 S1과 S4가 턴온되어 a상, b상이 여자된다. a상에 흐르는 양의 전류는 a상의 인덕턴스가 증가함으로 인해 정방향 토크를 발생시키고, b상에 흐르는 음의 전류는 b상의 인덕턴스가 변화하지 않음으로 인해 토크 발생에 기여하지 않는다. 모드 II에서는 S3과 S6가 턴온되어 b상, c상이 여자되며, b상만이 토크를 발생시키고, 모드 III에서는 S5, S2가 턴온되어 c상, a상이 여자되며, c상만이 토크를 발생시킨다.

3. 고장 분석

앞서 살펴본 동작 모드로부터 SRM을 구동시키는 전압형 인버터 스위치에 개방 고장이 발생했을 경우를 모드 I에서 상세히 살펴본다. 고장 검출은 각 상의 하단 스위치 전압을 이용하여 이루어진다. 그림 3은 스위치 상태에 따른 전류 파형과 하단 스위치 전압 파형이다.



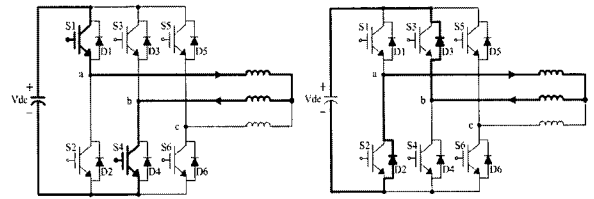
(a) S1 고장
(a) S1 fault in Mode I



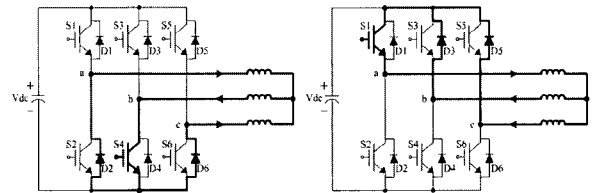
(b) S4 고장
(b) S4 fault in Mode I

그림 3 전류파형과 하단 스위치 전압파형
Fig. 3 Current waveform and voltage waveform across lower switch according to the gate signal

S1, S4가 도통되는 모드 I에서 각각의 스위치에 개방 고장을 발생시켰다. 정상동작 시, 여자된 상의 전류 파형은 히스테리시스 전류 제어를 통해 구형파로 나오게 되고, 이에 따른 하단 스위치 전압은 스위치 상태에 따라 상보적으로 V_{dc} , 0의 값을 갖게 된다. 그러나 그림 3(a)에서 S1 고장시, 전류는 프리휠링하면서 감소하고 V_{aN} , V_{bN} 은 0이 된다. 그림 3(b)는 S4 고장시, 전류가 프리휠링하면서, V_{aN} , V_{bN} 이 V_{dc} 가 됨을 보여준다.



(a) 정상동작모드(S1,S4) (b) 정상동작모드(D2,D3)
(a) Normal operation (b) Normal operation
(S1, S4) (D2, D3)



(c) S1 고장시 (d) S4 고장시
(c) Fault operation under (d) Fault operation under
S1 opened S4 opened

그림 4 모드 I에서 동작모드
Fig. 4 Mode I operation of three phase inverter

그림 4는 모드 I에서의 정상모드와 고장모드를 보여준다. 그림 4(a), (b)는 a상, b상이 여자되어 전류가 흐르고 있는 정상모드이다. 그림 4(a)에서는 히스테리시스 전류제어로 통해, 전류가 윗단 경계점에 도달할 때까지 S1, S4가 턴온되어 dc링크 전압이 부하에 공급된다. 이때 V_{aN} , V_{bN} 은 각각 V_{dc} , 0이 된다. 그림 4(b)에서는 전류가 윗단 경계점에 도달하게 되어, S1, S4가 턴오프되고 D2, D3를 통해 프리휠링 한다. 이때 V_{aN} , V_{bN} 은 각각 0, V_{dc} 가 된다.

그림 4(c)는 S1에 고장이 발생했을 때, 전류 도통 모드이다. a상에 흐르던 양의 전류가 S1이 개방됨으로써, D2를 통해 흐르게 되고 c상에도 기생 커패시터의 충전이 끝난후 D6를 통해 약간의 양의 전류가 흐른다. 따라서 a상 전류의 감소와 c상에 흐르는 양의 전류로 인해 역방향 토오크가 발생하게 되어 성능을 저하시키는 요인이 된다. 이때 V_{aN} , V_{bN} 에는 즉시 영전압이 인가되며 V_{cN} 에도 기생 커패시터의 충전이 끝난후 영전압이 인가된다.

그림 4(d)는 S4에 고장이 발생했을 때, 전류 도통 모드이다. a상에 흐르는 양의 전류가 b상, c상의 역병렬 다이오드 D3, D5를 통해 프리휠링 하면서 b상 c상에 음의 전류가 흐른다. 그림 4(c)와 마찬가지로 감소된 a상 전류와 c상에 흐르는 음의 전류로 인해 역방향 토오크가 발생하고, 이때 V_{aN} , V_{bN} 에는 V_{dc} 가 인가되며 V_{cN} 에도 기생 커패시터의 충전이 끝난후 V_{dc} 가 인가

된다.

4. 고장 검출 및 식별 알고리즘

인버터가 각각의 모드로 동작하고 있을 때, 하나의 스위치에 개방 고장이 발생하게 된다. 그러므로 하단 스위치 전압들은 순간적으로 변하게 되고, 전압센서를 통해 이를 감지한다.

그림 5는 본 논문에서 제안한 고장 검출 및 식별 기법이다. 이는 전압 감지부, 비교부, 고장 검출부, 고장 식별부의 4가지로 구성된다.

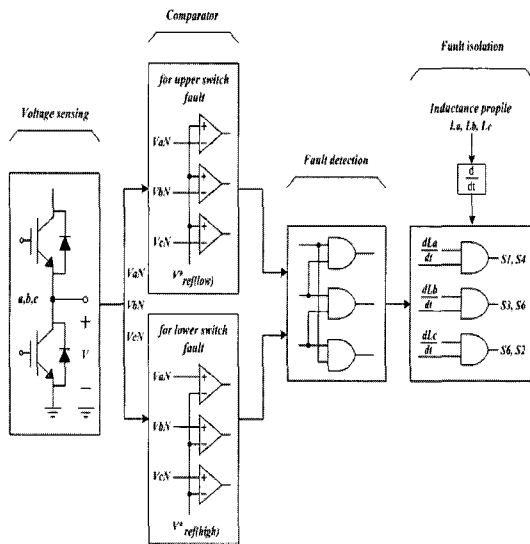


그림 5 전압센서를 이용한 간단한 고장 식별 기법
Fig. 5 Simple scheme for fault isolation with voltage sensor

4.1 전압 감지부

정상모드로 동작하고 있을 때, 동작 모드에 해당하는 상의 하단 스위치 전압들은 각각 V_{dc} , 0의 값을 가지면서 상보적으로 변하게 된다. 그러므로 동시에 두 전압이 일치하는 경우는 발생하지 않는다. 그러나 고장 발생시, 두 전압은 고장이 난 스위치의 위치에 따라 각각 상단 스위치에 고장이 발생하면 0, 하단 스위치에 고장이 발생하면 V_{dc} 의 값들을 갖게 된다. 이 전압들은 고장검출을 위해 각각 비교기로 입력된다.

4.2 비교부

비교부는 상단 스위치 고장 검출과 하단 스위치 고장 검출을 위한 두 부분으로 구성된다. 측정된 전압들

은 고장 검출을 위해 두개의 비교부로 입력되고, 비교부에서 각각 상단, 하단 스위치 고장 검출을 위해 미리 정해진 기준 전압들($V_{ref(low)}^*$, $V_{ref(high)}^*$)과 비교된다. 정상모드시에는 각각의 비교부에서 나오는 세 개의 출력중 하나만이 high가 되고, 고장모드시에는 두개의 출력이 high가 된다.

4.3 고장 검출부

고장 발생시 비교부를 통해 출력된 두 개의 값이 high가 되면, 고장 검출부에서 고장을 확인한다. 간단한 논리 게이트만으로 전압 변화를 인식하기 때문에 즉각적인 고장 검출이 가능하며, 부하나 노이즈의 영향을 거의 받지 않는다. 각각의 도통모드에 대해서 고장 확인을 위한 출력 전압 V_{aN} , V_{bN} , V_{cN} 의 값들이 표 1에 요약되어 있다. 여기서 “X”는 고장 확인에 관여하지 않는 값을 나타낸다.

표 1 동작 모드에 따른 전압 값
Table 1 Voltage value according to operating modes

Mode	정 상			고 장			
	V_{aN}	V_{bN}	V_{cN}	고장 스위치	V_{aN}	V_{bN}	V_{cN}
I	V_{dc}	0	$\frac{1}{2} V_{dc}$	S1	0	0	×
	0	V_{dc}	$\frac{1}{2} V_{dc}$	S4	V_{dc}	V_{dc}	×
II	$\frac{1}{2} V_{dc}$	V_{dc}	0	S3	×	0	0
	$\frac{1}{2} V_{dc}$	0	V_{dc}	S6	×	V_{dc}	V_{dc}
III	0	$\frac{1}{2} V_{dc}$	V_{dc}	S5	0	×	0
	V_{dc}	$\frac{1}{2} V_{dc}$	0	S2	V_{dc}	×	V_{dc}

4.4 고장 식별부

고장 검출이 이루어진 후에는 고장 식별부에서 고장이 난 스위치를 식별한다. 인덕턴스 프로파일을 각각 미분하여 양의 값을 갖는 인덕턴스를 통해 동작모드를 확인하고, 그 모드에 해당되는 정상 전압 값과 비교하여 고장이 난 스위치를 식별한다.

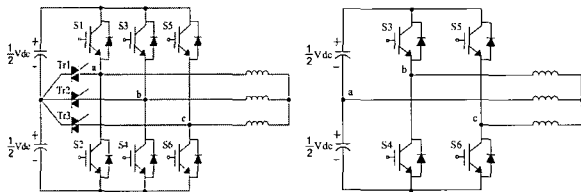
표 2는 측정된 전압들과 인덕턴스 프로파일을 이용한 고장 스위치 식별과정을 보여준다. 이로써 하단 스위치의 전압센서를 통한 간단하면서 거의 순시적인 고장 검출과 식별이 이루어진다.

표 2 인덕턴스 프로파일을 이용한 고장 식별
Table 2 Fault isolation with inductance profile

Inductance Profile V_{aN}, V_{bN}, V_{cN}	$\frac{dL_a}{dt} > 0$	$\frac{dL_b}{dt} > 0$	$\frac{dL_c}{dt} > 0$
	0	S1	S3
Vdc	S4	S6	S2

5. 시스템의 재구성

고장을 식별한 후 기존의 4-스위치 구동 원리를 적용하여 4-스위치 구동 SRM 드라이브를 구성할 수 있다.



(a) 고장 허용 SRM 드라이브 (b) A상 고장시 등가회로
(a) Fault-tolerant SRM drive (b) Equivalent circuit in phase A fault

그림 6 4-스위치 구동을 위한 인버터 토폴로지와 등가 회로

Fig. 6 Inverter topology for four-switch operation and equivalent circuit

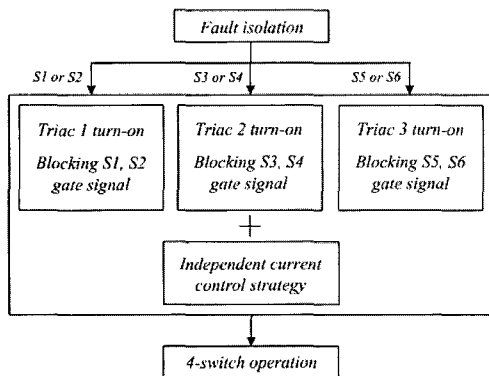


그림 7 고장 발생시 인버터 재구성 기법
Fig. 7 Inverter reconfiguration scheme in faulty mode

그림 6(a)은 기존의 트라이악을 이용한 고장 허용 시스템이고, 그림 6(b)는 a상이 고장났을 때, 등가회로

이다. 재구성 과정은 그림 7에서처럼 고장 식별 후, 해당되는 레그의 트라이악을 턴온시키고 고장난 상의 스위치 게이트 신호를 차단시킨다. 그리고 전류를 각각의 스위치마다 독립적으로 제어해서 4-스위치 구동을 한다. 이는 4-스위치 구동시 나타나는 불평형 전압을 개선하기 위한 것이다.

6. 실험 결과

제안한 고장 검출 기법과 4-스위치 구동을 통한 SRM 고장 허용 시스템의 타당성을 실험을 통하여 검증하였다. SRM 드라이브 시스템의 구동부는 Fairchild사의 IGBT 모듈 (FSAM30SM60A)로 구성하였고, 전동기는 500W, 3상 12/8극 SRM을 사용하였다. 표 3은 실험에 사용된 SRM의 파라미터이다.

표 3 SRM 파라미터
Table 3 SRM Parameter

정격 출력	500 [W]
상 수	3 [상]
상 권선저항	15 [Ω]
L_{max}	170 [mH]
L_{min}	51 [mH]
고정자 극수	12 [pole]
회전자 극수	8 [pole]

그림 8은 정상모드시 3상 SRM을 구동하는 전압형 인버터의 출력 상전류 파형이다. 한 시점에서 두 상만이 여자 됨을 알 수 있다.

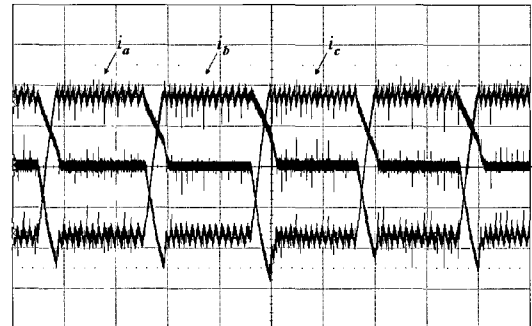
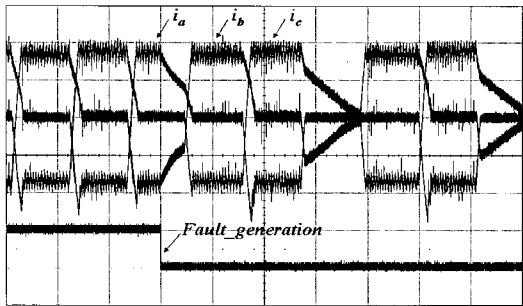
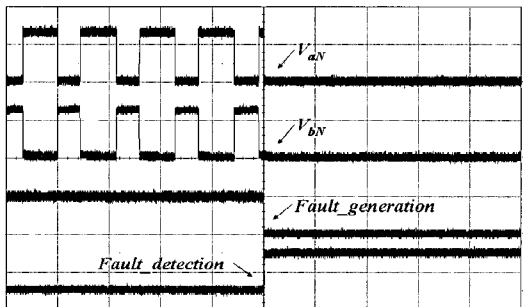


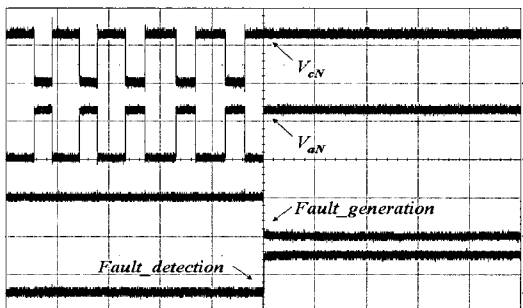
그림 8 정상모드시 상전류 파형 (500mA/div, 5ms/div).
Fig. 8 Phase current in healthy mode (500mA/div, 5ms/div).



(a) 상전류 (500mA/div, 10ms/div).
 (a) Phase current (500mA/div, 10ms/div).



(b) S1 고장시 하단 스위치 전압 (40V/div, 200us/div).
 (b) Voltage across lower switch in S1 fault (40V/div, 200us/div).



(c) S2 고장시 하단 스위치 전압 (40V/div, 200us/div).
 (c) Voltage across lower switch in S2 fault (40V/div, 200us/div).

그림 9 고장모드시 파형
 Fig. 9 Waveforms in faulty mode.

그림 9는 인버터 스위치에 개방 고장을 발생시킨 후의 상전류와 인버터 하단 스위치 전압 파형이다. 그림 9(a)에서 a, b상이 여자되어 모드 I으로 동작하고 있던 도중, S1에 고장이 발생하여 전류가 스위치의 역병렬 다이오드(D2)를 통해 프리휠링 하면서 감소하게 되며, 그 후 모드 I 동작시 S1이 턴온 되지 않음으로 인해 b, c상을 통해 프리휠링하는 불평형 전류가 발생함을

알 수 있다. 그림 9(b)와 그림 9(c)는 스위치 하단 전압으로서, 정상 모드시 여자된 상의 전압이 상보적으로 V_{dc} , 0의 값을 갖게 되지만, S1 고장 발생시 두 전압은 0이 되고 S2 고장 발생시 두 전압은 V_{dc} 가 됨을 알 수 있다. 이 값은 한 스위칭 시간(수십 us)이내에 고장 검출부에서 확인되어 즉각적인 고장 검출이 이루어지고, 4-스위치를 구동을 통한 재구성 방법을 적용하여 고장 허용 구동으로 전환된다.

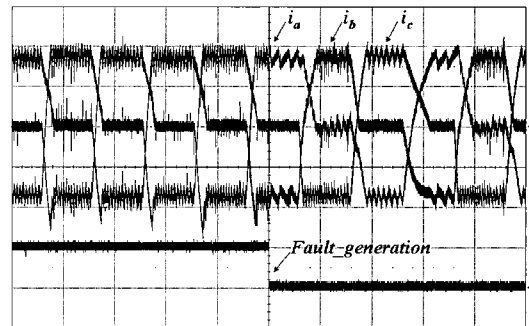


그림 10 고장 발생시 재구성을 통한 4-스위치 구동
 Fig. 10 4-switches operation through reconfiguration in faulty mode

그림 10은 고장 검출 후, 재구성 과정을 통한 4-스위치 구동시 전류 파형이다. S1스위치 고장시 a상, b상 하단 스위치 전압(V_{aN} , V_{bN})이 기준값($V_{ref(low)}^*$)보다 떨어지게 되면, 고장을 확인하고 a상 레그에 해당하는 게이트 신호를 차단하여 V_{aN} 은 $(1/2)V_{dc}$ 로 유지되어, $(1/2)V_{dc}$ 가 고장이 발생한 a상으로 공급되게 된다. 전류 파형에서 볼 수 있듯이, 고장 검출과 재구성 과정이 거의 순시적으로 이루어져 파워는 약간 감소하지만 평형 전류는 계속 유지된다.

5. 결 론

본 논문에서는 2상 여자 방식으로 구동하는 전압형 인버터 스위치에 개방 고장이 발생했을 때, 전압 센서를 이용하여 검출하는 기법을 제안하였다. 고장 검출부는 논리회로로 구성되기 때문에, 구현이 간단하고, 부하의 영향을 최소화시킨 장점을 갖는다. 또한 고장 검출이 한 스위칭 시간(수십 us)이내에 이루어져서, 빠른 고장 판별이 가능하다. 고장 확인 후에는 인버터 재구성을 통한 4-스위치 구동으로 연속적인 운전이 가능하다. 이로써 저비용으로 고장 허용 시스템을 구성하여, 전동기 드라이브 시스템의 신뢰성과 안전성을

향상시켰다. 제안된 기법은 2상 여자 방식으로 동작하는 SRM 구동용 전압형 인버터뿐만 아니라, BLDC 모터 드라이브 시스템에도 적용 가능할 것으로 기대된다.

참 고 문 헌

[1] R. Peugot, S. Courtine and J.P. Rognon "Fault detection and isolation on a pwm inverter by knowledge-based model," IEEE Trans. Ind. Appl., Vol. 34, pp. 1318-1326, Nov./Dec. 1998.

[2] R. L. A. Ribeiro, C. B. Jacobina and E. R.C.da Silva, "Fault-Tolerant Voltage-Fed PWM Inverter AC Motor Drive Systems," IEEE Trans. Ind. Applicat., Vol. 51, No. 2, pp. 439-446, Apr. 2004.

[3] B. A. Welchko, T. A. Lipo, T. M. Jahns and S.E. Schulz, "Fault Tolerant Three-Phase AC Motor Drive Topologies: A Comparison of Features, Cost, and Limitations," IEEE Trans. Power Electronics, Vol. 19, No. 4, pp. 1108-1116, July 2004.

[4] A.C. Clothier and B.C. Mecrow, "The use of three phase bridge inverters with switched reluctance drives," Proc. Conf. Rec. of the International Conference on Electrical Machines and Drives, No. 444, pp. 351-355, Sept. 1997.

[5] A.C. Clothier and B.C. Mecrow, "Inverter topologies and current sensing methods for short pitched and fully pitched winding SR motors," Applied Power Electronics Conference and Exposition, Vol. 1, pp. 416-423, Mar. 1999.

[6] A.C. Oliveira, A.M.N. Lima, C.B. Jacobina and E.R.C. da Silva, "Elimination of the current tail effect in the SRM drive with a three phase bridge," IEEE Power Electronics Specialists Conf., Vol. 2, pp. 1268-1273, Jun. 2004.

저 자 소 개



이귀준(李貴俊)

1979년 7월 19일생. 2005년 한양대 전자전기컴퓨터 공학부 졸업. 2005년~현재 한양대 대학원 전기공학과 석사과정.



박남주(朴南柱)

1973년 6월 22일생. 2001년 경상대 대학원 제어계측 공학과 졸업(석사). 2003년~현재 한양대 대학원 전기공학과 박사과정.



현동석(玄東石)

1950년 4월 8일생. 1973년 한양대 전기공학과 졸업. 1978년 동 대학원 전기공학과 졸업(석사). 1986년 서울대 대학원 전기공학과 졸업(공학박). 1984년~1985년 미국 토레도대학 교환교수. 1988년~1989년 원천공과대학 교환교수. 2003년 IEEE, Fellow Member. 1979년~현재 한양대 전기제어생체공학부 교수. 2000년 당 학회 회장 역임.