

# 전압형 PWM 인버터의 새로운 고장 검출 기법

柳玉善\*, 朴南柱\*\*, 玄東石†

A Novel Fault Detection Scheme for Voltage Fed PWM Inverter

Ok-Sun Yu, Nam-Ju Park, Dong-Seok Hyun

## 요약

본 논문에서는 각종 산업분야에서 매우 중요한 전력전자 시스템의 신뢰성을 향상시키기 위해 전압형 인버터 시스템의 새로운 고장 검출 기법을 제안한다. 제안한 기법은 인버터 시스템의 스위치 고장 발생시에 각 상의 하단 스위치에 나타나는 전압 이상을 검출하여 고장을 판단한다. 시스템의 재구성 방법은 고장이 발생한 상을 양방향 스위치에 의해 직류-링크 중성점과 연결함으로서 4-스위치 구동으로 구성한다. 제안한 고장 검출기법은 간단한 알고리즘으로 구현되며 빠른 고장 검출이 가능하다는 장점을 갖는다. 그러므로 고장 발생 후에도 빠른 시스템 재구성을 통해 연속적인 시스템 운영이 가능하다. 제안한 고장 검출과 고장 허용 시스템의 우수성은 시뮬레이션을 통하여 검증되었다.

## ABSTRACT

This paper presents a new fault detection scheme for voltage fed inverter to improve the reliability of power electronic system, which is of paramount importance in the wide industrial applications. The proposed method is achieved by using voltage across lower switches in each phase under the switch fault condition. The reconfiguration method is achieved by the four-switch topology connecting a faulty leg to the middle point of DC-link using bidirectional switches. The proposed method has a simple algorithm and fast fault detection time. Therefore, normal operation of the system after faults is continuously achieved by reconfiguration of system topology. The superior performance of the proposed fault detection and tolerance method are proved by simulation.

**Key Words :** Fault Detection, Fault Tolerance, Voltage Fed Inverter

## 1. 서 론

현대 산업은 대형화, 자동화됨으로서 구동시스템의 신뢰성에 대한 중요성이 점차 증가되고 있다. 산업 현장에서 구동 시스템의 고장 발생시 공정 자체가 중단

되어 이로 인해 발생되는 피해의 규모는 헤아릴수 없게 된다. 본 논문에서는 산업 현장의 많은 응용분야에서 사용되는 전압형 인버터 시스템에서 신뢰도를 향상 시킬 수 있는 고장허용 제어시스템에 대해 연구하였다. 최근에 인버터 시스템에 대한 고장허용 제어와 관련하여 많은 연구가 이루어지고 있으며 고장의 검출, 고장의 확인 그리고 고장 후 재구성 방법으로 분류되어 많은 논문이 발표되었다. 고장의 검출과 관련하여 전문적인 지식을 기초로 계산된 전압 값과 실제 값을 비교하여 고장을 검출하는 방법<sup>[1]</sup>, 출력 전압의 고장

\*교신저자 : 정희원, 한양대 전기제어생체공학부 교수  
E-mail : dshyun@hanyang.ac.kr

\*\*학생회원, 한양대 대학원 전기공학과 석사과정

†정희원, 한양대 대학원 전기공학과 박사과정  
접수일자 : 2006. 9. 21      1차 심사 : 2006. 10. 28  
심사완료 : 2006. 11. 17

발생시 스위치 명령에 의해 측정된 기준값과의 오차를 이용한 검출방법<sup>[2]</sup> 등 많은 방법들이 제안되었다. 하지만, 이와 같은 방법들은 고장 검출이 복잡하거나 고장을 판단하는데 최소 한 주기 이상 시간이 걸리거나, 명확한 방법이 제시되지 않은 문제점을 가지고 있다. 연속적인 구동을 위해 시스템을 재구성하는 방법에 관하여 추가적인 한 상을 예비로 만드는 방법<sup>[3]</sup>과 직류-링크단의 중성점을 연결하는 방법<sup>[4]</sup>등이 있다. 또한, 두 과정을 통합한 고장 허용 제어에 관한 많은 방법들<sup>[5,6]</sup>이 있지만 기존의 방법들에서는 고장의 검출과 확인 및 격리 등을 통합한 고장 허용 제어를 정확하게 구현한 시스템을 찾기는 힘들다.

본 논문에서는 전압형 PWM 인버터의 스위치 개방 고장이 발생했을 경우, 이를 간단히 검출하고 식별하는 기법을 제안한다. 인버터 각 상의 하단 스위치에 전압 센서를 사용하여 고장 발생시 측정된 전압을 이용하여 고장 유무를 판별하게 된다. 제안한 기법은 구현이 간단할 뿐 아니라 빠른 고장 판별이 가능하고 노이즈와 부하의 영향을 거의 받지 않는 장점을 갖는다. 재구성 방법은 양방향 스위치를 이용하여 고장이 발생한 상의 격리와 동시에 직류 링크 중성점을 연결함으로서 4-스위치로 구동시키는 방법을 채택하였다<sup>[7]</sup>. 제안한 기법의 타당성과 우수성은 시뮬레이션을 통하여 나타내었다.

## 2. 공간벡터 변조법

3상 인버터에서의 공간벡터 변조법(Space Vector Modulation)은 전류제어 특성이 가장 우수한 것으로 평가되어 벡터제어 시스템에서 일반적인 방법으로 적용되어 왔다. 그림 1은 직류 링크와 6개의 스위칭 소자로 구성된 전형적인 3상 전압형 인버터(VSI : Voltage Source Inverter)를 보여준다.

스위치의 상태를  $S_i$ 가 On 일 때  $S_i^* = 1$ ,  $i=1, 2, \dots, 6$ 이고  $S_i$ 가 Off 일 때  $S_i^* = 0$ 로 표현하여 인버터 각 상의 레그(leg)에 대한 스위칭 함수를 수식 (1)과 같이 정의 한다.

$$\begin{aligned} S_a &= S_1^* - S_2^* \\ S_b &= S_3^* - S_4^* \\ S_c &= S_5^* - S_6^* \end{aligned} \quad (1)$$

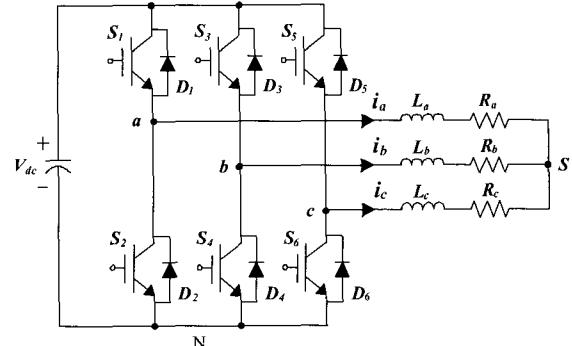


그림 1 교류 전동기를 위한 3상 인버터  
Fig. 1 Three-phase inverter for ac drives

PWM 전압원 인버터에서 부하 측 출력 전압을 나타내는 공간 벡터  $v(t)$ 는 수식 (2)와 같이 나타낼 수 있다.

$$v(t) = \frac{2}{3} [V_{as}(t) + V_{bs}(t)a + V_{cs}(t)a^2] \quad (2)$$

단, 여기서  $a$ ,  $a^2$ 은 다음과 같다.

$$\begin{aligned} a &= e^{j\frac{2\pi}{3}} = \cos \frac{2\pi}{3} + j \sin \frac{2\pi}{3} \\ a^2 &= e^{j\frac{4\pi}{3}} = \cos \frac{4\pi}{3} + j \sin \frac{4\pi}{3} \end{aligned} \quad (3)$$

수식 (1)과 같이 스위칭 함수로 표현한 출력 전압의 상전압을 구하여 수식 (2)에 대입하면 6개의 가능한 출력 전압 상태를 형성하고, 이들을 평면상의 벡터로 도시하면 그림 2와 같고, 각각의 벡터를 양자화하면 수식 (4)으로 표현된다.

$$\begin{aligned} V_k &= \frac{2}{3} V_{dc} \exp(j(k-1)\frac{\pi}{3}), \quad k=1,2,\dots,6 \\ V_k &= 0, \quad k=7,8 \end{aligned} \quad (4)$$

그림 2에서 보인 바와 같이 8개의 벡터로 나타낼 수 있는데, 이중에서 6개는 유효한 전압벡터가 되고 나머지 2개는 크기가 0인 영벡터가 된다. 6개의 전압벡터는 복소평면에서 각각  $60^\circ$ 의 간격으로 배열되며, 각 벡터의 크기는  $2/3 V_{dc}$ 가 된다.

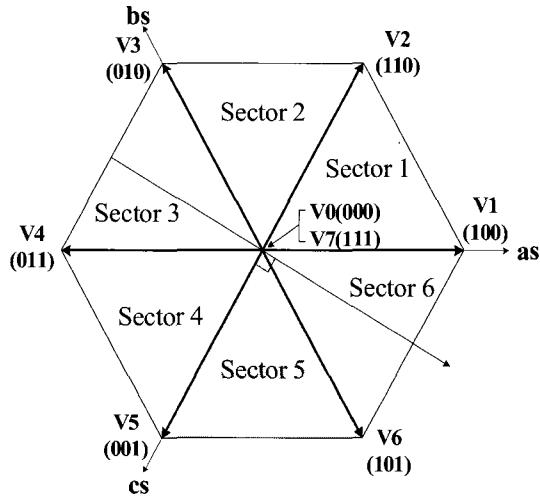


그림 2 6개의 출력전압 벡터

Fig. 2 Six voltage vector

### 3. 고장 분석

그림 2에서, 섹터 5는 C상 전압이 양의 값을 가지고, C상에 양의 전류가 흐르는 영역이다. 이때 C상의 스위치에 개방 고장을 발생시키고, C상의 하단 스위치에 나타나는 이상전압을 이용하여 고장을 검출하게 된다. C상의 상단 스위치( $S_5$ )와 하단 스위치( $S_6$ ) 개방 고장에 따른 고장 검출 기법이 차이가 있는데, 고장 시 모드 분석을 통해 이를 살펴본다.

#### 3.1 하단 스위치( $S_6$ ) 개방 고장

그림 3은 공간벡터 섹터 6영역에서의 게이팅 출력파형과 각 상의 하단 스위치에 나타나는 전압파형을 보여주고 있다. 섹터 5 영역은 C상에 항상 양의 전류가 흐르기 때문에 하단 스위치의 역 병렬 다이오드( $D_6$ )를 통해 패스가 형성되고, 고장에 따른 영향을 받지 않다가 섹터 6 영역에서 C상 전압이 음이 되고 지상 전류로 인해 약간의 지연시간을 갖은 후 C상의 전류가 음이 되는 순간 고장의 영향을 받게 된다. 따라서 실제적으로 고장의 영향이 나타나는 섹터 6 영역에서 고장을 분석하게 된다.

그림 4는 스위치  $S_6$ 에 개방 고장 발생시 3상 인버터에서 나타나는 등가 회로를 나타낸다. 개방 고장에 따른 등가회로는 총 9개의 모드로 나눌 수 있다. 이때 A상의 상전류는 양으로 B상의 상전류는 음이 되는 것으로 고려한다.

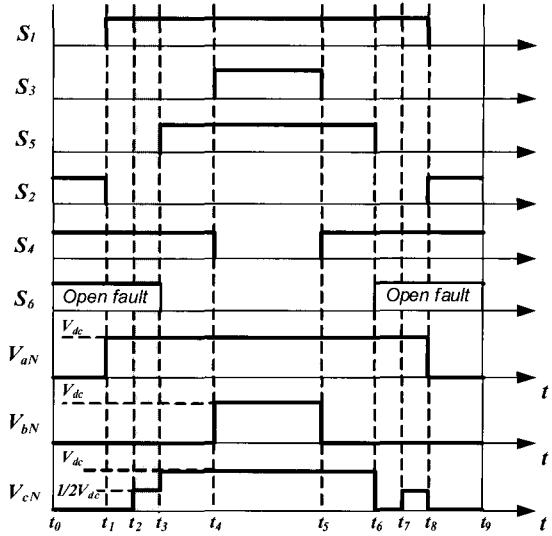


그림 3 섹터 6 스위칭 패턴과 하단 전압

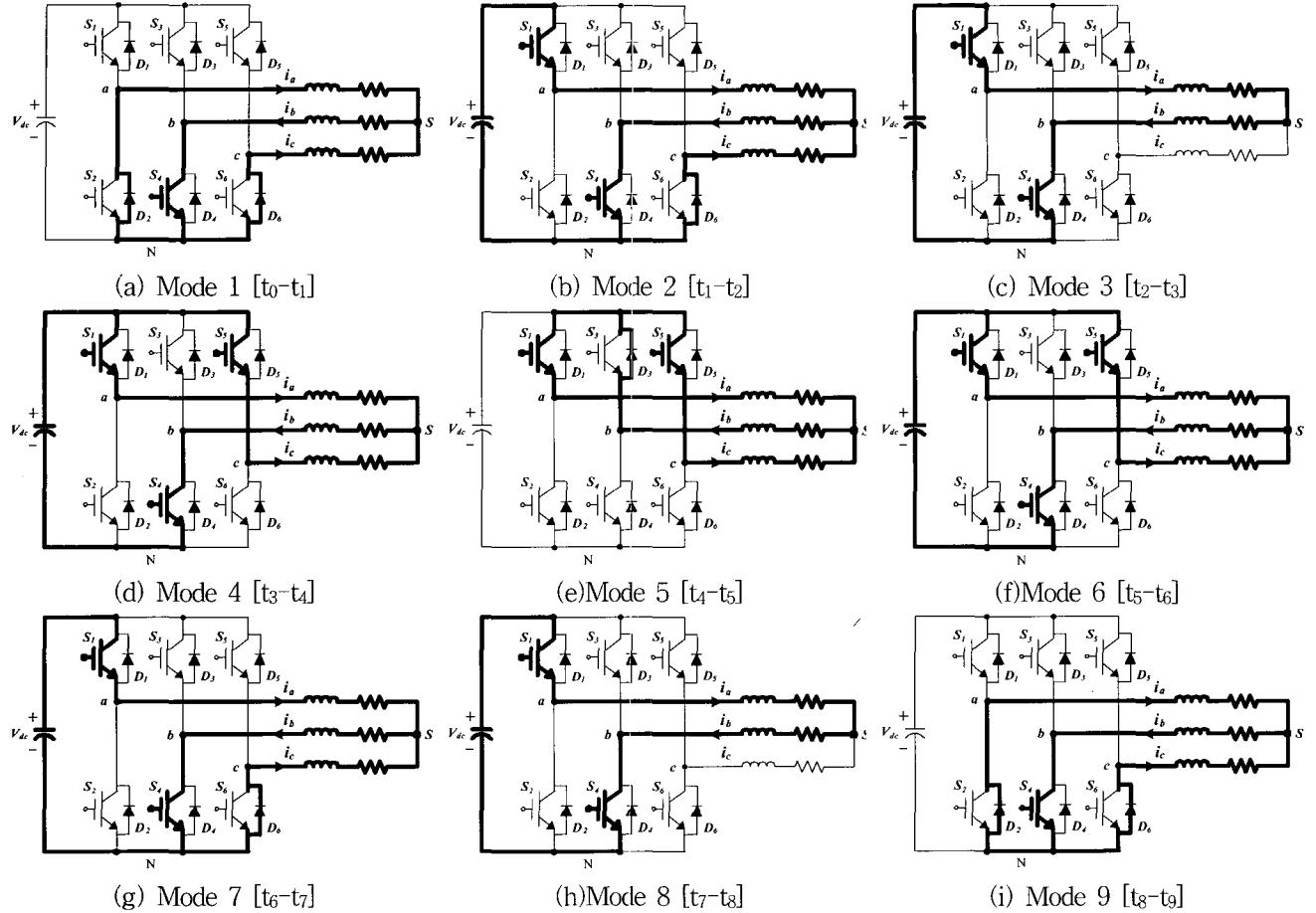
Fig. 3 Sector 6 switching patterns and voltage across lower switches

**Mode 1 ( $t_0 - t_1$ ):** 그림 4(a)는 3상의 하단 스위치가 모두 턴 온 되는 구간이다. 그리고  $S_6$ 은 고장이 발생하여 턴 온 되지 않는다. 그러나 A상과 C상에 흐르는 양의 상전류는 각각 역 병렬 다이오드  $D_2$ ,  $D_6$ 를 통해 흐르기 때문에, 고장의 영향을 받지 않고, B상에는  $S_4$ 를 통해 음의 전류가 흐르게 된다. 이때 각 상의 하단 스위치 전압은 모두 0이 된다. C상전류는 환류하면서 감소하게 된다.

**Mode 2 ( $t_1 - t_2$ ):** 그림 4(b)는  $S_1$ ,  $S_4$ ,  $S_6$ 가 턴 온 되는 구간이지만,  $S_6$ 은 턴 온 되지 않고 있다. A상, B상은 스위치를 통해 파워가 전달이 되지만, C상의 전류는  $S_6$ 의 고장으로 인해 계속 환류하면서 0으로 감소하게 된다. 이때 C상의 하단 스위치 전압은 0이 된다.

**Mode 3 ( $t_2 - t_3$ ):** 그림 4(c)는 모드 2와 게이트 파형은 같지만, 감소한 C상의 전류가 0이 되면서 C상에는 전류가 흐르지 않는 구간이다. 따라서 C상에는 상단, 하단 스위치에 각각  $1/2V_{dc}$  전압을 통해 고장을 검출하게 된다.

**Mode 4 ( $t_3 - t_4$ ):** 그림 4(d)는  $S_1$ ,  $S_4$ ,  $S_5$ 가 턴 온 되는 구간이다. 고장을 발생시킨 스위치  $S_6$ 은 턴 오프 되며,  $S_5$ 가 턴 온 됨으로 인해 C상에 양의 전류가

그림 4 스위치  $S_6$  개방 고장 시 동작모드Fig. 4 Operation modes under the open fault of switch  $S_6$ 

흐르기 시작한다. 따라서 C상의 전압은  $V_{dc}$ 가 된다.

**Mode 5 ( $t_4 - t_5$ ):** 그림 4(e)는 각 상의 상단 스위치가 모두 턴 온 되어 환류 하는 구간이다. 이때 세 상의 하단 스위치 전압은 모두  $V_{dc}$ 가 되며, C상에는 양의 전류가 흐른다.

**Mode 6 ( $t_5 - t_6$ ):** 그림 4(f)는  $S_3$ 은 턴 오프 되고,  $S_4$ 가 턴 온 되는 구간이다. 이때 각 상의 하단 스위치 전압은 각각  $V_{dc}$ , 0,  $V_{dc}$ 가 되며, C상의 전류는 양이다.

**Mode 7 ( $t_6 - t_7$ ):** 그림 4(g)는  $S_5$ 가 턴 오프 되며,  $S_6$ 가 턴 온 되는 구간이다. 그러나  $S_6$ 이 고장으로 인해 턴 온 되지 않고, 양의 C상전류는 역 병렬 다이오드  $D_6$ 을 통해 흐르면서 감소하게 된다. 따라서 C 상의 하

단 스위치 전압은 0이 된다.

**Mode 8 ( $t_7 - t_8$ ):** 그림 4(f)는 감소한 C상의 전류가 0이 됨으로 인해 C상에는 모드 3과 같이 다시 상단, 하단 스위치에 각각  $1/2V_{dc}$ 가 걸리게 된다.

**Mode 9 ( $t_8 - t_9$ ):** 그림 4(i)는 한 주기의 마지막 모드로써, 3상의 하단 스위치가 모두 턴 온 되는 것에 의하여 환류 되지만  $S_6$ 은 고장으로 인해 턴 오프 상태이다. 따라서 A, B상에 충전되어 있던 에너지가 방전하면서, C상에는 역 병렬 다이오드  $D_6$ 을 통해 양의 전류가 흐르게 되고 C상의 스위치 하단 전압은 0이 된다.

#### 4. 제안한 고장 검출 알고리즘

인버터가 각각의 모드로 동작하고 있을 때, 하나의 스위치에 고장이 발생하게 된다. 그러므로 하단 스위치 전압들은 순간적으로 변하게 되고, 전압센서를 통해 이를 감지한다. 그림 5는 본 논문에서 제안한 고장 검출 알고리즘 블록도이다. 이는 전압 검출기, 전압 레벨 비교기, 고장 검출기의 3가지로 구성된다.

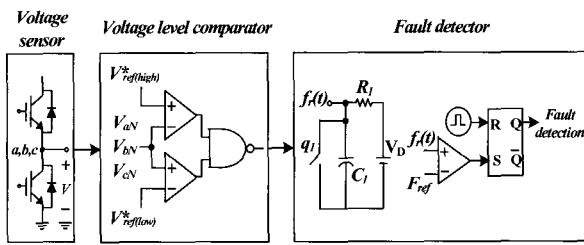


그림 5 제안한 고장 검출 알고리즘

Fig. 5 Proposed fault detection algorithm

#### 4.1 전압 검출기

정상적으로 동작하고 있을 때, 각 상의 하단 스위치 전압들은  $V_{dc}$ , 0의 값을 가지면서 상보적으로 변하게 된다. 그러므로 동시에 두 전압이 같은 값을 갖는 경우는 발생하지 않는다. 그러나 고장 발생시, 두 전압은 고장이 난 스위치의 위치에 따라 각각  $1/2 V_{dc}$  값을 유지하게 된다. 이 전압들은 고장 검출을 위해 각각 전압 레벨 비교기로 입력된다.

#### 4.2 전압 레벨 비교기

전압 레벨 비교기는 스위치 고장 검출을 위해 미리 정해진 기준 전압들과 비교된다. 측정된 전압들은 고장 검출을 위해 두개의 비교부로 입력되고, 비교부에서 각각 상단, 하단 스위치 고장 검출을 위해 미리 정해진 기준 전압들 ( $V_{ref(low)}$ ,  $V_{ref(high)}$ )과 비교된다. 정상모드 시에는 각각의 비교기에서 나오는 두 개의 출력중 하나만 high가 되고, 고장 시에는 두 개의 출력이 모두 high가 된다. 그러므로 이상 전압이 발생할 경우 NAND 게이트의 출력은 low가 출력된다. 이 출력은 스위치  $q_1$ 에 입력되어 이상전압을 기울기를 갖는 함수로 나타난다.

#### 4.3 고장 검출기

전압 레벨 비교기의 출력은 고장 검출기의 입력으로 들어간다. 검출된  $1/2 V_{dc}$ 값은 기울기를 갖는 실시간 함수로 나타내기 위해 스위치  $q_1$ 를 사용하여 고장함수

$f_r(t)$ 를 발생시킨다. 발생된  $f_r(t)$ 는 수식 (4)와 같다.

$$f_r(t) = q_1 V_D \left( 1 - e^{\frac{-t}{R_f C_f}} \right) \quad (7)$$

여기서,  $q_1$  스위치가 온상태일 때는 1, 오프 상태일 때는 0의 값을 갖는 스위칭 함수이다. 이 함수는 스위치  $q_1$ 이 오프하게 되면  $R_f C_f$  시정수에 의해서 기울기를 가지고 상승하고, 기준전압  $F_{ref}$ 와 비교한다.

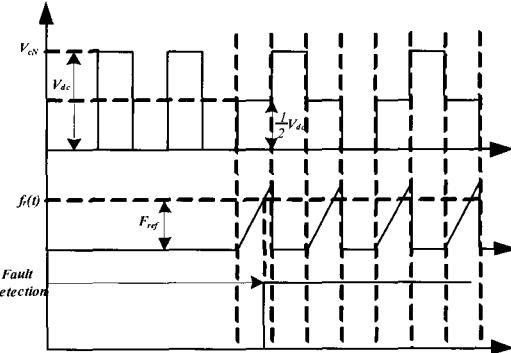


그림 6 고장 검출 과정

Fig. 6 Process of fault detection

그림 6은 고장 신호  $f_r(t)$  와 기준신호  $F_{ref}$  가 비교되는 과정을 보여주고 있다.  $f_r(t) < F_{ref}$  이면 정상으로 판단하고  $f_r(t) > F_{ref}$  이면 RS 플립플롭을 셋(set)시켜 스위치 고장을 검출한다. 제안한 고장 검출 이후 인버터 시스템은 중성점과 연결된 양방향 스위치를 턴 온 시켜 시스템을 재구성하게 된다.

#### 5. 시스템의 재구성

고장을 식별한 후 기존의 4-스위치 구동 원리를 적용하여 시스템으로 재구성할 수 있다. 그림 7은 C상에서 고장이 발생했을 때 양방향 스위치를 이용하여 재구성한 고장 허용 시스템을 나타낸다. 고장 식별 후, 해당되는 레그(leg)의 양방향 스위치를 턴 온 시키고 고장 난상의 스위칭 신호를 차단시킨다.

차단 후 각각의 스위치마다 독립적으로 전류를 제어해서 4-스위치 구동을 한다. 이러한 구동방법은 4-스위치 구동 시 나타나는 불평형 전압을 개선하기 위한 것이다.

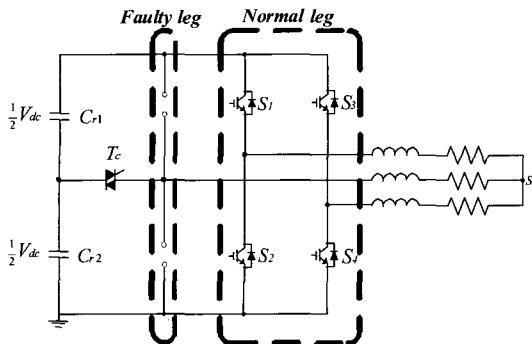


그림 7 인버터 시스템의 식별과 재구성

Fig. 7 Isolation reconfiguration of the inverter system

## 6. 고장 허용 시스템

제안한 전체적인 시스템의 구조는 그림 8과 같다. 그림에서 점선으로 나타낸 부분은 하단 전압센서를 이용한 방법의 경우에 구성되는 부분이다. 제안한 방법은 고장 검출과 확인을 위한 알고리즘과 양방향 스위치를 추가함으로서 구현 할 수 있다.

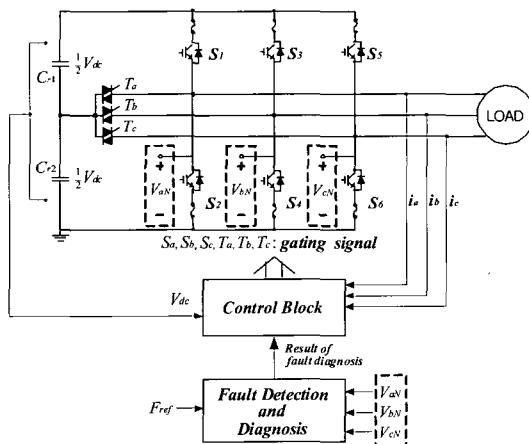


그림 8 제안한 고장 허용 시스템의 블록 다이어그램

Fig. 8 Block diagram of the proposed fault tolerant system

## 7. 시뮬레이션

제안한 고장 검출 기법과 4-스위치 구동의 타당성을

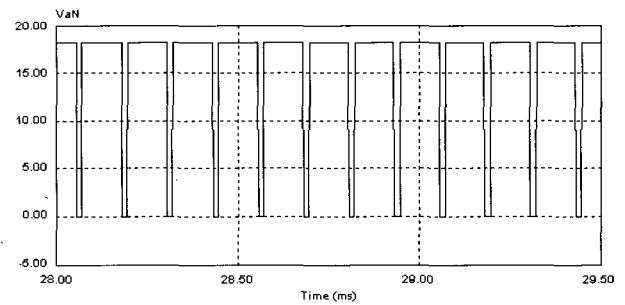
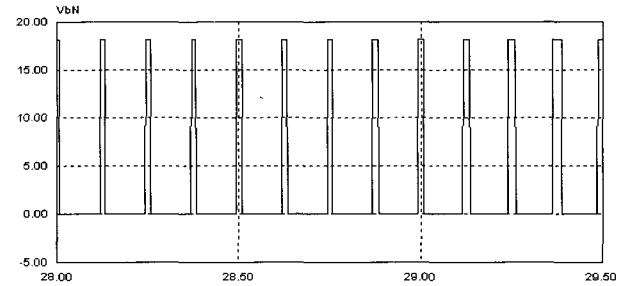
시뮬레이션을 통하여 검증하였다. 인버터 시스템에서 스위치  $S_5, S_6$ 의 고장시점은 0.026 [s]로써 동일한 조건에서 시뮬레이션을 수행하였다. 시뮬레이션에서 사용된 인버터 시스템의 파라미터들은 표 1과 같다.

표 1 인버터 시스템의 파라미터

Table 1 Parameters of the Inverter system

입력 전압	$V_{dc}$	200 [V]
저항	$R$	10 [ $\Omega$ ]
인덕턴스	$L$	10 [mH]
DC-링크 커패시턴스	$C_{rl}, C_{r2}$	1000 [ $\mu\text{F}$ ]
스위칭 주파수	$F_s$	5 [kHz]

그림 9는 하단 스위치  $S_6$ 에서 개방 고장을 발생하였을 때의 전압 파형을 보여준다. 인버터의 하단 스위치 고장시점은 0.026 [s]이다. 그림 9(a),(b),(c)는 스위치 하단 전압으로서, 정상 모드 시 전압이 상보적으로  $V_{dc}$ , 0의 값을 갖게 되지만, 고장 발생 후에는 그림 9(c)는 1/2  $V_{dc}$  전압을 유지하는 구간이 생긴다. 이러한 전압을 검출함으로써 고장을 판단할 수 있다. 그림 9(d)는 스위치  $S_6$  개방 고장 시 상전류 파형으로써 불평형 전류가 흐르는 것을 볼 수 있다.

(a)  $V_{abN}$ (b)  $V_{bn}$

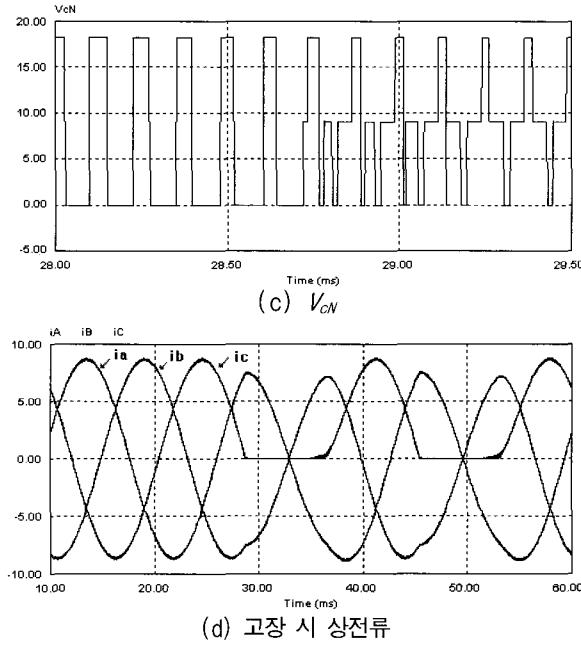


그림 9 하단 스위치  $S_6$  개방 고장 시 하단전압과 상전류 파형  
Fig. 9 Voltages across lower switches and phase currents under open fault of the lower switch  $S_6$

그림 10은 제안한 고장 검출 기법을 적용한 시뮬레이션 결과이다. 그림 10(a)는 상전류 파형을 보여주고 있다. 고장 발생 후 C상 상전류가 불평형 전류가 되는 것을 볼 수 있다. 그림 10(b)는 고장 발생시점과 고장 검출 시점을 각각 보여준다. 고장 발생 시점은 0.026[s]이고 고장 검출은 2.7[ms]가 걸린다. 그림 9에서 보여준 것처럼  $V_{CN}$  전압은  $1/2V_{dc}$  값이 나타나고 이것을 이용하여 제안한 기법을 통해 고장을 검출 할 수 있다. 여기서 주목해야 할 것은 검출시간은 약 2.7[ms]이다. 따라서 제안한 기법을 이용했을 경우 빠른 고장 검출을 수행할 수 있다.

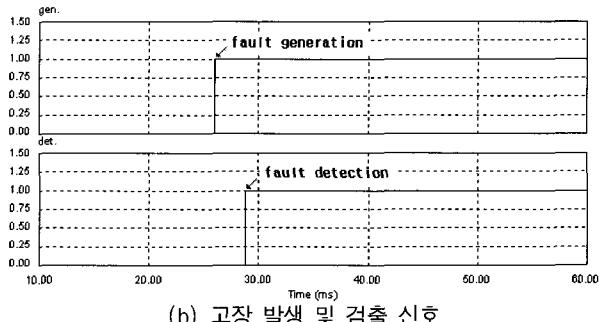
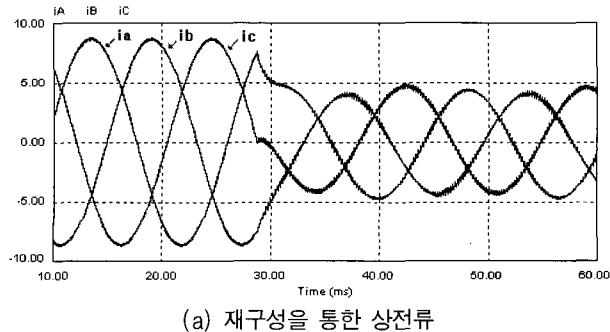


그림 10 고장 허용 시스템의 시뮬레이션 결과  
Fig. 10 Simulation results with the fault tolerant system

그림 11은 스위치  $S_5$ 에 고장이 발생하였을 때 상전류 파형이다. 고장 발생이후 C상의 전류는 0으로 감소하는 것을 볼 수 있다. 그림 11(b)은 고장 검출 후, 재구성 과정을 통한 4-스위치 구동 시 전류 파형이다. 전류 파형에서 볼 수 있듯이, 고장 검출과 재구성 과정이 거의 실시간으로 이루어져 일정한 출력이 계속 유지된다.

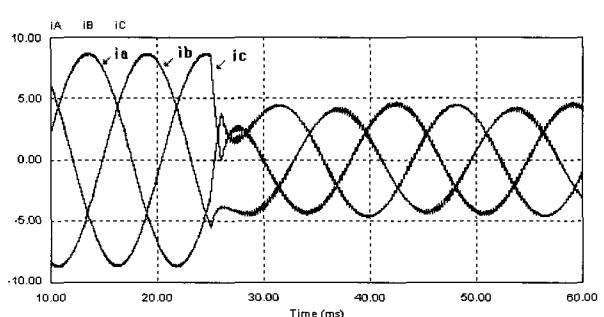
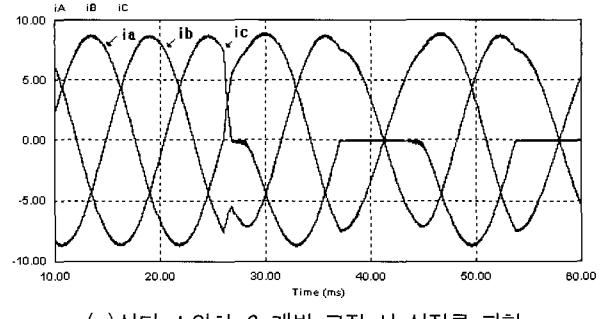


그림 11 고장 허용 시스템의 시뮬레이션 결과  
Fig. 11 Simulation results with the fault tolerant system

## 8. 결 론

본 논문에서는 전압형 인버터 스위치에 개방된 고장이 발생하여도 전압센서를 이용하여 고장을 빠르게 검출하여 시스템의 연속동작이 가능하게 하는 고장 허용 시스템을 구성하였다. 제안한 고장 검출 기법은 구현이 간단하고, 부하에 독립적인 장점을 갖는다. 또한 고장 검출이 실시간으로 이루어져서 고장 발생 후 인버터 재구성을 통한 4-스위치 구동으로 즉시 고장에 대처할 수 있다. 고장 허용 시스템의 타당성은 시뮬레이션을 통하여 검증하였다. 제안한 고장허용 시스템은 고장에 대한 신뢰성이 요구되는 응용분야에 적용시 저가의 비용으로 고장 발생시에도 제어 성능을 유지하여 연속적인 운영을 할 수 있기 때문에 구동 시스템의 신뢰성을 크게 향상 시킬 수 있을 것이다.

## 참 고 문 헌

- [1] R.Spee and T.Lipo, "Remedial strategies for brushless dc drive failures," *IEEE Trans. Ind. Applicat.*, Vol. 26, No. 2, pp. 259-266, Mar./Apr. 1990.
- [2] R. L. A. Ribeiro, C. B. Jacobina, E. R.C.da Silva and A. M. N. Lima, "Fault Detection of Open-Switch Damage in Voltage-Fed PWM Motor Drive Systems," *IEEE Trans. Power Electronics*, Vol. 18, No. 2, pp. 587-593, Mar. 2003.
- [3] J.R. Fu and T. Lipo, "A Strategy to Isolate the Switching Device Fault of a Current Regulated Motor Drive," in *Conf. Rec. IEEE-IAS Annu. Meeting*, Vol. 1, pp. 1015-1020, 1993.
- [4] N. Bianchi, S. Bolognani, M. Zigliotto and M. Zordan, "Innovative Remedial Strategies for Inverter Faults in IPM Synchronous Motor Drives," *IEEE Trans. Energy Conversion*, Vol. 18, No. 2, pp. 306-312, June. 2003.
- [5] R. L. A. Ribeiro, C. B. Jacobina and E. R.C.da Silva, "Fault-Tolerant Voltage-Fed PWM Inverter AC Motor Drive Systems," *IEEE Trans. Ind. Applicat.*, Vol. 51, No. 2, pp. 439-446, Apr. 2004.
- [6] B. A. Welchko, T. A. Lipo, T. M. Jahns and S.E. Schulz, "Fault Tolerant Three-Phase AC Motor Drive Topologies: A Comparison of Features, Cost, and Limitations," *IEEE Trans. Power Electronics*, Vol. 19, No. 4, pp. 1108-1116, July 2004.
- [7] Byoung-Kuk Lee, Tae-Hyung Kim and M. Ehasani, "On the Feasibility of Four-Switch

Three-Phase BLDC Motor Drives for Low Cost Commercial Applications: Topology and Control," *IEEE Trans. Power Electronics*, Vol. 18, No. 1, pp. 164-172, Jan. 2003.

## 저 자 소 개



**유옥선(柳玉善)**

1978년 4월 16일생. 2005년 서남대 전기 전자공학부 졸업. 2005년~현재 한양대 대학원 전기공학과 석사과정.



**박남주(朴南柱)**

1973년 6월 22일생. 2001년 경상대 대학원 제어계측 공학과 졸업(석사). 2003년~현재 한양대 대학원 전기공학과 박사과정.



**현동석(玄東石)**

1950년 4월 8일생. 1973년 한양대 전기공학과 졸업. 1978년 동 대학원 전기공학과 졸업(석사). 1986년 서울대 대학원 전기공학과 졸업(공박). 1984년~1985년 미국 토레도대학 교환교수. 1988년~1989년 원천 공과대학 교환교수. 2003년 IEEE, Fellow Member. 1979년~현재 한양대 전기제어생체공학부 교수. 2000년 당 학회 회장 역임.