

## 반응성 스퍼터링법으로 Al/AlN/GaAs 커패시터 제조시 (NH<sub>4</sub>)<sub>2</sub>S 처리에 따른 전기적 특성

### Electrical Characteristic of Al/AlN/GaAs MIS Capacitor Fabricated by Reactive Sputtering Method for the (NH<sub>4</sub>)<sub>2</sub>S Treatment

추순남<sup>1,a</sup>, 권정열<sup>1</sup>, 박정철<sup>2</sup>, 이헌용<sup>3</sup>

(Soon-Nam Chu<sup>1,a</sup>, Jung-youll Kwon<sup>1</sup>, Jung-cheul Park<sup>2</sup>, and Heon-Yong Lee<sup>3</sup>)

#### Abstract

In MIS capacitor structure, we have studied the electrical properties in Ammonium Sulfide solution treatment while AlN thin film as a insulator is being formed by reactive sputtering method. The deposition process conditions of AlN thin film are temperature 250 °C, DC power 150 W, pressure 5 mTorr and 8 sccm(Ar : 4 sccm, N<sub>2</sub> : 4 sccm). The surface of GaAs was treated with Ammonium Sulfide solution, it was shown the leakage current was less than 10<sup>-8</sup> A/cm<sup>2</sup>. The deep depletion phenomena of inverse area with treating Ammonium Sulfide solution in C-V analysis was improved as compared the condition of without Ammonium Sulfide solution and hysteresis property as well.

**Key Words** : Reactive sputtering method, Ammonium sulfide solution, AlN

#### 1. 서 론

질화알루미늄(AlN)은 알루미늄과 질소원자가 공유결합을 한 육방형의 Würtzite결정구조의 비금속 질화물로서 매우 높은 열전도도(k=2 W/cm·K), 낮은 열팽창계수(~10×10<sup>-6</sup>/K), 매우 큰 전기저항(>10<sup>13</sup> Ω·cm), 적당한 유전특성 (8.5±0.2) 및 기계적 강도 등의 특성을 갖기 때문에 반도체 소자의 기판, 절연재료, 내열재료 및 광전재료 등으로 많은 응용이 되고 있다. 또한 넓은 에너지 금지대폭 (6.2 eV)을 가진 III-V족 화합물반도체로서 절연성이 크고, 광투과성이 좋기 때문에 보호막으로써의 장점을 가지고 있다. 따라서 이러한 특성을 이용한

소자의 제조 및 물성에 관한 연구가 많이 진행되고 있다.

MIS소자에서의 AlN은 절연막으로서 응용이 기대되고 있는데, 이것은 AlN의 열팽창계수가 Si 이나 GaAs 기판과 유사하기 때문에 열응력의 유발이 거의 없고, 또한 다른 절연막(Al<sub>2</sub>O<sub>3</sub>, Si<sub>3</sub>N<sub>4</sub>, SiO<sub>2</sub>, Si<sub>x</sub>O<sub>y</sub>N<sub>z</sub>, Ta<sub>2</sub>O<sub>5</sub> 등)에 비하여 높은 열전도도를 가지기 때문에 단위시간당의 방열처리가 문제되는 반도체 소자에 응용이 되고 있다. AlN 박막을 이와 같은 MIS 소자의 절연막으로 이용하기 위해서는 높은 C-V 특성과 높은 절연파괴전압 특성을 갖는 고밀도의 비정질막이 요구되며, 특히 GaAs와 같은 화합물 반도체에서는 낮은 증착온도가 필수적이다. AlN 박막의 제조방법은 CVD (Chemical Vapor Deposition)법, 반응성 MBE (Molecular Beam Epitaxy)법, 반응성 스퍼터링법 등 여러 가지 방법이 이용되고 있는데, 낮은 온도에서 AlN 박막을 제조할 수 있는 반응성 스퍼터링법이 많이 사용되고 있다. 스퍼터링시에는 초기진공도, 스퍼터링 가스 및 잔류가스, 스퍼터링 압력,

1. 강원전문대학 전기제어시스템과 (성남시 수정구 북정동 산65)  
2. 강원전문대학 전자정보과  
3. 명지대학교 전기공학과  
a. Corresponding Author : snchu@www.kwc.ac.kr  
접수일자 : 2006. 10. 26  
1차 심사 : 2006. 11. 15  
심사완료 : 2006. 11. 24

DC/RF 전력 그리고 기판온도와 같은 여러 가지 변수들이 있으므로 이를 최적화하는 것이 중요하다. 소자제작 공정에서 갈륨비소의 응용은 표면 산화막의 존재로 인해 문제가 발생한다. 표면산화층은 Ga 과 As가 공기 중에서 다른 반응성을 가지기 때문에 이중이면서 빠르게 결합하고, 어떤 표면 결합들은 갈륨비소의 산소흡착에 의해 유기된다 [1]. 높은 표면상태밀도는 midgap 근처에서 구속되는 갈륨비소에서 표면 페르미 레벨(surface Fermi level)의 원인이 되곤 한다[2-4]. 표면 결합을 방지하고 표면산화를 최소화하기 위한 습식 세척공정으로서 용액처리는 낮은 에너지 공정이므로 유리하다[5,6]. 갈륨비소 MIS소자 제조시 증착조건 최적화와 갈륨비소 기판 보호는 소자의 전기적 특성에 커다란 영향을 줄 것으로 예측되는데 이에 대한 연구는 미미한 실정이다.

따라서 본 연구에서는 반응성 스퍼터링법으로 Al/AlN/GaAs 커패시터를 제조할 때 GaAs 기판 보호를 위한 (NH<sub>4</sub>)<sub>2</sub>S 용액 처리를 한 경우와 처리하지 않은 경우, 온도를 변수로 하여 AlN박막의 I-V특성 및 C-V특성을 측정함으로써 전기적 성질 변화의 고찰하였다.

## 2. 실험 방법

본 실험에서 사용된 시편은 비저항값이 0.78~4 Ω·cm의 값을 갖는 n-type (100) 방향의 갈륨비소 웨이퍼를 사용하였다. 갈륨비소 웨이퍼는 아세톤과 에틸알콜에서 각각 10분간 초음파세척 처리를 한 후 자연 산화막을 제거하기 위하여 HCl 용액에 10분간 처리한 후 질소가스를 이용하여 송풍 건조하였다. (NH<sub>4</sub>)<sub>2</sub>S 용액처리는 HCl 용액을 이용하여 자연산화막을 제거한 후 1분간 처리하여 질소가스를 이용하여 건조하였다. 타겟 표면에 형성된 불순물(주로 산화물)과 초기의 불안정한 상태의 플라즈마를 안정화시키기 위하여 아르곤과 아르곤+질소 분위기에서 각각 10분과 20분씩 예비 스퍼터링을 하였으며 그 후에 AlN박막을 증착하였다. 위의 스퍼터링 조건을 표 1에 나타내었다. I-V 특성은 pA Meter/DC Voltage Source(HP Model 4145B), C-V 특성은 C-V Meter(HP 4192A LF IMPEDANCE ANALYZER)을 이용하여 측정하였고, 저항률은 Ellipsometer로 굴절률은 측정하여 저항률을 구하였다. AES 분석은 VG Scientific (Microlab 310-D)을 사용하였다.

표 1. AlN 박막의 증착 조건.

Table 1. Deposition condition of AlN thin film.

타겟	Aluminum(5 N, 3 inch)
타겟-기판거리	8.5 cm
초기진공도	3.0×10 <sup>-6</sup> Torr
DC 전력	150 W
스퍼터링 압력	5 mTorr
기판온도	200~300 °C
총 가스유량비	8 sccm(Ar:4 sccm+N <sub>2</sub> :4 sccm)

## 3. 결과 및 고찰

그림 1은 증착온도가 증가함에 따라 저항률은 250 °C까지 변화가 없다가, 250 °C 이상에서는 서서히 저항률이 증가하는 것을 볼 수 있다. 이러한 특성은 증착온도가 증착박막의 굴절률, 구조 그리고 증착률 등에 영향을 미치기 때문에 절연박막의 저항률에 변화를 가져오는 것으로 판단된다.

전계 변화에 따른 누설전류밀도변화를 그림 2에 나타냈다. 인가전압 변화에 따른 변화를 살펴보면, 250 °C, 300 °C에서 증착된 AlN박막의 경우 0.1 MV/cm까지는 10<sup>-9</sup> A/cm<sup>2</sup> 이하의 낮은 누설전류

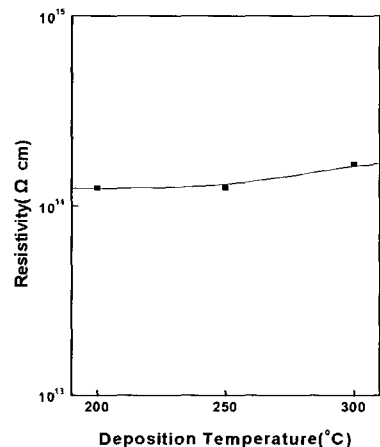


그림 1. 증착온도 변화에 따른 저항률-온도 특성 곡선.

Fig. 1. The characteristic Resistivity - Temperature curves at the different deposition temperature.

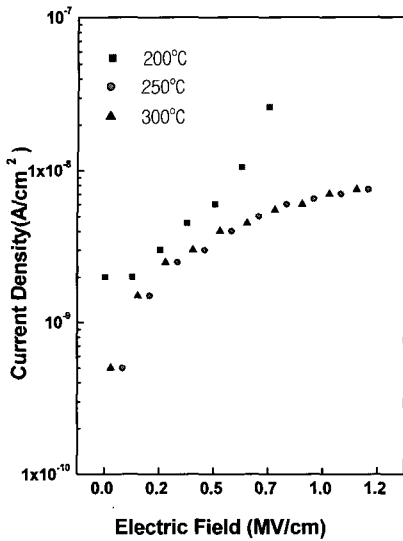


그림 2. 증착온도 변화에 따른 I-V 특성곡선.  
Fig. 2. The characteristic I-V curves at the different deposition temperature.

특성을 나타내고, 0.2 MV/cm 이상에서는 서서히 증가하다가 포화되는 현상을 보이고 있다. 200 °C 에서 증착된 AlN박막의 경우를 보면, 0.5 MV/cm 까지는 서서히 누설전류가 증가하다가 0.5 MV/cm 이상에서는 전계변화에 따라서 급격히 누설전류가 증가하는 현상을 보이고 있음을 알 수 있다.

절연막과 GaAs의 계면에서는 격자의 약 12 % 부정합과 결합의 단절로 인한 땀글링결합(dangling bond), 불순물 등으로 인한 계면트랩위치(interface trap site) 등이 존재하게 되는데, 터널링에 의하여 전도가 이루어지는 경우 계면트랩위치에 이들이 포집되어 이들이 포화하는 동안 누설전류는 포집되어 일정한 값을 가지게 된다. 이는 200 °C 에서 증착된 AlN박막의 경우, 계면에 다양한 계면상태가 연속적으로 존재하여 금지대역이 뚜렷이 정의되지 않고 연속적인 모양을 가지는 비정질상이기 때문으로 사료된다. 200 °C에서 증착된 AlN 박막에 비해 250 °C와 300 °C에서 증착된 AlN 박막은 구조배열이 잘되어 전기적 특성이 향상된 것으로 보이나, 300 °C에서는 GaAs 기판의 특성상 비소가 휘발되어 격자결합이 일어나 박막의 특성이 다소 저하된 것으로 사료된다.

그림 3은 GaAs기판 보호를 위해 황화암모늄 용액을 이용하여 GaAs기판 표면을 처리한 후에 인가전압 1 MV/cm에서 측정된 증착온도 변화에 따

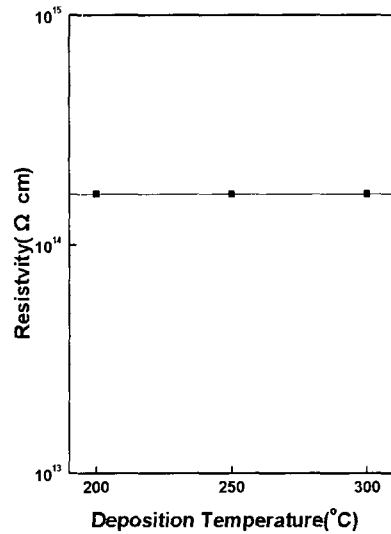


그림 3. 증착온도 변화에 따른 저항-온도 특성곡선((NH₄)₂S 처리후).  
Fig. 3. The characteristic Resistivity-Temperature curves at the different deposition temperature((NH₄)₂ S treatment).

른 저항률 변화의 특성곡선을 보인 것이다. 황화암모늄으로 GaAs 표면을 처리한 경우는 증착온도의 변화에 따라 저항률의 변화가 나타나지 않았다. 이는 GaAs 표면이 황에 의해 갈륨황(GaS), 비소황(AsS)의 형태로 치환되어 표면에 존재하는 자연산화막의 제거와 표면을 보호했기 때문이라고 사료된다. 따라서 증착온도의 변화에 매우 둔감한 형태를 나타내고 있다.

그림 4는 증착온도 변화에 따른 누설전류밀도 변화를 황화암모늄 용액을 처리한 경우의 I-V 특성을 보인 것이다. 인가전압 변화에 따른 누설전류의 변화를 살펴보면 염산용액으로 자연산화막을 제거한 후 GaAs기판 표면보호를 위해 황화암모늄 용액으로 처리한 경우 200 °C, 250 °C, 300 °C에서 증착한 AlN박막의 경우 10⁻⁸ A/cm² 이하의 낮은 누설전류 특성을 나타냄을 볼 수 있다.

그림 5는 200 °C, 250 °C, 300 °C의 증착온도에서 제조된 AlN박막의 C-V특성곡선을 보인 것이다. C-V특성곡선의 특징을 살펴보면 양(+)의 플랫 밴드전압을 가지고 인가전압에 따라 시계방향의 이력(clockwise hysteresis)을 가지고 있는 것으로 나타났다. 증착온도에 따른 C-V특성은 반전영역에서 깊은 공핍(deep depletion) 현상이 나타남을 볼

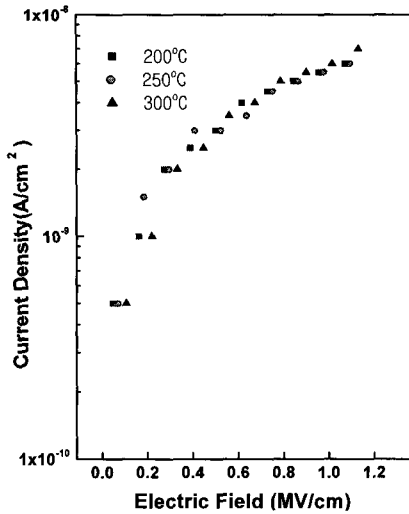


그림 4. 증착온도 변화에 따른 저항-온도특성곡선 ((NH<sub>4</sub>)<sub>2</sub>S 처리후).

Fig. 4. The characteristic I-V curves at the different deposition temperature((NH<sub>4</sub>)<sub>2</sub>S treatment).

수 있다. 이는 AlN박막을 통해 전하주입이 우세함을 나타내는 현상이다. 300 °C의 경우에 200 °C와 250 °C와 비교하여 히스테리시스가 작은 것을 볼 수 있으며, 기울기가 다소 가파른 것을 볼 수 있다. 이는 300 °C에서 증착된 AlN박막의 저항률이 다소 높게 나타나는 것과 관계가 있다. 마찬가지로 200 °C에서 증착된 AlN박막의 경우는 완만한 기울기를 가지고 히스테리시스가 크게 나타나는 것을 볼 수 있다. 이는 절연체-반도체 계면에서 산소와 같은 불순물에 의한 표면대에 pinning의 원인이 되는 높은 계면상태밀도의 존재와 고정전하밀도, 트랩된 전하밀도의 존재에 기인한다고 볼 수 있다.

그림 6은 GaAs 기판의 자연산화막을 염산용액으로 제거한 후 황화암모늄 용액을 처리한 경우에 대한 C-V특성곡선을 보인 것이다. GaAs 기판위에 절연막을 증착하기 전에 염산용액만을 처리한 경우에 반전영역에서 깊은공핍 현상이 보이나, 염산용액에 처리한 후 황화암모늄용액에 처리한 경우는 이러한 현상이 많이 개선된 것으로 나타났다. 이는 황화암모늄용액에 의해 GaAs 표면이 보호되어 특성이 향상된 것으로 생각된다. 또한 각 온도에서의 변화가 작은 것도 이러한 이유에서 이다. 250 °C의 온도에서 증착된 AlN박막이 200 °C와 300 °C에서 보다 작은 히스테리시스 현상을 보이

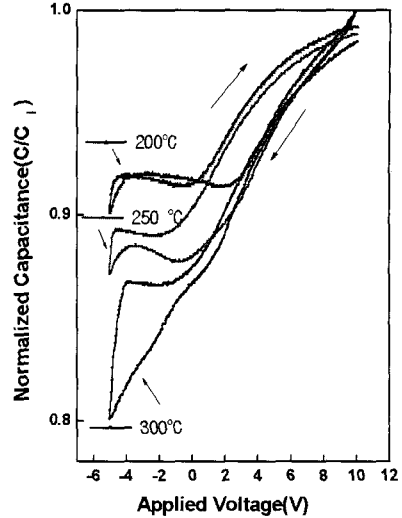


그림 5. 온도변화에 따른 C-V 곡선.

Fig. 5. C-V curve variation as a function of temperature.

고, 곡선의 기울기는 200 °C에서 증착된 것이 가파른 것을 보인다. 즉, 염산용액으로만 처리한 특성곡선에서는 곡선의 기울기와 히스테리시스의 차이가 많이 나타나지만 황화암모늄용액을 처리한 경우는 차이가 많이 나지 않음을 나타낸다. Fig. 6의 C-V특성곡선으로부터 고주파법[7]을 이용하여 산출한 최소 계면상태밀도는 약  $10^{13} \text{ cm}^{-2} \cdot \text{eV}$ 이었다. 이는 일반적으로 Si MOS에서 나타나는 계면상태 밀도( $10^{11} \text{ cm}^{-2} \cdot \text{eV}$ )와 비교해서 AlN/GaAs 계면에 다량의 계면 준위가 존재하는 것으로 판단된다.

AlN박막의 조성을 분석하기 위하여 AES(Auger electron spectroscopy)로 깊이에 따른 조성분석의 결과를 그림 7에 나타내었다. 박막의 전체 두께 범위에서 알루미늄이 질소보다 약간 더 높은 농도를 보이며 박막이 증착되는 것을 알 수 있다. 이것은 일반적으로 알려진 것처럼 AlN 특성상 양이온 과잉(cation excess) 성질을 보이기 때문으로 사료된다. 또한 박막 내에서는 약 5 % 정도의 산소가 함유되어 있음을 알 수 있었고, 소량의 탄소가 확인되었다.

그림 8은 황화암모늄((NH<sub>4</sub>)<sub>2</sub>S)용액을 처리한 후의 AES 분석의 결과를 나타내었다. 일반적으로 나타나는 현상은 황화암모늄용액을 처리한 것과 유사하나, 박막내의 산소의 양이 절연체-반도체 계면 쪽으로 갈수록 감소하다가 계면에서 급격히 감소하는 현상이 관찰되었다. 이는 황화암모늄용액

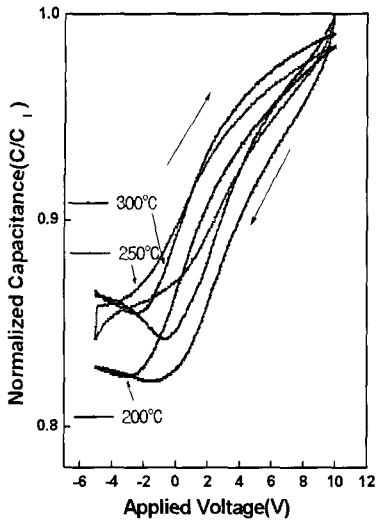


그림 6. 온도변화에 따른 C-V 곡선((NH<sub>4</sub>)<sub>2</sub>S 처리후).  
Fig. 6. C-V curve variation as a function of temperature((NH<sub>4</sub>)<sub>2</sub>S treatment).

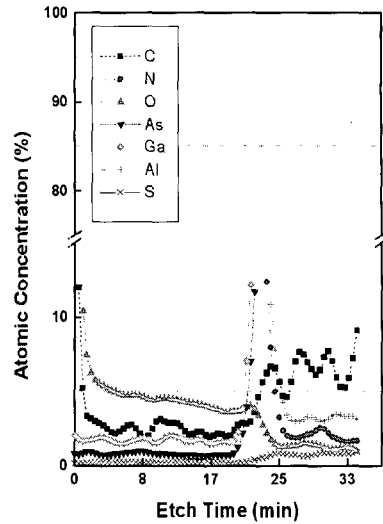


그림 8. 기판온도 250 °C에서 증착한 AlN 박막의 AES 깊이 측정((NH<sub>4</sub>)<sub>2</sub>S 처리).  
Fig. 8. AES depth profile of AlN film deposited at substrate temperature of 250 °C ((NH<sub>4</sub>)<sub>2</sub>S treatment).

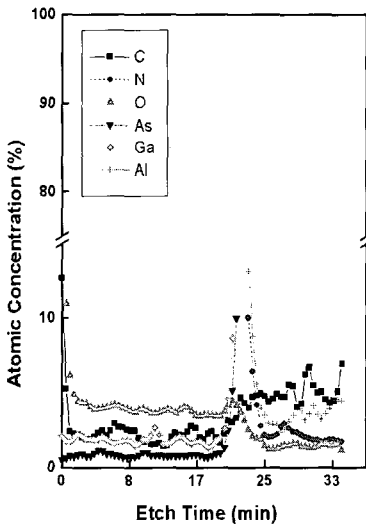


그림 7. 기판온도 250 °C에서 증착한 AlN 박막의 AES 깊이 측정.  
Fig. 7. AES depth profile of AlN film deposited at substrate temperature of 250 °C.

처리가 GaAs 기판을 보호하여 표면의 자연산화막의 생성을 감소시킨 결과로 생각할 수 있다. AES 분석 결과에서 보였듯이 황화암모늄용액을 처리한 경우가 박막내에서와 계면에서의 산소의 양이 줄어든 것이 관찰되었다.

#### 4. 결론

반응성 스퍼터링법으로 Al/AlN/GaAs 커패시터를 제조할 때 증착온도와 황화암모늄 처리한 것과 처리를 하지 않은 것을 실험변수로 하여 AlN박막의 I-V 및 C-V특성, AES 분석을 통하여 다음과 같은 결과를 얻었다.

(1) 황화암모늄 처리를 하지 않은 경우에는 증착온도가 증가함에 따라 저항률은 250 °C 까지 변화가 없다가, 250 °C 이상에서는 서서히 저항률이 증가하는 것을 볼 수 있으나, 황화암모늄 처리를 한 경우는 증착온도의 변화에 매우 둔감한 형태를 나타내고 있다.

(2) 인가전압 변화에 따른 누설전류의 변화를 살펴보면 GaAs 기판 표면보호를 위해 황화암모늄용액으로 처리한 경우가 염산용액으로 자연산화막을 제거한 후에 I-V특성에 비하여 200 °C, 250 °C, 300 °C에서 증착한 AlN박막의 경우 10<sup>-8</sup> A/cm<sup>2</sup> 이하의 낮은 누설전류 특성을 나타냄을 볼 수 있다.

(3) GaAs 기판위에 절연막을 증착하기 전에 염산용액만을 처리한 경우에 반전영역에서 깊은공핍현상이 보이나, 염산용액에 처리한 후 황화암모늄용액에 처리한 경우는 이러한 현상이 많이 개선된 것으로 나타났다.

(4) AES(Auger electron spectroscopy)로 깊이에 따른 조성분석의 결과에서 황화암모늄 처리를 하지 않은 경우 박막 내에서는 약 5 % 정도의 산소가 함유되어 있음을 알 수 있었고, 소량의 탄소가 확인되었다. 반면에 황화암모늄처리를 한 경우에는 박막내의 산소의 양이 절연체-반도체 계면 쪽으로 갈수록 감소하다가 계면에서 급격히 감소하는 현상이 관찰되었다.

따라서, 황화암모늄용액 처리한 GaAs 기판 위에 제작한 MIS소자용 AlN박막은 전기적특성이 상당히 향상된 절연막으로서의 응용가능성이 확인되었고, AlN박막을 이용한 MISFET를 제작하기 위해서는 절연체/반도체에서 산소와 같은 불순물을 제거하기 위한 공정개발이 요구되며, 불순물이 전기적특성에 미치는 영향에 대한 메카니즘도 계속 연구되어야 할 것이다.

### 참고 문헌

- [1] L. Wei, S. Tanigawa, H. Oigawa, and Y. Nannichi, *Jpn. J. Appl. Phys.*, Vol. 30, p. L138, 1991.
- [2] W. E. Spicer, Z. L-Weber, N. Newman, T. Kendelewieg, R. Cao, C. M cCant, P. Masowald, and K. Miyano, *J. Vac. Sci. Technol.*, Vol. B6, p. 1245, 1988.
- [3] O. F. Sankey, R. E. Allen, S. F. Ren, and J. D. Dow, *J. Vac. Sci. Technol.*, Vol. B3, p. 1162, 1985.
- [4] S. Ren and R. E. Allen, *Solid State Commun.*, Vol. 64, p. 589, 1987.
- [5] H. J. Kang, Y. M. Moon, T. W. Kang, J. Y. Leem, J. J. Lee, and D. S. Ma, *J. Vac. Sci. Technol.*, Vol. A7, p. 3251, 1989.
- [6] J. A. Van Vechten and J. F. Wager, *J. Appl. Phys.*, Vol. 57, p. 1653, 1985.
- [7] L. M. Terman, "An investigation of surface states at a silicon/silicon dioxide interface employing metal-oxide-silicon diode", *Solid State Electron*, Vol. 5, p. 258, 1962.