

모바일 기반 멀티미디어 직렬 인터페이스 및 테스트 시스템

이용환* · 박상우**

1. 서 론

최근 모바일 융합(mobile convergence) 기술에 의해 모바일 기기에 DMB, MP3, PMP, 디지털 카메라, 3D 게임, 휴대용 인터넷, 네비게이션 등 여러 가지 기능과 서비스가 제공되고 있다[1]. 이러한 기능들은 모바일 기기에 높은 수준의 멀티미디어 처리 하드웨어 기술을 요구하고 있으며 이를 지원하기 위한 고성능 프로세서, 2D/3D 그래픽 가속기, 대화면 디스플레이, 고화질 카메라 등이 개발되고 있다.

대표적 모바일 기기인 휴대폰에 사용되는 디스플레이 장치는 26만 컬러 (18-bit per pixel)의 QVGA(240×320) 급이 대부분이나 트루 컬러 (24-bit per pixel)의 VGA(480×640)급 이상의 제품도 출시되고 있다. 또한 카메라 폰에 사용되는 CIS(CMOS Image Sensor)는 현재 200만 화소급이 사용되고 있으며 800만 화소급까지 개발이 완료된 상태이다[2].

이와 같이 높은 수준의 멀티미디어 서비스에 대한 요구에 따라 고해상도의 디스플레이와 카메라

라 센서가 개발되고 있으므로 이들 장치의 원활한 지원을 위해서는 많은 양의 데이터 처리를 위한 전송 기술이 필요하다[3,4].

현재 많이 사용되고 있는, 디스플레이를 위한 CPU 인터페이스와 카메라 센서를 위한 RGB 인터페이스는 모두 병렬 데이터 전송 방식으로 점점 증가하는 데이터 전송 대역폭을 지원하는데 한계를 드러내고 있다. 전송 대역폭을 높이기 위해서는 데이터로 사용되는 신호들의 선의 개수를 늘리고, 신호의 속도도 빠르게 해야 한다. 그러나 이는 다음과 문제점들을 발생시킨다.

첫째, 휴대폰의 경우 보통 기판을 둘로 나누어 모뎀(modem) 칩과 프로세서가 장착된 메인보드가 있는 하판(lower clamshell)과 디스플레이, 카메라, 스피커, 키패드 등이 위치하는 상판(upper clamshell)으로 분리되고, 이 둘은 힌지(hinge)로 연결되어 있다. 메인 보드와 디스플레이 및 카메라 사이에 필요한 선의 개수가 많아진다면, 상판과 하판 및 힌지의 디자인에 어려움을 주어 다양한 폼팩터(form-factor)를 구현하기 힘들다. 또한 힌지 부분의 많은 선은 물리적으로 약하기 때문에 불량 및 사후 서비스의 주요 원인이 된다.

둘째, 휴대용 멀티미디어 기기의 경우 저전력 소모에 의한 장시간의 배터리 사용시간이 필수적으로 요구된다. 병렬 데이터 방식은 선의 개수가 많고 또한 신호로 사용되는 전압 수준이 높기 때

* 교신저자(Corresponding Author) : 이용환, 주소 : 경상북도 구미시 양호동 1(730-701), 전화 : 054)478-7432, FAX : 054)478-7449, E-mail : yhlee@kumoh.ac.kr

* 금오공과대학교 전자공학부 조교수

** 금오공과대학교 전자공학과

(E-mail : first5827@hanmail.net)

문에 많은 전력을 소모한다.

셋째, 병렬 신호의 속도를 빠르게 할 경우에는 신호선간의 간섭(cross-talk) 등의 현상에 의해 노이즈 마진이 감소하고 전송 신뢰도가 하락한다. 또한, 여러 신호들의 값이 동시에 빠르게 변함으로써 EMI(Electro-Magnetic Interference) 특성이 나쁘다.

위와 같은 문제점을 해결하기 위하여 차세대 표준으로 그림 1과 같은 고속 직렬 방식의 인터페이스(high-speed serial interface)가 대안으로 제시되고 있다.

2. 고속 직렬 전송 모바일 인터페이스

2.1 직렬 인터페이스 규격

현재까지 개발된 고속 직렬 방식의 인터페이스 규격은 표 1.과 같다. 이중 대표적인 고속 직렬 방식의 인터페이스 규격은 National Semiconductor사에서 개발한 MPL과 Qualcomm사에서 제안한 MDDI, 그리고 삼성, Motorola, Nokia 등의 100여 개 회사에서 제안한 MIPI 이다[5]. MPL은 이미

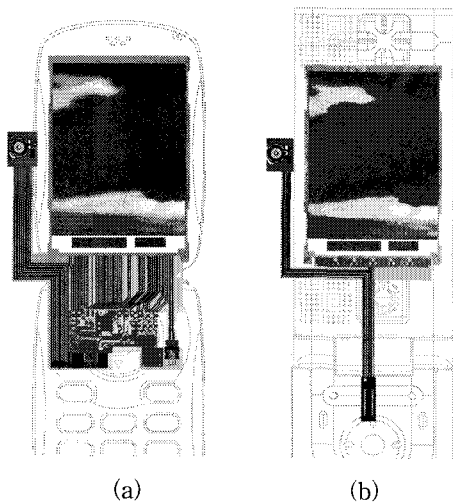


그림 1. (a) 병렬 인터페이스 (b) 고속 직렬 인터페이스

표 1. 고속 직렬 인터페이스 방식

인터페이스 규격	회사	채널 당 전송속도	전력 소모
Mobile CMADS (current mode advanced differential signaling)	NEC	70 Mbps	2~3 mW/pair
MSDL (mobile shrink data link)	Rohm	100 Mbps	5 mW/pair
MVI (mobile video interface)	Seiko Epson Renesas	200 Mbps	6 mW/pair
MPL (mobile pixel link)	National	41.5 Mbps	Not announced
MDDI (mobile display digital interface)	Qualcomm	400 Mbps	Not announced
MIPI (Mobile Industry Processor Interface)	90 companies	80Mbps to 1G	Not announced

Apple 사의 iPod 제품에 채택되기도 하였으며, MDDI는 CDMA 계열의 휴대폰에 사용되고, MIPI는 현재 스펙이 거의 완료되면서 많은 제품들이 나오고 있다.

2.2 직렬 인터페이스의 기본 구조

직렬 인터페이스의 물리(PHY) 계층은 대부분 LVDS(Low Voltage Differential Signaling)를 기반으로 한다. LVDS는 IEEE Std 1596-1992에 정의된 신호 표준으로 차동(differential) 신호를 사용하므로 일반적인 신호와는 다르게 하나의 신호를 위해 2개의 선을 사용한다[6].

그림 2는 CMOS 회로를 이용한 LVDS의 기본

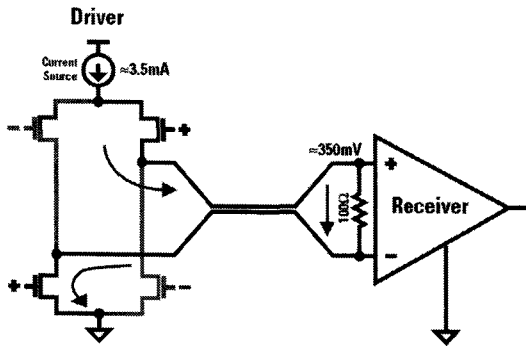


그림 2. LVDS 신호를 위한 송신단과 수신단

적인 구현 방법을 제시하고 있다. 좌측에 있는 LVDS 송신단(driver)에서 HIGH 값을 전달하기 위해서는 ‘+’ 단에 HIGH, ‘-’ 단에 LOW 값을 주어 각각의 ‘+’ 단의 트랜지스터는 ON, ‘-’ 단은 OFF가 되도록 한다. 이 때 전류원은 3.5mA의 전류를 보내는데 이 전류는 ON된 트랜지스터를 통과하여 우측에 있는 LVDS 수신단(receiver) 앞의 종단저항(termination resistor)의 양단에 350mV의 전압을 발생시킨다. 수신단에서는 전압 신호의 극성이 양의 값이면 HIGH로 그 값을 복원하게 된다. 전송할 값이 LOW인 경우에는 송신단의 트랜지스터가 반대로 스위칭 하고 이로 인하여 전류가 반대로 흐르기 때문에 송신단의 종단저항에 -350mV의 전압을 발생시킨다. 송신단은 이 음의 전압을 판별하여 LOW로 받아들인다.

하나의 신호를 위하여 2개의 선이 필요하다는 단점을 제외하면 LVDS의 이점은 매우 크다. 저 전력 구동이 가능하고, 신호대 잡음 비(SNR)가 좋으며, 신호를 멀리까지 전달할 수 있고, EMI 특성이 좋다. 또한 칩 제작에 많이 사용하는 CMOS 공정을 그대로 이용 가능하다는 장점이 있어 널리 사용된다.

그림 3은 기존 병렬 방식으로 LCD와 카메라를 연결하는 RGB 인터페이스 사이에 직렬화기/병렬화기 (SerDes, Serializer/Deserializer)를 삽입

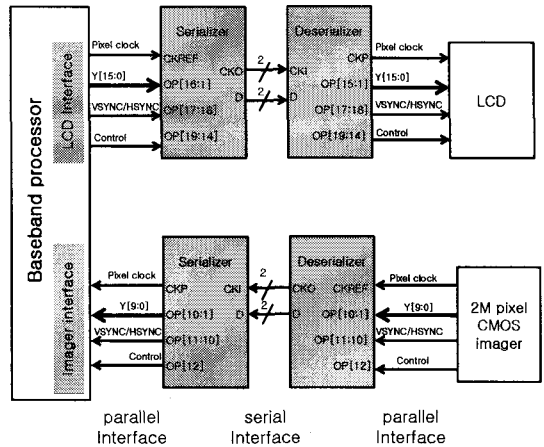


그림 3. SerDes를 사용한 직렬 인터페이스 변환

하고 중간에 LVDS 직렬 인터페이스로 연결을 바꾼 구조를 나타낸다. 이 그림에서 LCD인 경우 기존의 20개의 신호를 LVDS 신호 2쌍으로 구현함으로써 4개의 선으로 줄이며, CMOS 카메라의 경우도 14개의 선을 4개로 줄이게 된다. 이러한 방식은 브릿지(bridge)를 사용한 방식으로 National Semiconductor 사의 MPL에서 사용하였다.

2.3 MDDI (Mobile Display Digital Interface)

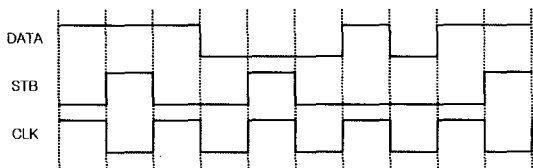
기존 모바일 병렬 인터페이스의 단점을 보완하기 위하여 Qualcomm 사에서 제안한 MDDI는 공개 표준으로 VESA(Video Electronics Standard Association)에 등록되어 있다. 다른 직렬 인터페이스 규격에 비해 MDDI는 데이터 전송을 시리얼 패킷(packet) 단위로 보내기 때문에, 디스플레이와 카메라를 위한 데이터뿐만 아니라 오디오, 키패드, 포인터 장치, 백라이트 등의 주변장치의 데이터를 같은 MDDI 인터페이스로 전송할 수 있는 것이다. 이로써 주변장치를 위한 선들도 MDDI에 포함됨으로써 선의 개수를 크게 줄이는데 도움이 된다. 이 외 MDDI의 주요 특징은 다음

과 같다.

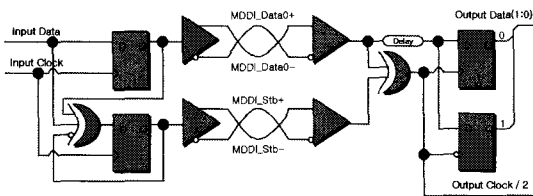
- 가) LVDS를 기반으로 사용하여 최대 400Mbps의 신뢰성 있는 고속 전송이 가능하다.
- 나) 저전력 소모를 위한 수면(Hibernation) 모드를 지원한다.
- 다) 최대 400Mbps의 속도가 가능하며 동작 중 데이터 전송속도의 변경이 가능하다.
- 라) 데이터의 양에 따라 데이터 채널의 확장이 가능하고 물리(PHY) 계층과 연결(LINK) 계층이 결합되어 있다.

일반적으로 동기화된 통신은 클럭 신호와 함께 데이터 신호를 전송하지만 그림 4와 같이 MDDI의 경우 CLK 신호 대신에 DATA와 CLK 신호를 배타적 논리합(exclusive-or) 연산을 하여 발생시킨 STB 신호를 전송한다. 이로써 데이터 송수신시 STB 신호의 발생과 CLK의 복원을 위하여 약간의 로직이 추가로 필요하지만 STB는 CLK에 비해 신호의 천이가 적게 발생하므로 저전력 소모에 유리하다는 장점이 있다.

송신단과 수신단 사이에는 DATA 신호와 STB 신호를 사용하여 미리 정의된 패킷 단위로 데이터의 송수신이 실행된다. 그림 5에서와 같이



(a)



(b)

그림 4. MDDI의 물리 계층

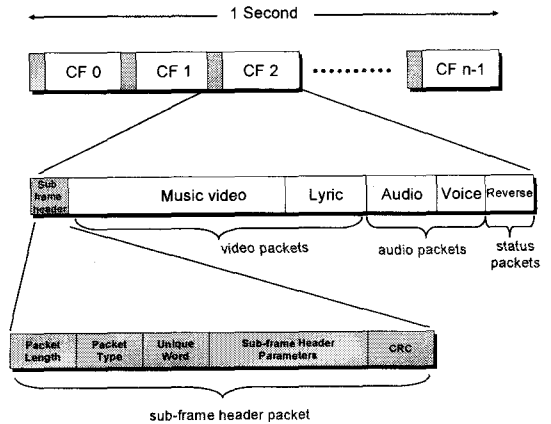


그림 5. MDDI 패킷의 구조

1초 동안 보내져야 할 멀티미디어 데이터는 일정 정한 단위인 CF(common frame)로 나누어진다. 각각의 CF에는 서브 프레임 헤더(sub frame header) 패킷, 비디오 데이터 패킷, 오디오 데이터 패킷 및 기타 주변 장치를 위한 컨트롤 패킷이 포함된다. CF의 끝에는 역방향(reverse) 패킷이 있어 수신단에서 데이터 오류 발생 등의 수신 상태를 송신단에 역전송할 수 있도록 되어 있다. 역전송은 기본 전송 방향과 반대이므로 수신단이 마음대로 데이터를 전송하면 순방향(forward) 데이터와 충돌이 발생할 수 있다. 따라서 그림 6에서와 같이 미리 송신단이 역전송을 받을 것을 예상하여 캡슐화(encapsulation) 패킷을 보내면 수신단이 데이터를 역전송하는 방식을 사용함으로써 데이터의 충돌을 피할 수 있게 구성되어 있다. 서브 프레임 헤더 패킷은 각 CF의 동기를 맞추기 위해 필요하며 CF의 길이 등에 대한 정보와 오류 정정 코드인 CRC(Cyclic Redundancy Check)가 포함된다.

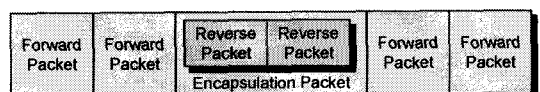


그림 6. 역방향 패킷의 전송

2.4 MIPI (Mobile Industry Processor Interface)

MIPI는 2004년에 결성된 이후로 모바일 기기를 위한 카메라, 디스플레이, 프로세서, 오디오, 전력 제어, 메모리 등 전반적인 모바일 단말 플랫폼의 인터페이스에 관한 규약을 제정해 왔다. 이 중 디스플레이 인터페이스를 위한 DSI (Display Serial Interface)와 카메라를 위한 CSI-2 (Camera Serial Interface 2)를 채용한 제품들이 개발되고 있다. DSI와 CSI-2는 물리 계층으로써 직렬 인터페이스를 제공하는 D-PHY를 사용하여 신호선의 수 감소 및 저전력 소모를 구현하게 된다. 그림 7은 DSI와 CSI-2를 사용하는 하드웨어의 구조를 나타낸다.

D-PHY는 기본적으로 LVDS 신호에 CMOS 신호를 결합한 방식을 사용한다. 고속으로 멀티미디어 데이터를 전송하기 위해서는 그림 8과 같이 고속의 HS-TX와 HS-RX를 사용한다. 이 때 동작 전압 수준은 그림 9와 같이 200mV를 기준으로 200mV 스윙하도록 하여 저전압 LVDS 구동방식을 사용한다. 데이터를 전송할 필요가 없거나 또는 잠시 블랭크(blank) 구간인 경우 CMOS 구동을 하여 LP-TX와 LP-RX 송수신기를 사용한다.

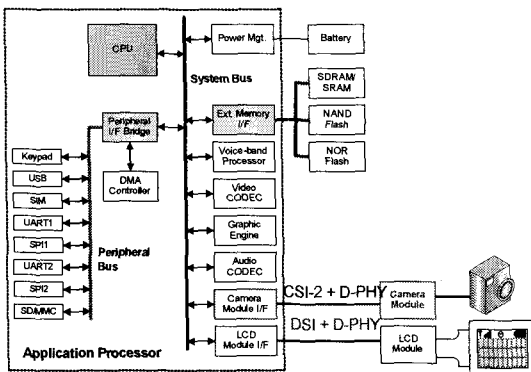


그림 7. MIPI의 CSI-2와 DSI를 채용한 구조

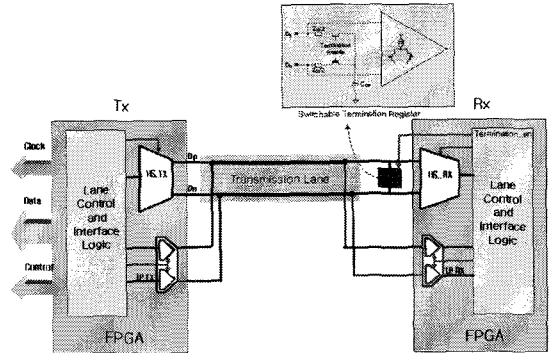


그림 8. D-PHY의 송수신 단

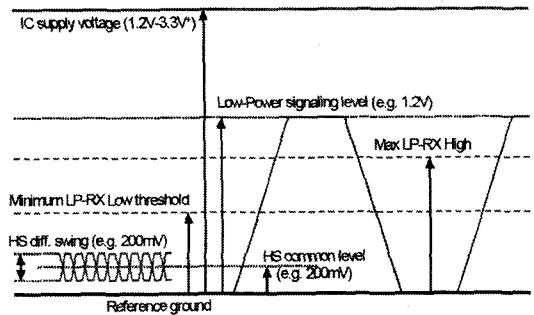


그림 9. D-PHY 구동 전압 수준

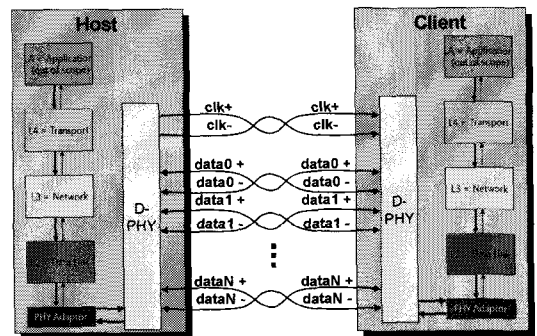


그림 10. DSI와 CSI-2의 계층구조

이때의 전압은 0V 또는 1.2V로 구동되며 CMOS 구동은 신호가 천이되지 않으면 소모되는 전력이 없기 때문에 소모 전력을 크게 줄일 수 있다.

그림 10과 같이 DSI와 CSI-2 송수신단의 각 계층은 디스플레이 신호와 카메라 데이터를 직렬화하

고 헤더를 붙여 동기화 할 수 있도록 한다. 또한, 데이터가 많을 경우 여러 개의 데이터 채널에 효과적으로 분산하여 데이터를 전송할 수 있도록 레인 운영(lane management)도 수행한다. 실제 데이터는 D-PHY에 의해 전달되며 D-PHY 이외의 다른 물리 계층을 사용할 수 있도록 PHY adaptor를 사용한다. 물리 계층에서 직렬 데이터가 전송되며 수신단에서는 이를 받아 레인별 데이터를 취합하고 병렬화된 신호로 재구성 한다.

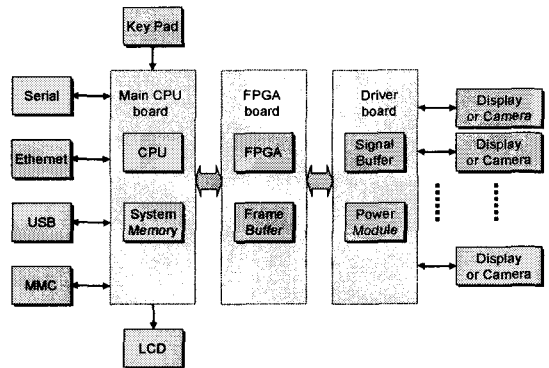


그림 11. 테스트 시스템 하드웨어 구조

3. 모듈 테스트 시스템

3.1 테스트 시스템 하드웨어

디스플레이 또는 카메라 모듈은 제품이 출하될 때 테스트를 거쳐야 한다. 기존의 병렬 방식의 모듈은 모듈의 동작속도가 낮고 구동 전압이 높기 때문에 CPU를 사용한 소프트웨어만으로 처리가 가능하다. 그러나 고속 직렬 방식의 모듈은 속도가 빠르고 저전압 구동이므로 CPU 보드와 소프트웨어만으로는 구동이 어렵고 직렬 인터페이스 구동 하드웨어를 FPGA에 구현하여야 한다.

그림 11은 직렬 방식의 디스플레이 또는 카메라 모듈을 테스트하기 위한 시스템의 구조이다. 메인 CPU 보드는 사용자 인터페이스인 키패드와 LCD 디스플레이 그리고 메모리 카드나 USB의 연결을 담당한다. 또한, CPU 보드는 디스플레이 모듈 테스트인 경우는 테스트 패턴을 처리하여 공급하고 카메라 모듈 테스트인 경우는 이미지를 받아 디스플레이 할 수 있도록 해준다. FPGA 보드에는 MDDI 또는 MIPI의 CSI-2나 DSI 구동 하드웨어를 구현한 FPGA가 탑재된다. 또한, 이미지를 임시로 저장할 수 있는 프레임 메모리가 있으며 SRAM을 사용한다. 드라이버 모듈은 한번에 여러 개의 모듈들을 테스트 할 수 있도록 신호를 복사하는 역할을 한다.

3.2 테스트 시스템 임베디드 소프트웨어

테스트 시스템의 임베디드 소프트웨어는 그림 12와 같이 구성된다. 디스플레이 및 카메라 모듈을 위한 데이터 처리를 위해 디스플레이 디바이스 드라이버와 카메라 디바이스 드라이버가 제작되어 디스플레이 및 카메라 직렬 인터페이스 하드웨어를 설정하여 구동한다. 운영체제로는 임베디드 리눅스 커널을 사용하고 사용자 인터페이스를 위한 디바이스 드라이버는 임베디드 리눅스에서 제공되는 기본 디바이스 드라이버를 사용한다. 응용 프로그램은 시스템에 관련된 각종 정보를 설정 관리하며 디바이스 설정과 장치의 동작 상태를 모니터링 하여 이상 유무를 체크하며 프레임 버퍼를 운영한다.

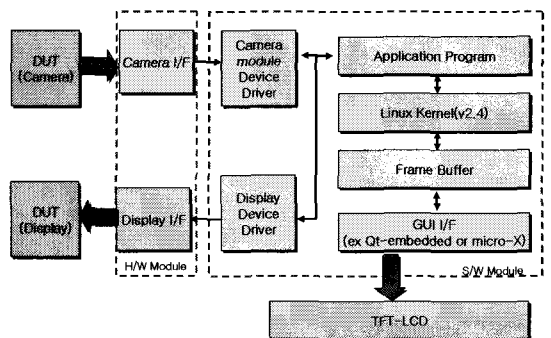


그림 12. 테스트 시스템 임베디드 소프트웨어 구조

GUI로는 Qt를 사용한다. Qt는 독립적인 플랫폼에 대하여 각각 다른 라이브러리를 제공하며 이 독립적인 라이브러리를 통하여 프로그램 소스를 수정하지 않고도 X86 계열 프로세서 및 ARM 등의 임베디드 프로세서간의 호환이 가능하다는 이점이 있다.

4. 결 론

모바일 환경에서 기존 병렬 방식의 멀티미디어 인터페이스는 많은 문제점을 가지고 있으며 이러한 한계를 극복하고자 고속 직렬 인터페이스가 도입되었다. 고속 직렬 인터페이스는 중대형 멀티미디어 기기에서는 이미 도입되어 널리 사용되고 있으나 휴대용 기기에서는 이제 기술적 문제가 해결되면서 적용되는 시점에 있다. 휴대형에 적용되는 직렬 인터페이스 기술은 멀티미디어 모듈에만 국한하지 않고 휴대형 기기의 인터페이스 전반에 걸쳐 프로세서, 메모리 등에도 도입되고 있는 추세이다. 고속 인터페이스를 테스트하려면 기존의 프로그램에만 의존하던 방식으로는 속도면에서 사용이 불가하고 전용 하드웨어를 추가하여 구현해야 한다. 본 논문에서는 이러한 고속 직렬 방식의 하드웨어 인터페이스와 임베디드 소프트웨어 구현에 대하여 논의하였다.

참 고 문 헌

[1] 임진우, "Digital Convergence," *한국멀티미디어 학회 학회지*, Vol. 10, No. 4, pp. 1-5, Dec. 2006.
 [2] 백재영 외. "2005년 국내 모바일 산업 현황 및 전망," 한국소프트웨어진흥원, 2006.
 [3] N.Kero, "A High Speed Serial Bus Controller ASIC," *Proc. MIEL'97*, Sept. 1997.
 [4] Charng L. Lee, Kuang-Ting Hsiao, and Min-

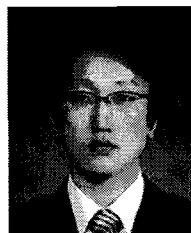
Chung Chou, "A Low Power Mobile Camera Processor Design with SubLVDS Interface," *VLSI Design, Automation and Test, 2006 International Symposium*, pp. 1-4, Apr 2006.

[5] MIPI, <http://www.mipi.org>.
 [6] Xilinx, The LVDS I/O Standard Application Note, Nov. 1999.



이 용 환

- 1993년 연세대학교 전자공학과(공학사)
- 1995년 연세대학교 대학원 전자공학과(공학석사)
- 1999년 연세대학교 대학원 전자공학과(공학박사)
- 1999년~2002년 하이닉스 반도체
- 2003년~2004년 삼성전자 System LSI 사업부
- 2004년~현재 금오공과대학교 전자공학부 조교수
- 관심분야 : 임베디드 시스템, SoC 설계, 모바일 등



박 상 우

- 2006년 금오공과대학교 전자공학부(공학사)
- 2006년~현재 금오공과대학교 대학원 전자공학과
- 관심분야 : SoC 설계, 임베디드 시스템