

논문 2007-44SD-11-2

플라스틱 기판에 펜타센 유기박막트랜지스터를 이용한 집적회로 제작

(Fabrication of Organic IC based on Pentacene TFTs on Plastic Substrate)

허영현*, 황성범**, 송정근***

(Yong-Xian Xu, Sung-Beom Hwang, and Chung-Kun Song)

요약

본 연구에서는 하부전극 구조 펜타센 유기박막트랜지스터를 이용하여 플라스틱 기판에 인버터, 링 발진기, NAND & NOR 논리게이트, 정류기 등 간단한 집적회로를 제작하고 그 특성을 관찰하였다. 제작된 유기박막트랜지스터 소자의 평균 전하이동도는 $0.26 \text{ cm}^2/\text{V}\cdot\text{sec}$, 전류점별비는 10^5 로 나타났으며 인버터와 NAND, NOR 논리게이트는 입력에 대해 정확한 논리출력값을 출력하였다. 전파 정류기는 1MHz의 AC 입력신호에 대해 정류효과를 나타냈으며 링 발진기는 DC 40V에서 1MHz의 발진특성을 보였다. 이와 같이 유기박막트랜지스터를 이용한 집적회로를 제작하고 특성을 분석함으로써 현재 관심이 되고 있는 초저가 RFID tag, Flexible Display 구동회로 등에 유기박막트랜지스터를 적용할 수 있는 가능성을 확인하였다.

Abstract

In this article, the organic integrated circuits such as inverter, ring oscillator, NAND and NOR gates, and rectifier have been fabricated on PEN substrate by using pentacene TFTs. The OTFTs used bottom contact structure and produced the average mobility of $0.26 \text{ cm}^2/\text{V}\cdot\text{sec}$ and on/off current ratio of 10^5 . All circuits successfully worked as the simulation results. Especially, the rectifier was able to operate up to 1 MHz input AC signals, and ring oscillator exhibited oscillation frequency of 1MHz at 40 V. Based on the results of organic integrated circuits we could confirm the possibility of the low cost RFID tags and flexible display with OTFTs

Keywords: OTFT, pentacene, Organic IC, Plastic IC

I. 서론

지난 10년간 유기박막트랜지스터(Organic Thin Film Transistor : OTFT)의 성능이 급속히 향상되면서 플렉

시블 디스플레이, RFID tag, 태양전지 등 분야에서 OTFT를 이용한 유기전자 소자에 대한 연구가 활발히 진행되고 있다^[1-2]. 유기소자는 가볍고 휘어지고 투명한 특징 외에도 프린팅 공정 등 저온, 저가의 공정으로 대량생산이 가능한 장점이 있어 원가 절감의 효과가 탁월하다. 따라서 유기소자는 현재 RFID 시장의 확산에 장애요인으로 되고 있는 tag 가격을 5센트 이하로 낮출수 있어 궁극적으로 item-level RFID 시스템을 가능케 하는 대안^[3]으로 떠오르고 있으므로 Philips^[4], 3M^[5] PolyIC^[6], OrganicID^[7] 등 세계유수 기업과 연구기관들에서 유기소자를 이용한 집적회로 개발과 RFID tag에의 응용에 대한 연구에 박차를 가하고 있다. 그러나 RFID tag 회로의 구성요소인 OTFT는 현재 Si TFT의

* 정회원, 동아대학교 미디어디바이스연구센터
(Media Device Lab, Dong-A University)

** 정회원, 경남정보대학교 정보통신계열
(Subdivision of Information Communication,
Kyungnam College of Information & Technology)

*** 정회원, 동아대학교 전자공학과
(Dept. of Electronics Eng., Dong-A University)

※ 본 연구는 산업자원부의 지역혁신 인력양성사업의 연구결과로 수행되었음.

접수일자: 2007년6월4일, 수정완료일: 2007년10월24일

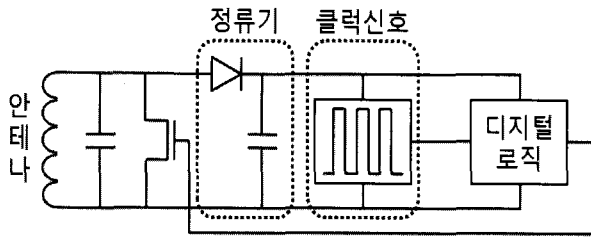


그림 1. RFID tag 기본 블록도
Fig. 1. Basic schematic diagram of a RFID tag.

성능에 비해 이동도가 낮고 공정상 고집적화가 어려운 등 단점이 있어 회로의 응답속도에 한계가 있으나 저주파(LF) 또는 고주파(HF) 대역의 RFID tag에는 응용이 가능할 것으로 보고되고 있다. RFID tag의 기본 블록도는 그림 1과 같다.

본 논문에서는 OTFT를 이용한 초저가 RFID tag의 개발을 위하여 우선 OTFT를 이용하여 tag를 구성하는 핵심회로인 인버터, 링 발진기, 정류기 등 유기집적회로를 설계하고 전극을 제외한 모든 재료를 유기물을 사용하여 저온공정으로 집적회로를 제작하고 그 특성을 분석함으로써 Organic RFID tag의 가능성에 대하여 연구하였다.

II. 본 론

1. OTFT 모델링

집적회로의 설계를 위하여 우선 Spice tool을 이용하여 OTFT 모델링을 하였다. 모델링은 기존의 Hewlett - Packard 비정질 실리콘 TFT 모델(HSPICE Level 40)을 사용하여 실제 제작된 하부전극구조 OTFT의 전기적 특성에 맞추어 모델의 파라미터를 변경하였으며 수정된 파라미터 값들을 표 1에 정리하였다.

2. 유기 집적회로 설계

확립된 OTFT 모델을 바탕으로 HSPICE를 이용하여 인버터, NAND, NOR, 5단 링 발진기, 정류기 등 회로를 설계하고 시뮬레이션 하였다.

(1) 인버터

본 연구에서 사용한 펜타센 OTFT는 p-type이기 때문에 두 개의 p-type OTFT를 이용하여 인버터를 구성하였고 OTFT의 채널 비례 변화에 따른 인버터 출력특성을 관찰하기 위하여 채널길이를 5 μm 로 고정하고 채널폭을 100 μm ~800 μm 로 변화를 주어 시뮬레이션 하였으며

표 1. OTFT 모델 파라미터
Table 1. Parameters of OTFT model.

Name	Units	OTFT	Description
L	μm	20	Channel Length
W	μm	800	Channel Width
UO	$\text{cm}^2/\text{V}\cdot\text{s}$	0.4	Mobility
VTO	V	- 3	Zero voltage threshold voltage
T1	m	500n	First thin film thickness
E1		3.6	Dielectric constant of 1st film
GO	ohm^{-1}	1.5E-12	Conductance of TFT leakage current
RD	ohm	1.0K	Drain resistance
RS	ohm	1.0K	Source resistance
CGSO	F	4.25p	TFT gate-to-source overlap capacitance
CGDO	F	4.25p	TFT gate-to-drain overlap capacitance

β_D/β_L 이 클수록 높은 이득을 가진다는 것을 알 수 있었다. 따라서 본 연구에서는 상기 비례를 4:1 및 8:1로 설계하였다.

(2) NAND & NOR 논리게이트

앞에 설계된 인버터에 OTFT를 추가로 병렬 또는 직렬 연결하여 2단입력 NAND & NOR 논리게이트를 구성하였다.

(3) 5단 링 발진기

클럭발생회로에 사용될 링 발진기는 인버터를 5단 연결하여 구성하였다. 시뮬레이션 결과 채널길이가 작을 수록 발진주파수가 높게 나타났다. 따라서 본 연구에서는 OTFT의 채널길이를 5 μm 로 하여 미세 패턴이 가능하도록 설계하였다.

(4) 정류기

일반적으로 정류기는 다이오드 브리지회로를 이용하나 다이오드를 위한 새로운 공정을 추가하지 않기 위하여 그림 2(a)와 같이 OTFT의 게이트와 드레인을 연결하여 다이오드를 구성하고 이를 이용하여 그림 2(b)와 같이 정류회로를 설계하였다. 시뮬레이션 결과 정류기에 사용된 OTFT의 채널 길이가 작고 채널폭이 클수록 정류효율이 좋게 나타났으며 본 연구에서는 채널길이 10 μm , 채널폭 5mm로 설계하였다.

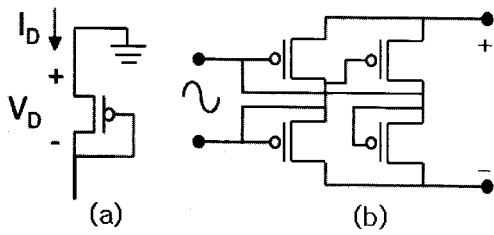


그림 2. (a) OTFT 기반 다이오드
(b) OTFT 기반 정류기
Fig. 2. (a) Diode-connected OTFT.
(b) OTFT-based rectifier Circuit.

3. 유기 집적회로 제작공정

회로 제작을 위한 모든 공정은 1000class 급 청정실에서 이루어졌다. 기판은 Polyethylene naphthalate (PEN) 플라스틱 기판을 사용하였고 기판의 열팽창 영향을 줄이기 위하여 회로 제작전에 200℃에서 30분간 예열처리하였다. 회로에 사용될 OTFT의 구조는 하부 게이트 하부전극 구조이다. 공정순서는 열처리된 PEN 기판에 Al을 1Å/sec 조건에서 450Å 두께로 진공증착 후 photo lithography와 습식식각 공정을 이용하여 하부 게이트 전극을 형성하였다. 그 위에 열경화가 가능한 유기절연체인 cross-linked polyvinylphenol(PVP)^[2]을 스프인코팅법으로 도포하고 100℃에서 10분, 200℃에서 20분 열경화를 하여 절연층을 형성한 다음 150W O₂ 플라즈마 환경에서 20분간 건식식각을 통하여 하부전극과 상부전극 연결용 via-hole을 형성하였다. 상부전극으로 Au를 1Å/sec 조건에서 450Å 두께로 진공증착하고 photo lithography와 lift-off 공정으로 소스와 드레인 패턴을 형성하였다. 마지막으로 웨도우 마스크를 이용하여 펜타센 유기반도체를 0.3Å/sec의 증착율로 400

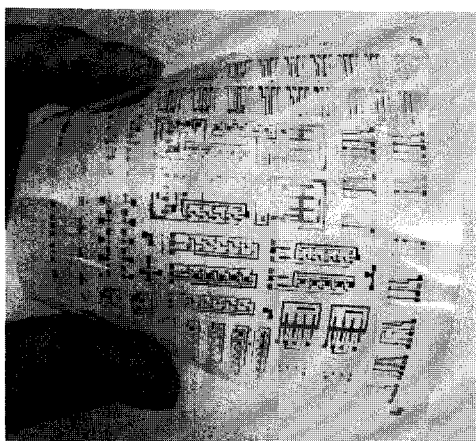


그림 3. 플라스틱기판에 제작된 유기 집적회로
Fig. 3. Photograph of plastic organic circuits.

Å두께로 진공증착하여 회로 제작을 완성하였다. 펜타센 증착시 기판은 80℃ 가열상태를 유지하여 펜타센의 결정성을 향상하였다. 위에서 알 수 있듯이 제반 공정에서 최고 공정온도는 기판 예열처리의 온도로 200℃이며 전극을 제외한 기판, 절연체, 반도체 등 모든 재료는 유기물을 사용하였다. 실제 제작된 회로의 사진을 그림 3에 보여주고 있다.

4. 특성분석

(1) OTFT

제작된 소자의 특성을 측정결과 그래프는 그림 4에 보여주고 있으며 플라스틱 기판에 제작된 OTFT의 전계이동도는 0.2~0.3 cm²/V·sec, 전류 점멸비는 10⁵~10⁶, 문턱전압은 -3~3V, 차단상태의 전류는 0.1~0.2 pA/um로 나타났다.

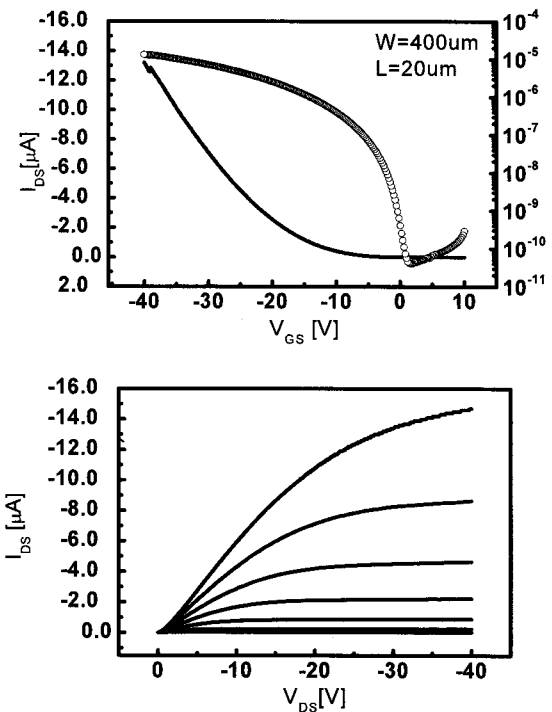


그림 4. OTFT 전달특성 및 출력특성 그래프
Fig. 4. The transfer curve and output curve of OTFT.

(2) 인버터

제작된 인버터에 입력전압을 -20V 에서 20V 까지 double sweep 시켰을 때 전압전달특성을 살펴보았다. 그림 5의 인버터 출력특성 곡선에서 볼 수 있듯이 약 0V 근처에서 전압반전이 일어났고 double sweep 시켰을 때 hysteresis가 거의 없었으며 인버터의 이득은 14.4로 나타났다.

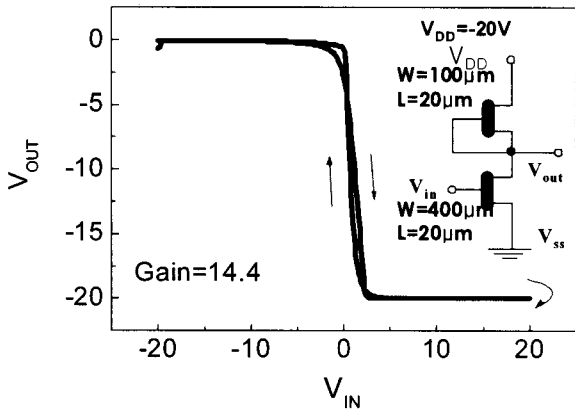


그림 5. OTFT 기반 인버터 전압전달 특성
Fig. 5. The transfer curve of OTFT-based inverter.

(3) 2단 NAND, NOR 논리게이트

제작된 NAND와 NOR 게이트의 출력특성을 알아보기 위하여 V_{DD}는 5V를 인가하고 입력 신호 A와 B는 진폭 5V이고 주파수가 50Hz인 구형파 신호를 입력하고 입력에 대한 논리동작특성을 측정하여 그림 6과 같이 정확한 논리 동작을 하는 것을 확인하였다.

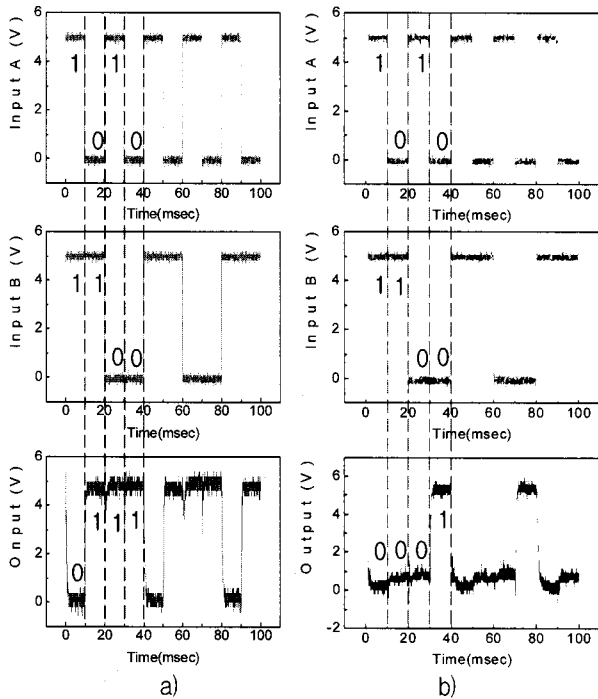


그림 6. a) NAND, b) NOR 논리게이트의 입출력 신호
Fig. 6. The input and output signal a) NAND and b) NOR gate.

(4) 5단 링 발진기

5단 링 발진기는 V_{DD} = -40V에서 1MHz의 발진특성을 보였다(그림 7). 여기서 발진기에 인가된 전압이 높

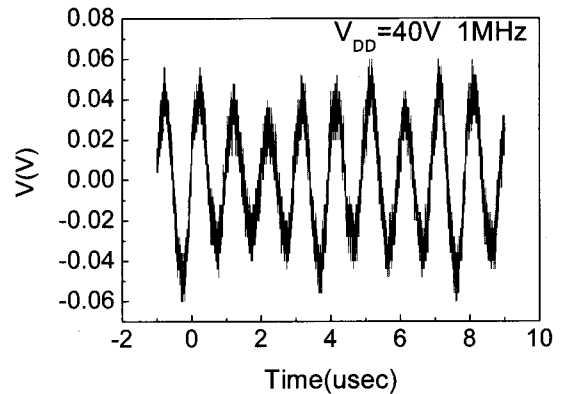


그림 7. 5단 링 발진기 발진 특성
Fig. 7. 5-stage ring oscillator working at 40V.

은 문제점이 있는데 이는 OTFT 기반 링 발진기 회로는 OTFT의 낮은 이동도, 저항, overlap capacitance 등 요소 때문에 불가피하게 인버터 각 단의 출력신호는 충전방전에 의한 지연시간을 가지게 되며 링 발진기는 낮은 발진특성을 보이게 된다. 동작 주파수와 채널길이 및 전하이동도와와의 상호관계는 다음 식에서 알 수 있다.

$$f = \frac{a}{2\pi} \frac{V_{DS}}{L^2} \mu \left(1 - R_S V_{DS} \mu C_i \frac{W}{L} \right)$$

여기서

a : correction factor due to overlap capacitance

R_S : series resistance

C_i : gate capacitance

위의 식으로부터 13.56MHz (지연시간 < 74nsec)의 RFID 태그에 유기소자를 응용하려면 V_{ds}=40V, 이동도 μ = 0.5cm²/V·sec이며 기타 기생요소를 고려하지 않을 때 적어도 채널길이는 4.8μm이하여야 하며 저항 및 capacitor 등 기생요소를 고려할 경우 이보다도 훨씬 적은 nm급 채널을 형성하여야 함을 알 수 있다. 만약 채널길이를 수 μm 로 유지하려면 소자의 이동도를 높이거나 인가 전압을 높여야 한다. 그러나 현실적으로 V_{DD}를 높이면 회로의 전력소모가 높아지게 되는 문제점이

표 2. 동작주파수와 OTFT 성능 관계

Table 2. Operation frequency depends on OTFT characteristics.

Channel L(μm)	f(Hz)	μ(cm ² /V-s)
20	125K	0.25
	13.56M	27
5	125K	0.016
	13.56M	1.7

있다. 따라서 저항, capacitor 등 기생요소를 최대한 줄이면서 이동도가 $\mu = 1\text{cm}^2/V \cdot \text{sec}$ 이상인 성능이 좋은 OTFT가 개발되어야만 13.56MHz RFID tag에 적용이 가능하다. 표 2에 기생요소를 고려하지 않았을 때 동작주파수와 전하이동도, 채널길이와의 관계를 표시하였다.

(5) 정류기

정류기의 성능 측정은 파형발생기로 사인파를 발생하여 정류기의 입력단에 입력하고 오실로스코프로 출력단의 정류파형을 관찰하였다. 입력신호에 대한 출력특성 측정 결과는 그림 8에 보여주고 있듯이 10V AC 입력에 대해 4V 정류 전압이 출력을 보이고 있으나 ripple이 다소 크게 나타났다. 이는 정류기 회로에 사용된 OTFT-connect diode가 두 개 있고 스위칭용 OTFT가 두 개로 총 4개의 OTFT가 있는데 비록 동시에 제작된 소자라 할지라도 문턱전압이 균일하지 않기 때문에 한 개의 다이오드가 도통되었을 때 다른 다이오드가 차단되지 못하고 두 개의 다이오드가 동시에 동작하면서 회로의 오동작을 일으키기 때문인 것으로 판단된다. 따라서 소자제작공정을 향상하여 소자의 성능 안정화 및 균일화가 요구된다.

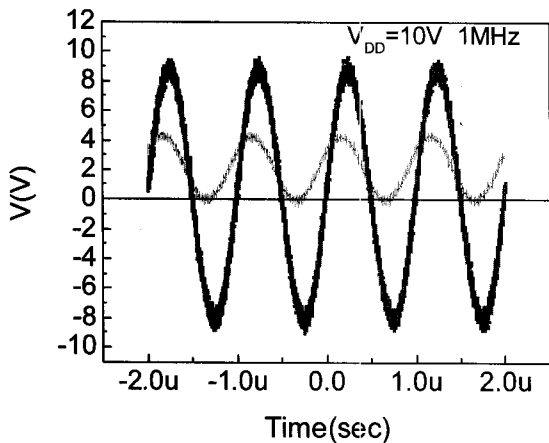


그림 8. OTFT 기반 정류기 정류특성
Fig. 8. Characteristics of OTFT based rectifier.

III. 결 론

이와 같이 OTFT를 이용한 집적회로를 설계 제작하고 그 동작특성을 확인함으로써 OTFT를 이용한 초저가 RFID 태그의 실현이 충분히 가능하다고 판단된다. 그러나 아직 회로의 응답속도가 낮고 발진주파수가 낮

은 등 문제점이 있다. 이것은 소스와 게이트 전극 사이의 중첩을 최소화하여 기생성분을 줄이는 보다 정밀한 형상화 공정과 접촉저항을 최소화하는 공정 개발이 필요하다. 이외에 현재 OTFT에서 이슈가 되고 있는 동작 중 문턱전압의 이동은 디지털회로에서는 치명적인 문제이므로 상용화를 위해서 반드시 해결 되어야 한다.

참 고 문 헌

- [1] Hagen Klauk, Marcus Halik, Ute Zschieschang, Florian Eder, Gunter Schmid, "Pentacene organic transistors and ring oscillators on glass and on flexible polymeric substrates", *Applied Physics Letters*, Vol. 82, No. 23, p. 4175 (2003)
- [2] Hyun Sook Byun, Yong-Xian Xu, Chung Kun Song, "Fabrication of high performance thin film transistors using poly(4vinylphenol) as the gate insulator on polyethyleneterephthalate substrates", *Thin solid films*, Vol. 493, p. 278 (2005)
- [3] Peter Harrop and Raghu Das, "Chipless RFID Forecasts, Technologies & Players 2006-2016", IDTechEx (2006)
- [4] E. Cantatore, T. C. T. Geuns, A. F. A. Gruijthuisen, G. H. Gelinck, S. Drews, D. M. de Leeuw, "A 13.56MHz RFID System based on Organic Transponders", *2006 ISSCC*, 15.2, San Francisco, U.S.A., (2006. 2)
- [5] P. F. Baude, D. A. Ender, M. A. Haase, T. W. Kelley, D. V. Muyres, and S. D. Theiss, "Pentacene-based radio-frequency identification circuitry", *Applied Physics Letters*, Vol. 82, Issue 22, p. 3964 (2003)
- [6] Wolfgang Mildner, "Printed 13.56MHz RF tags", *2006 Organic Electronics Conference and Exhibition*, Frankfurt, Germany (2006. 9)
- [7] Klaus Dimmler, "Circuits in Organic Technologies : Charge Transport and Fabrication of oFET", *Organic RFID Conference 2005*, San diego, USA (2005. 10)

저 자 소 개



허 영 현(정회원)

1995년 중국 중앙민족대학교
전자공학과 학사 졸업.
2003년 동아대학교 전자공학과
석사 졸업.
2007년 동아대학교 전자공학과
박사 졸업.

2007년 현재 동아대학교 미디어디바이스연구센터
선임연구원

<주관심분야 : 유기전자소자, OTFT, Flexible
Display, Organic Integrated Circuits>



황 성 범(정회원)

1986년 동아대학교
전자공학과 학사 졸업.
1988년 동아대학교
전자공학과 석사 졸업.
1997년 동아대학교
전자공학과 박사 졸업.

1991년~현재 경남정보대학 정보통신계열 교수
<주관심분야 : 무선통신, RFIC 설계, 반도체>



송 정 근(정회원)

1980년 서울대학교
전자공학과 학사 졸업.
1984년 서울대학교
전자공학과 석사 졸업.
1992년 University of Cincinnati
전자공학과 박사 졸업.

1992년~현재 동아대학교 전자공학과 교수

<주관심분야 : 나노소자, 유기전자소자, Flexible
Display, Organic Integrated Circuits, 분자소자>