

반도체 나노와이어의 최신 기술동향

글 _ 이 준 응 · KISTI 전문연구위원 · dalmaioikr@resear.re.kr

1/ 머리말

20세기 후반에 등장한 나노기술(NT, nano-technology)은 정보기술(IT), 바이오기술(BT)과 더불어서 21세기에 제3의 산업혁명을 가져올 것이라는 기대 때문에 전 세계 과학자들의 마음을 사로잡고 있다. 물질의 크기가 100nm(1nm=10⁻⁹m) 이하를 다루는 나노기술은 이미 20세기 초에 노벨상 수상자인 미국의 물리학자 파인만 교수에 의해서 그 도래가 예측되었지만, 실제로는 1980년대 초에 주사전자 현미경의 출현으로 물질의 미시 세계를 관찰할 수 있는 수단이 확보됨으로서 나노기술이 등장할 수 있는 발판이 마련되었고, 좀 더 직접적으로는 1991년 일본 NEC사의 Ijima에 의해서 탄소나노튜브가 발견됨으로서 나노물질을 다루는 나노과학·기술의 시대가 열렸다고 보는 것이 대부분의 전문가들의 의견이다.

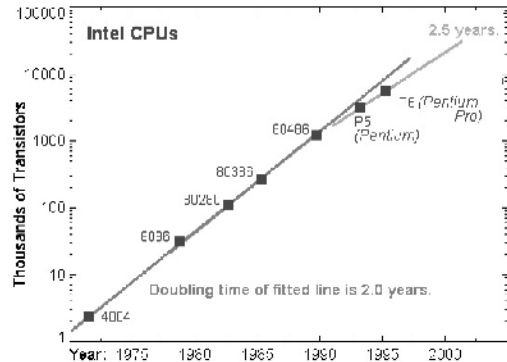
실험실에서 다룰 수 있는 물질의 크기가 마이크로미터에서 나노미터로 접어들면서 과학자들이 특별하게 흥분하는 이유는 모든 물질은 마이크로미터 크기까지로 작아져도 벌크 물질의 물리적 특성들이 대부분 그대로 유지되지만, 나노미터 크기가 되면 우리가 그동안 경험하지 못했던 새로운 물리적 특성들이 발현되는데, 바로 이러한 새로운 특성들을 이용해서 나노미터 크기의 다양한 나노디바이스들을 창생 할 수 있는 가능성이 열렸기 때문이다. 이러한 이유 때문에 미국을 위시해서 일본, EU, 중국, 우리나라 등 전 세계 많은 나라들은 나노기술을 국가 주요 핵심기술로 지정하고 이 기술의 연구·개발을 지원하기 위해서 관련 법규를 제정해서 이를 바탕으로 엄청난 예산을 투자해서 적극 지원하는 등 전 세계는 지금 나노기술을 놓고 치열한 기술경쟁을 벌이고 있는 실정이다.

나노기술은 나노물질을 다루는 분야로서, 거대분자(macro molecule), 양자점(quantum dot)과 같은 영차원 나노입자, 나노와이어(nanowire), 나노막대(nanorod), 나노리본(nanoribbon) 등과 같은 직경이 100nm 이하의 일차원 구조의 나노물질 및 나노박막과 기타 100nm 이하의 나노구조물들로 분류된다. 이 중 일차원 구조의 탄소나노튜브의 독특한 전기적 특성을 이용해서 전자소자들을 조립하는 연구가 계기가 되어서 일차원구조의 나노물질이 미래의 전자디바이스들의 기본 빌딩블럭이 될 수 있는지를 확인하기 위한 많은 연구가 진행되고 있다.





일차원 구조의 나노물질로 조립된 전자·광학디바이스들의 출현 가능성은 이 기술이 실용화 될 경우 우리의 일상생활을 엄청나게 변화시킬 수 있다는 잠재성 때문에 많은 과학자들을 흥분시키고 있다. 우리가 현재 누리고 있는 IT기술의 열매는 주로 실리콘을 바탕으로 하는 전자디바이스의 소형화기술 덕분인데, 소위 리소그래피기술로 대변되는 이러한 소형화 추세는 1965년 Intel의 공동 창업자인 Moore에 의해 예견된 대로 이제 그 한계점에 다가가고 있다는 것이 대부분의 전문가들의 일치된 의견이다. 따라서 바로 지금이 이러한 기술적 장벽을 뛰어 넘을 수 있는 획기적인 새로운 기술의 등장이 절실하게 요구되는 시점이다. 이렇게 새로운 기술이 절박하게 요구되는 시점에서 일차원 구조의 나노물질들이 새로운 전자 디바이스의 기본 빌딩블럭이 될 수 있다는 가능성이 속속 입증되면서 많은 과학자들의 집중적인 관심의 대상이 되고 있는 것이다.

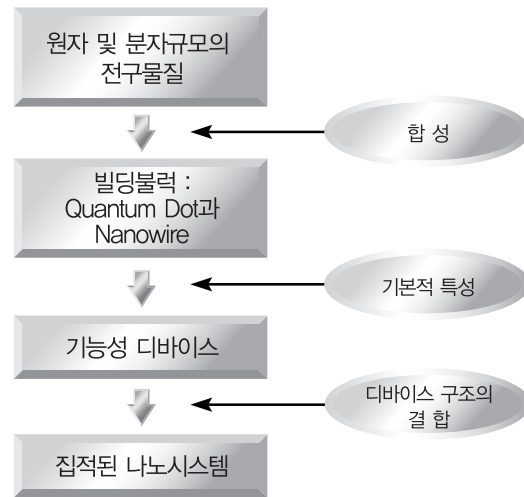


〈Moore의 법칙에 따르는 Intel사의 CPU 변화 추세〉

2/ 일차원 구조의 나노물질

가. 개요

앞에서 언급한대로 나노와이어, 나노벨트, 나노리본 및 나노막대 등은 최근 수 년 간 연구계의 가장 큰 관심을 끌어난 일차원 구조의 나노물질들이다. 탄소 화합물이 아닌 이들 일차원구조의 나노물질들은 대단히 우수한 전기적, 광학적, 기계적, 열적 특성을 나타내기 때문에 화학 및 생물학적 센서를 위시해서 전계효과(電界效果) 트랜지스터(FET, field effect transistor), 발광 다이오드(LED, light emitting diode), 논리 회로(logic circuit) 등과 같은 다양한 종류의 나노 디바이스들의 기초 빌딩블럭이 될 수 있다. 그렇기 때문에 반도체 나노와이어(semiconductor nanowire)로부터 조립된 나노회로의 등장을 미국의 SCIENCE지는 '2001년의 획기적인 과학적 성과'로 선정했고, 영국의 Nature지는 2002년에 나노와이어, 나노막대와 나노위스커(nano-whisker) 등을 나노 기술에서 가장 중요한 물질이라고 주장하는 논문을 게재한바 있다.



〈bottom-up 기술로 기능성 나노시스템을 구현하기 위해서 해결해야할 문제들(네모)과 관련 연구 분야(타원)〉

나노기술 분야 연구에서 과학자들이 가장 주목하고 있는 점은 나노미터 크기로부터 발현되는 새로운 물리적 현상과 아울러서 나노미터 크기의 구조를 조립할 수 있는 기술들이 등장함으로써 지금까지 가능하지 않았던 높은 집적밀도(integration density)를 갖는 전자 디바이스의 구현이 가능해 질 수도 있다는 사실이다. 어떤 디바이스를 소형으로 만드는 데는 소위 top-





down과 bottom-up 두 가지 방법으로 접근할 수 있는데, 그 동안 실리콘에 바탕을 둔 반도체 칩 제조방법으로 대표되는 리소그래피방법이 top-down 방법의 대표적인 예이다. 그러나 리소그래피 기술은 Moore가 예측한 대로 디바이스의 크기가 작아질수록 제조비용이 기하급수적으로 증가하여 앞으로 10~5년 내에 한계에 도달할 전망이다. 반면에 우리 인체와 같은 거대한 시스템이 단백질과 기타 거대 분자들로부터 조립되어 이루어 지듯이 기능성(functionality)을 갖는 전자 시스템도 나노미터 규모의 빌딩블럭으로부터 조립할 수 있다는 개념이 바로 bottom-up 방식이다. 이러한 bottom-up 개념은 기존의 top-down 기술의 한계를 훨씬 뛰어 넘을 수 있다는 가능성 때문에 나노미터 규모의 빌딩블럭, 특히 일차원 구조의 나노물질들이 관심의 대상으로 떠오르고 있고, 특히 전기적으로 반도체 특성을 갖는 반도체 나노와이어가 더욱 각광을 받고 있다.

나. 일차원구조의 나노 빌딩블럭

(1) 단일벽 탄소나노튜브 (Single-walled carbon nanotube, SWNT)

단일벽 탄소나노튜브는 튜브의 직경과 튜브의 나선도(螺旋度, helicity)에 따라서 전기적으로 금속 또는 반도체 특성이 나타난다. 따라서 단일벽 탄소나노튜브의 이러한 전자적 특성을 이용해서 나노전자 시스템에 응용할 수 있는 가능성이 열렸는데, 예를 들면 SWNT를 이용해서 상온에서 작동하는 전계효과 트랜지스터(FET), 다이오드, 논리회로 등이 조립된 바 있다. 그러나 나노디바이스의 빌딩블럭으로 사용된 SWNT가 반도체 특성을 갖는지 또는 금속성인지에 따라서 조립된 디바이스의 특성이 무작위(無作為)적으로 나타나기 때문에 SWNT를 이용해서 다양한 나노 전자디바이스들을 조립할 수 있다는 개념증명 단계를 벗어나지 못하고 있는 실정이다. 설혹 SWNT를 대량으로 합성하는데 성공한다 하더라도 반도체 특성과 금속 특성의 나노튜브를 효과적으로 분리할 수 있는 기술이 개발되어야만 SWNT가 나노디바이스의 빌딩블럭으로 각광을 받을 수 있겠으나, 유감스럽게도 2005년 현재 그러한 기술은 아직 개발되지 못하고 있는 실정이다.

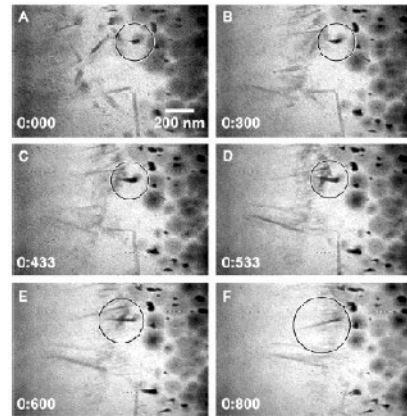
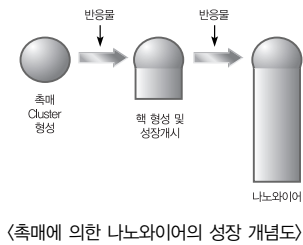
(2) 반도체 나노와이어(semiconductor nanowires)

또 다른 종류의 일차원 구조의 나노물질인 반도체 나노와이어는 탄소나노튜브와는 대조적으로 순수한 단결정(單結晶) 형태로 합성할 수 있고, 결정의 성장과정에서 조성, 직경, 길이 등과 같은 거의 모든 주요 파라미터들을 원하는 대로 조절할 수 있다는 장점이 있다. 따라서 현재로서는 반도체 나노와이어가 나노디바이스를 조립할 수 있는 가장 확실한 빌딩블럭이 될 수 있다고 판단되기 때문에 반도체 나노와이어를 이용해서 다양한 종류의 디바이스를 구현하는 방법들이 활발하게 모색되고 있다. 예를 들면, 반도체 나노와이어를 사용해서 나노미터 크기의 FET, p-n 다이오드, BJT (bipolar junction transistor), 주파수 전환기(inverter), 논리 게이트(logic gate) 및 기본적인 디지털 연산(演算)을 수행하는 컴퓨터 회로 등이 조립된 바 있다. 앞에서 설명한 대로 나노와이어는 나노튜브와는 달리 합성과정에서 크기, 계면특성 및 전자적 특성을 정확하게 조절할 수 있고, 이렇게 합성된 나노와이어들을 이용해서 다량의 병렬조립(parallel assembly)이 가능하기 때문에 나노와이어, 특히 반도체 나노와이어는 나노디바이스를 구현할 수 있는 가장 확실한 소재가 될 것이 거의 확실해 보인다.



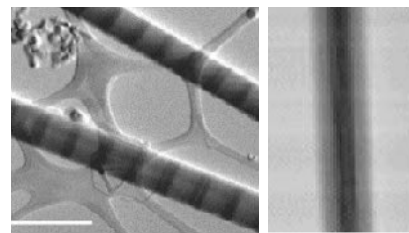
3 반도체 나노와이어의 합성

나노와이어는 크게 단일 성분으로 이루어진 것과 구조상 두 가지 이상의 성분으로 이루어진 헤테로구조(hetero-structure)의 나노와이어로 구분된다. 이 두 가지 나노와이어의 합성은 대개 동일한 방법을 사용해서 와이어를 성장시키지만 다만 헤테로 나노와이어의 경우 합성과정에서 원료 물질을 교환해 주는 등의 좀 더 복잡한 과정이 관여되는 것이 다를 뿐이다. 반도체 나노와이어는 보통 기-액-고상(VLS) 방법에 의해서 합성되는데, 이 방법은 1차원의 단결정 나노와이어로 성장시키기 위해서 금속 촉매를 사용하는 방법으로서 나노와이어를 합성하는 가장 강력한 수단이 되고 있다.



〈GaN 나노와이어 결정이 성장하는 연속 장면〉

이 방법은 고분자 물질의 합성에서 단량체(monomer)를 첨가해서 폴리머 사슬로 성장시키는 것과 같은 개념으로서, 나노클러스터(nano-cluster) 또는 나노 규모의 방울로 이루어진 촉매 물질에 반응 물질을 흡착시켜 일차원으로 성장시키는 기술이다. 와이어로 성장하는 도중에 반응물질의 종류를 바꿔주면 헤테로구조의 나노와이어를 합성할 수 있다. 즉, 일단 한 성분의 나노와이어가 축 방향으로 어느 정도 성장한 다음, 새로운 반도체 물질의 증기를 도입했을 때, 이 증기가 고체의 와이어 표면보다는 금속-반도체 합금용액으로 선택적으로 흡착이 일어난다면, 이 새로운 반도체 성분이 계속해서 와이어로 성장해서 헤테로구조의 와이어로 성장하게 된다. 반면에 새롭게 도입되는 전구물질의 증기가 촉매 표면보다는 반도체 나노와이어 표면으로 흡착된다면 원래의 나노와이어 표면위에 셸을 형성하게 되어 결국은 코어-셸(core-shell) 구조로 성장하게 된다.



〈축방향의 Si/SiGe 헤테로 나노와이어(좌)
원주방향의 Ge-Si core-shell 나노와이어(우)〉

4 반도체나노와이어의 전자·광학적 응용

가. 개요

전자장치들의 크기가 급속하게 서브마이크론 크기로 줄어들어 따라서 컴퓨터의 처리능력이 증대되고 동시에 비용 또한 획기적으로 줄어들고 있다. 현재 단일벽 탄소나노튜브(SWNT)가 전계 트랜지스터(FET), 다이오드 및 논리회로 등에 응용되는 연구가 활발하게 진행되고 있으나, 이러한 나노튜브 빌딩블럭들의 반도체특성과 금속특성을 조절할 수 있는 기술이 아직은 확보되어 있지 않고, 또한 개개의 나노튜브들을 조작하기가 대단히 어렵기 때문에 탄소나노튜브를 이용해서 원하는 기능을 갖는 디바이스로 조립되는 것이 무작위적이고 따라서 고도로 집적된 나노회로를

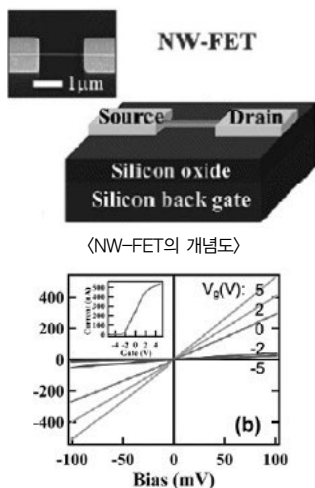
<http://nanostructures.phys.polymtl.ca>



구현하기 위해서는 이러한 기술적인 장벽들이 해결되어야한다.

반면에 반도체나노와이어는 고도로 다양한 종류와 크기의 구조를 갖는 대단히 중요한 반도체 물질이다. 탄소나노튜브와는 대조적으로 화학적 조성, 직경, 길이, 도핑/전자적 특성 등과 같이 중요한 물리적 파라미터들이 정교하게 조절된 반도체나노와이어 단결정을 재현성 있게 합성할 수 있기 때문에 반도체나노와이어야말로 가장 확실한 나노 규모의 빌딩블록이라고 보여지며, 따라서 합성과정에서 원하는 물리적 특성을 갖도록 합성된 나노와이어는 광범위한 종류의 나노 디바이스의 조립을 가능하게 하는 기본 소재가 될 수 있다고 말할 수 있다. 현재 반도체나노와이어를 이용해서 연구되고 있는 장치들의 예를 들어보면, 나노와이어가 교차된 p-n 다이오드, 나노-FET, 나노 논리게이트와 컴퓨터회로, 나노규모의 LED, 레이저 등을 포함하는 광전자 디바이스 등 일련의 전자 장치들을 결합하는 빌딩블록으로 이용되고 있다.

나. 반도체나노와이어 특성을 활용한 전자·광학소자의 조립



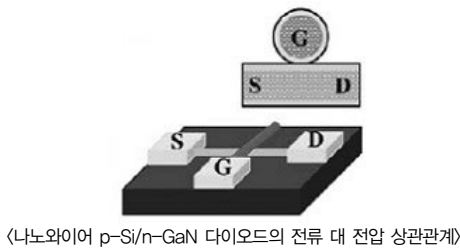
〈n-타입 InP NW-FET의 SD 전류와 바이어스 전압〉

(1) 개요

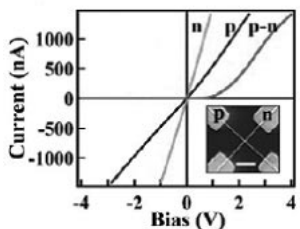
나노와이어의 기본적인 전자적 특성은 나노와이어로부터 조립한 전계 트랜지스터(NW-FET)의 전기전달특성으로부터 규명할 수 있다. 하버드 대학교 Lieber 그룹은 반도체나노와이어 서스펜션을 SiO₂ 기판 상에 분산시킨 다음 전자빔 리소그래피 방법으로 소스와 드레인의 전극을 접합시켜 NW-FET를 만들어서 전기전달특성을 측정해 본 결과 이들 반도체나노와이어가 나노미터 크기의 전계트랜지스터가 될 수 있다는 사실을 입증하였다. 이들은 n 및 p-타입의 InP 나노와이어를 합성해서 NW-FET를 만든 다음 전류(I) 대 V_{SD}(소스-드레인 전압)과 전류 대 V_g(게이트 전압) 등을 측정해서 NW-FET의 전기전달특성을 관찰해 본 결과 V_g를 변화시키면 반도체나노와이어의 정전기 퍼텐셜이 변하고 따라서 캐리어 농도와 나노와이어의 전도도가 변조된다는 사실을 발견하였다.

(2) 나노와이어를 교차시킨 다이오드와 트랜지스터

나노와이어가 교차된 구조는 디바이스의 크기를 나노미터 수준으로 쉽게 축소할 수 있기 때문에 이상적인 형상이 될 수 있을 뿐만 아니라 다이오드나 트랜지스터와 같이 디바이스의 핵심 소자가 될 수 있기 때문에 중요한 의미가 있다. 예를 들면 p-Si/n-Si, p-InP/n-InP, p-InP/n-CdS, p-Si/n-GaN 등과 같이 교차된 나노와이어 시스템의 경우에서 볼 수 있듯이 p와 n타입의 나노와이어를 교차시키면 p-n다이오드가 된다. 이렇게 교차된 접합구조물의 전기적 특성을 측정해 본 결과 접합을 통해서 전류의 정류작용과 함께 각 개의 나노와이어에서 선형적인 전류 특성이 관찰됨으로서 반도체 나노와이어의 교차된 접합구조가 p-n다이오드를 형성한다는 사실이 입증되었다.



〈나노와이어 p-Si/n-GaN 다이오드의 전류 대 전압 상관관계〉



〈교차된 나노와이어 전계트랜지스터의 개념도〉



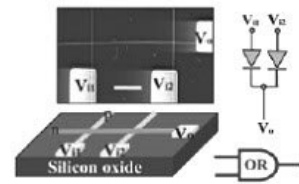


(3) 나노와이어로 조립한 논리게이트

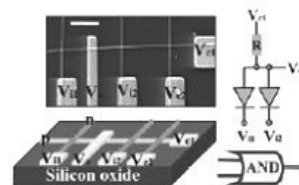
p-Si와 n-GaN 나노와이어를 교차시켜서 cNW p-n 다이오드와 FET를 조립할 수 있다는 것은 이를 이용해서 논리게이트와 같은 좀 더 복잡한 기능을 갖는 전자회로를 만들 수 있다는 것을 의미한다. 입력되는 논리 요구조건이 만족될 때 'logic-1' 또는 'logic-0' 을 출력하는 논리게이트는 현재의 컴퓨터 시스템에서 핵심적인 하드웨어를 구성한다. 이러한 논리회로에는 주로 다이오드와 트랜지스터가 두 개의 기본 소자로 사용되는데, 현재의 컴퓨터 시스템에서는 전압이득(voltage gain)을 출력하는 트랜지스터가 더 많이 이용된다.

그러나 경우에 따라서는 다이오드가 더 유용할 때도 있는데, 다이오드는 기본적으로 두 개의 터미널만이 있기 때문에 나노미터 규모의 전자 장치를 조립할 경우 세 개의 터미널이 있는 트랜지스터보다 회로 구조를 좀 더 단순화시킬 수가 있기 때문이다. 또한 논리회로에 다이오드와 트랜지스터를 결합하면 디바이스의 구조는 단순화시키면서 높은 전압이득을 얻을 수 있다는 장점이 있다.

한 예로 2(p)×1(n) cNW p-n 다이오드를 사용한 두 개의 입력을 갖는 'OR' 게이트의 경우 이 회로의 두 개 중 하나의 p-NW에 높은 입력을 걸어주면 n-NW에 높은 출력값이 나타나게 된다. 따라서 두 개의 입력이 모두 낮을 경우에만 낮은 출력값을 얻을 수 있기 때문에 이 회로는 기존의 'OR' 게이트와 동일한 기능을 한다. 이 같은 개념을 확장하면 cNW 다이오드와 cNW-FET를 조합하여 'AND' 나 'NOR' 논리 게이트도 만들 수 있다.



〈나노와이어로 조립한 나노 논리회로 'OR' 게이트〉

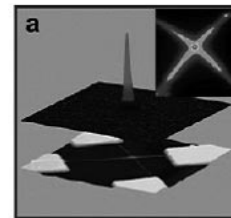


〈나노와이어로 조립한 나노 논리회로 'AND' 게이트〉

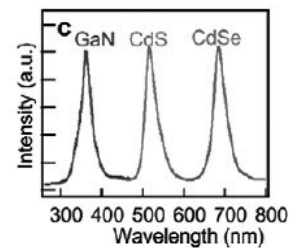
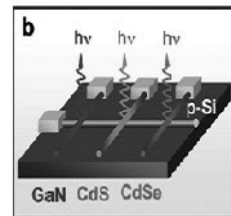
(4) 나노와이어로 조립된 나노광학 디바이스

위에서 설명한 나노미터 규모의 전자장치들 외에도 다양한 종류의 III-V족 및 II-VI족 반도체-반도체 나노와이어들은 광학적 특성을 나타내는 다양한 종류의 초소형 광학(photronics) 및 광전자(optoelec-tronics)장치의 빌딩블럭이 될 수 있다는 점 때문에 대단히 큰 각광을 받고 있다. 여기에는 나노미터 규모의 LED, 다이오드 어레이, 나노와이어 광도파관(wave guide) 광공진기(cavity) 및 레이저 장치들이 포함된다. 나노와이어로부터 나노미터 규모의 LED 및 다이오드 어레이를 만들 수 있다. 즉, p-타입과 n-타입의 나노와이어를 교차시키면 p-n 다이오드를 얻을 수 있기 때문에 InP와 같이 직접밴드갭(direct bandgap) 반도체 물질들로부터 LED나 레이저 다이오드(LD)와 같은 광전자 디바이스의 핵심 소자인 p-n 다이오드를 만들 수 있다.

p-Si 나노와이어에 GaN, CdS, CdSe 등의 반도체 나노와이어를 교차시켜 1(p-Si)×3 (GaN, CdS, CdSe) p-n 접합을 조립해서 바이어스 전압을 인가했을 때 세 개의 서로 다른 접합으로부터



〈교차된 InP 나노와이어 LED〉



〈p-Si와 n-GaN, n-Cds 및 n-CdSe로 이루어진 나노 LED 어레이(상)의 다중색 스펙트럼(하)〉





각각 365, 510, 690nm 파장의 빛이 방출되는 현상이 관찰되었는데, 이 값들은 각 물질들의 띠끝방사(band-edge emission) 파장과 거의 일치한다. 교차된 접합들로부터 방출되는 빛의 파장은 청색이동을 하는데, 이러한 청색이동은 다른 원인도 있지만, 주로 엑시톤(exciton)의 양자구속효과로 인해서 발현되는 것으로 해석된다.

GaN 나노와이어와 Si 나노와이어로 p-n 다이오드를 결합시킨 다음 또 한 가닥의 GaN 나노와이어가 게이트 역할을 하는 트랜지스터 구조를 조립해서 전류 대 방출되는 빛의 세기를 게이트 전압의 변화에 따라 측정해보면 전압을 높여주면 FET의 공핍층 형성으로 전류가 급격하게 감소하는 현상과 아울러서 방사되는 빛도 게이트 전압이 높아지면 강도가 낮아지는 현상을 관찰할 수 있다. 따라서 이러한 현상을 이용하면 적은 전압 변화에도 민감하게 반응하는 나노규모의 스위치를 만들 수 있는 가능성이 있고, 나노 크기의 FET를 사용해서 나노 LED를 끄고 켜는 스위치로 이용할 수 있을 것이다.

(5) 나노와이어 광도파관, Fabry-Perot 광공진기 및 레이저

고도로 집적된 광학 회로를 구현하기 위해서는 LED 외에도 나노 규모의 광도파관(optical waveguide), 광공진기(optical cavity) 및 레이저와 같은 소자들이 필수적인데, 반도체 나노와이어 한 가닥, 한 가닥들은 그 자체가 광도파관, 광공진기 및 레이저광을 방출하는 매질의 기능을 할 수 있다. 또한 나노와이어의 끝 부분이 갈라져 있으면, 이 갈라진 부분이 빛을 반사해서 증폭시키는 소위 Fabry-Perot 광공진기가 될 수 있다. 실제로 끝이 갈라진 CdS 나노와이어의 광발광을 측정해 본 결과 끝 부분에서 방출되는 빛이 증폭된다는 사실이 관찰됨으로서 나노와이어가 광도파관의 기능과 함께 갈라진 부분에서 광 공진효과도 얻을 수 있다는 사실이 입증된 바 있다.

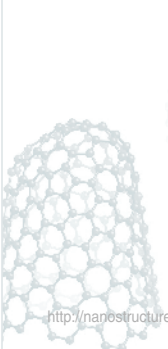
(6) 에너지 여기원(excitation sources)으로서 나노광학장치

UV로부터 근적외선에 이르는 가시광선 영역대의 파장을 조절할 수 있는 나노미터 크기의 광원을 조립할 수 있다는 것은 광통신, 화학/생물학센서 및 의학적 진단 장치들을 칩 크기로 축소시킬 수 있다는 점에서 주목을 받고 있다. 예를 들면, 교차된 나노와이어로 만들어진 나노 LED에서 방출되는 국소적인 전기발광에 의해서 100W/m² 이상의 근접장전력밀도(near-field power density)가 발생되는데, 이만한 에너지는 분자나 나노입자 발색단(chromophores)을 여기 시키는데 충분하다.

5 결론

21세기에 들어선 지금 나노기술은 IT, BT에 이어서 인류의 삶의 질을 개선할 수 있는 기술로 인정되어 우리나라를 위시해서 전 세계 과학 강국들이 치열한 기술경쟁을 벌이고 있는 분야 중 하나이다.

나노기술의 기본이 되는 나노물질은 영차원(나노입자), 1차원(나노막대, 나노리본 및 나노와이어), 2차원나노물질(나노박막) 및 기타 나노규모의 3차원 구조물들로 분류되는데, 이 중 일차원의 나노와이어가 앞으로 실리콘기술의 한계를 극복할 수 있는 기초 소재가 될 수 있다는 가능성 때문에 과학자들의 관심의 대상이 되고 있다. 1차원 나노와이어 중에서도 전기적으로 반도체




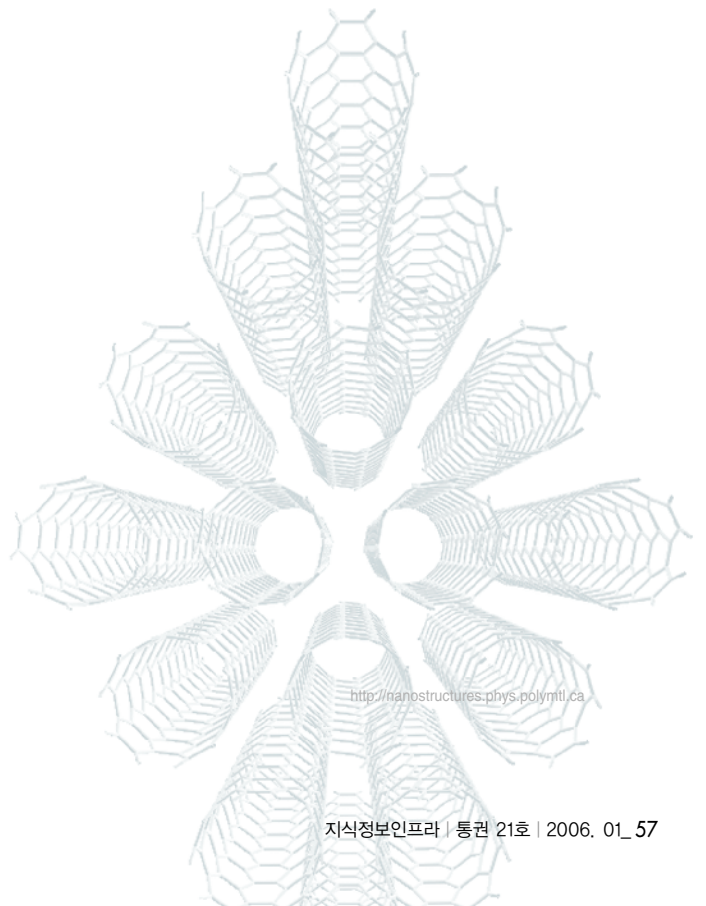
<http://nanostructures.phys.polymtl.ca>





특성을 갖는 나노와이어는 나노미터 규모의 다이오드, FET 등과 같은 전자소자들의 기본 소재가 될 수 있다는 가능성이 대두되면서 최고 권위의 과학 잡지인 Nature와 SCIENCE 등은 반도체 나노와이어를 나노기술에서 가장 중요한 물질로 인정하고 있다.

현재 우리나라를 포함해서 전 세계에서 빈번하게 개최되고 있는 나노기술 관련 학회, 심포지엄 등에서 항상 크게 내세우는 장밋빛 전망들은 결국 반도체나노와이어를 얼마나 재현성 있게 대량으로 합성해서 이를 전자디바이스의 소자로 정교하게 구현할 수 있는지 여부에 달려 있다고 보아도 과언이 아니다. 우리나라도 나노기술을 차세대국가전략기술로 선정하고 이를 근거로 '나노기술촉진법'을 제정해서 년간 약 1,000억원의 예산을 지원하고 있다. 이러한 정부의 전폭적인 지원 하에 서울대학교, KAIST, 포항공대 등에서는 나노소자, 나노소재, 나노공정 및 나노융합 분야의 주요 프로젝트를 수행하고 있고, 특히 포항공대는 '세계 최고 Nanowire 제조 기술개발' 프로젝트를 수행하고 있는 등 우리나라의 나노기술 수준은 세계 7위권 이내라고 판단된다. 그러나 본문에서도 언급한대로 반도체나노기술의 핵심이 나노와이어의 설계, 합성 및 소자의 조립이라는 관점에서 볼 때, 우리나라 연구기관들은 나노와이어의 조립 등과 같은 합성에 치중하는 경향을 보이고 있어 가장 중요한 핵심기술인 조립과 관련된 연구는 활발하지 못한 것으로 조사되었는데, 현재 미국 하버드대학교가 이 분야에서 상당한 진전을 보이고 있다는 점을 감안한다면 우리나라 과학자들이 합성과 관련된 제조 분야에만 치중하는 현재 연구추세를 재점검해 볼 필요가 있다고 판단된다. 



<http://nanostructures.phys.polymtl.ca>