

CeO₂ 단일 완충층을 이용한 SmBCO 초전도체이프 제조

Fabrication of SmBCO coated conductors using CeO₂ single buffer layers

김태형*, 김호섭*, 하홍수*, 오상수*, 양주생*, 하동우*, 송규정*, 이남진*, 정예현**, 박경채***

Tae-Hyung Kim*, Ho Sup Kim*, Hong-Soo Ha*, Sang-Soo Oh*, Ju-Sang Yang*,
Dong-Woo Ha*, Kyu-Jeong Song*, Nam-Jin Lee*, Ye-Hyun Jung**, Kyung-Chae Park***

Abstract: Simplification of the buffer architecture in the fabrication of coated conductors is required because the deposition of multi-layers leads to a longer production time and a higher cost of coated conductors. In this study, a single layered buffer deposition of CeO₂ for low cost coated conductors has been tried using thermal evaporation technique. 100nm-thick CeO₂ layers deposited by thermal evaporation were found to act as a diffusion layer. 0.4μm-thick SmBCO superconducting layers were deposited by thermal co-evaporation on the CeO₂ buffered Ni-W substrate. Critical current of 55.4 A/cm² was obtained for the SmBCO coated conductors.

Key Words: single buffer layer, CeO₂, SmBCO.

1. 서 론

2세대 고온초전도 테이프 제조기술은 급속도로 발전되어 상용화급 초전도 성능을 보이는 초전도선재가 보고되고 있으며 미국 AMSC 및 독일 Theva에서 현재 초전도 선재를 판매하고 있다. 그러나 고온초전도선재 가격은 비교적 높아서 연구용으로 제한적으로 사용되고 있다.

초전도선재가 다양한 응용기기에 사용되기 위해서는 초전도성능 뿐만 아니라 선재가격의 하락이 필수적으로 동반되어야 한다. 초전도 선재를 제조하기 위한 공정은 크게 물리적 방법과 화학적방법이 있다. 물리적 방법으로 PLD, Thermal Evaporation, Sputter등이 있으며 화학적 방법으로 MOD, MOCVD등의 방법이 있다. PLD법은 높은 성능을 보이는 초전도선재의 제조가 가능한 공정으로 알려져 있으나, 반면에 제조단가가 높다는 단점을 가지고 있다. Thermal Evaporation법은 대면적 증착이 가능하므로 제조단가를 낮출 수 있고 제조 공정속도를 높일 수 있는 장점이 있다.

본 연구에서는 제조시 경제적으로 유리한 공정인 Induction heating system의 Thermal evaporation

증착법을 이용하여 완충층 및 초전도층을 증착하였다. 일반적으로 RABiTS 텍스처된 금속기판을 이용한 완충층의 일반적인 기본구조는 CeO₂/YSZ/CeO₂ 혹은 CeO₂/YSZ/Y₂O₃의 다층박막구조를 가지고 있다. 이러한 다층박막을 구성하고 있는 각층은 역할에 따라 Seed layer, Diffusion barrier layer, Capping layer라고 명명된다. Seed layer는 금속기판의 결정 배향성을 증착층에 전달하는 역할을 한다. Diffusion barrier layer는 금속기판을 구성하는 원자가 초전도층으로 확산하여 침투하는 것을 방지하는 역할을 한다. 보통 Seed layer가 Diffusion barrier 역할을 감당하지 못할 때 필수적으로 Diffusion barrier layer를 증착하여야 한다. Capping layer는 초전도층과 격자상수가 비슷하고 초전도층과 화학적 반응을 하지 않는 화합물이어야 한다[1-2]. 다층박막 완충층을 단일박막 완충층으로 대체하면 제조공정 시간 단축 및 공정비용 저감효과를 기대할 수 있다. CeO₂를 단일 완충층으로 사용하기 위해서는 상기 다층박막의 역할을 동시에 담당하여야 한다[3].

CeO₂를 금속기판상에 증착할 때 100nm이상의 두께로 증착할 때 crack이 발생한다고 알려져 있다. 따라서 100nm의 두께로는 Diffusion barrier 역할을 하기 위해서는 고온에 노출된 시간을 최소한으로 줄여야 한다[4]. 본 연구에서는 CeO₂ 완충층 및 초전도층을 낮은 온도에서 증착하고 초전도층의 증착률을 높여 증착시간을 줄임으로써 기판 구성원자의 초전도층으로 확산 침투를 최소화하였다.

2. 실험 방법

2.1 완충층 증착

CeO₂ 단일 완충층을 증착하기 위하여 Thermal Evaporation 증착법을 사용하였다. 기본적인 장치 구성요소는 챔버를 진공을 유지하기 위해 터보펌프가 장착되어 있고 챔버 내의 가스 종류 및 분압을 측정하기 위한 RGA(Residual Gas Analyzer)가 장착되어 있으며, 금속원을 증발하기 위한 Induction heating 장치와 증착 crucible장치가 장착되어 있다. 증착되는 금속기판을 증착온도까지 올리기 위하여 할로젠 히터 복사열을 이용하였으며 PID 제어를 통하여 일정한 온도를 유지하였다. 증착 물질은 고주파 인덕션 방식으로 텅스텐 증착 crucible(φ50×4.5mm)를 사용하여 금속 Ce (순도 99.999%)을 가열 증발시켰으며, QCM(quartz crystal microbalance) sensor를 통하여 증착률을 측정하였다. 증착시 챔버 내부로 반응가스인 water vapor를 공급하기 위하여 챔버 외부에 밀폐형의

* 정 회 원 : 한국전기연구원 초전도재료그룹

** 비 회 원 : 한국과학기술원 물리학과 박사과정

*** 비 회 원 : 경북대학교 금속신소재공학과 교수

원고접수 : 2006년 9월 4일

심사완료 : 2006년 9월 25일

Water tank를 설치하였으며 진공챔버와 Water tank는 진공 튜브로 연결하였다. Water tank안에 존재하는 물은 하부의 액체 상태와 상부의 기체 상태로 혼재되어 있다. 이때 상부의 기체 상태 수증기압은 온도의 함수이므로 상온에서 일정한 수증기압을 유지하며 챔버와 연결된 튜브에 설치된 Metering valve로 공급량을 조절함으로써 두 기압차를 이용한 수증기의 흐름량을 조절할 수 있고 이를 이용하여 진공상태에서 챔버내의 수증기압을 일정하게 유지할 수 있다.

증착 챔버 양쪽으로 릴형태의 보조 챔버가 장착되어 있으며, 한쪽 릴에 감긴 증착 금속기판은 챔버의 증착영역을 통과하여 다른 쪽 릴로 이송된다. 증착되는 영역 확대 및 기판의 이송속도에 따라 증착되는 박막의 두께를 제어할 수 있다. 증착영역에는 기판의 온도를 유지하기 위한 히터박스 및 증착시 필요한 반응가스인 수증기를 증착영역 전체에 균일하게 공급하도록 반원형의 에어노즐이 증착영역에 존재하여 증착분위기를 안정하게 형성하여 준다[5]. 다음 Fig. 1은 증착 장비를 나타낸 것이다.

CeO₂ 단일 완충층은 Ni-5%W 조성의 텍스처된 합금 금속기판위에 증착하였다. 이 금속기판은 압연 및 열처리를 통하여 결정이 재결정화 되면서 이축방향으로 정렬화된 집합조직을 가지는 기판을 증착하였다. 기판의 결정성에 대한 분석으로 금속기판 XRD분석 phi-scan의 FWHM(full width at half maximum) 값은 7.4°이며 omega-scan의 FWHM은 5.1°이다.

완충층 증착은 진공챔버에 재결정화된 Ni-5%W 합금 증착선재를 가지고 Reel to reel방법으로 하여 증착하였다. 증착시 진공도는 1x10⁻⁷Torr로 유지한 후 할로젠 히터를 700℃까지 높인 다음 챔버 내 반응 가스인 수증기 분압이 1x10⁻⁵Torr에 도달하기까지 흐름량을 조절하였다. Ce 증착률은 2Å/sec가 되도록 인덕션 증착율을 조절하였다. 증착 조건으로는 분위기 매개변수(온도, 수증기분압, 증착률)이 평형상태에 도달했을 때 증착선의 이송속도가 2m/h가 되도록 하였다. 이때 증착영역은 20cm로 한 번 이동증착두께는 100nm가 되도록 하였다.

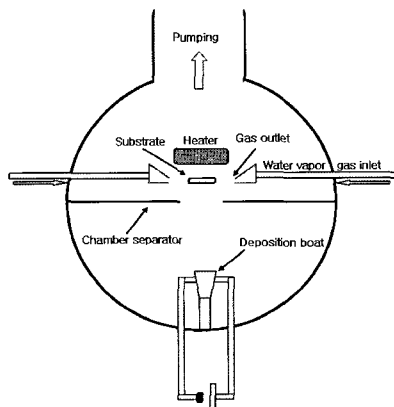


Fig. 1. Schematic layout of thermal evaporation system for depositing CeO₂ film on Ni-W substrate.

2.2 초전도층 증착

CeO₂ 단일 완충층이 증착된 기판상에 초전도층을 증착하기 위하여 EDDC(evaporation using drum in dual chamber)챔버를 이용하였다. EDDC챔버는 Fig. 2와 같은 구조를 가진다.

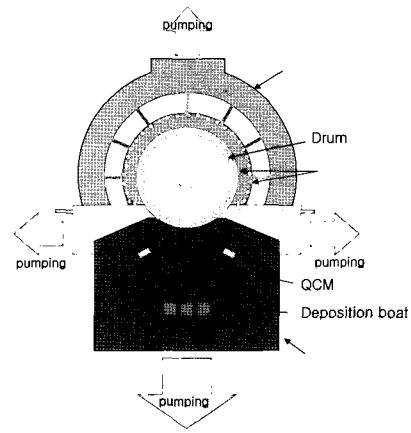


Fig. 2. Schematic layout of co-evaporation system for depositing SmBCO film.

EDDC 챔버는 Co-evaporation 증발법을 이용하며 증발 챔버, 반응 챔버, differential pumping chamber로 나누어져 있다. 증발 챔버에서는 Co-evaporation 증발법을 이용하여 초전도 구성원소별로 증발시킨다. Sm, Cu는 고주파 인덕션 방식을 사용하고 Ba은 할로젠 램프 복사 가열방식을 사용하였다. 각 구성원소의 증착률로 조성비를 QCM센서를 모니터링하여 조절하였다. 본 증착시스템의 구조에서 각 원소의 증착률은 Sm:Ba:Cu=6Å/sec:13Å/sec:6.8Å/sec로 제어하였다. 여기서 증착되는 물질의 상태는 Sm은 고체에서 기체로 승화하고 나머지 Ba, Cu는 액체상태에서 기체상태로 기화한다. 증발 챔버에서 각 원소가 손실없이 기판에 도달하기 위해서는 일정수준 이상의 진공도를 유지하여야 한다. 증발 챔버 진공도를 유지하기 위해 고용량의 Cryo pump 및 터보펌프가 병렬로 장착되어 있다. 반응 챔버에는 드럼이 설치되어 있고 드럼 내부 및 외부에 할로젠 히터가 감싸고 있다. 드럼 표면의 전체 표면면적의 1/6면적은 증착 챔버에 노출되어 있다. 드럼의 회전에 의하여 증착 챔버 영역에서 증착된 초전도 구성 원자들은 반응 챔버에서 산소와 반응하게 된다. 반응 챔버에는 산소 노즐 및 터보펌프가 장착되어 있어 일정한 산소분압을 유지한다. 산소가 증착 챔버로 유입되는 것을 방지하기 위하여 differential pumping을 증착 챔버와 반응 챔버 경계영역에 있도록 하였다. 즉 반응 챔버로 흘러나온 산소가스는 증착 챔버로 들어가기 전에 외부로 differential pumping 챔버에서 외부로 배기된다. 증착시 반응 챔버의 진공도가 5 mTorr일때 증착 챔버의 진공도는 1x10⁻⁵Torr 이하가 된다. 초전도층 증착과정은 다음과 같다. 드럼에 CeO₂ 단일 완충층이 증착된 기판을 spot welder를 사용하여 드럼에 붙인다. 증착 챔버에 존재하는 보트에 Sm, Ba, Cu를 증착에 필요한 일정량을 장입을 하고 진공 펌핑을 하였다. 1x10⁻⁵Torr 이하가 되면 Sm, Ba, Cu를 상온에서 미리 녹인다. 드럼의 회전수를 0.7rev/sec의 속도로 고정시키고 700℃까지 선재증착온도로 가열한다. 700℃ 도달하기 20분전에 Sm, Ba, Cu의 금속원료를 원하는 증착률을 제어하여 안정화되었을 때 반응 챔버에 산소를 공급하여 증착된 물질의 반응을 유도한다. 모든 증착분위기 변수들이 평형상태가 되면 증착셔터를 열고 증착을 하여 증착속도는 보통 1 μm/h가 되도록 하였다. 증착이 끝난 후 셔터를 닫고 산소를 흘려 반응 챔버를 대기압 상태로 유지하여 히터의 전원을 차단하고 자연 냉각되도록 하였다.

3. 결과 및 고찰

3.1 Ni-W 기판 상에 증착된 CeO₂ 박막특성

CeO₂ 단일 완충층으로 기판 구성원자들의 확산을 방지하기 위해 박막의 두께를 두껍게 하거나, 비교적 저온에서 증착하거나, 고온에서 노출시간을 최소화하여야 한다. 니켈 위에 CeO₂박막을 증착할 경우 100nm 이상 되면 Crack이 발생된다고 알려져 있다. Crack이 발생된 상황에서는 diffusion 역할을 할 수 없으므로 100nm이하의 두께로 증착하여야 한다. 이 두께에서 기판구성원자의 확산을 막기 위해서는 고온에서의 노출 시간 및 증착온도를 낮추어야 한다. 100nm이하의 두께로 증착된 CeO₂/Ni-W기판에서 초전도층을 증착온도는 700°C에서 증착하였다. 그리고 1μm/h의 증착속도로 30분 동안 증착함으로써 고온에서 노출시간을 최소화하였다. Fig. 3은 Ni-W 기판위에 CeO₂증착한 선재를 SIMS분석을 통해 원소별 depth profile을 보여준다. 기판의 구성원소인 Ni 및 W의 침투깊이를 분석한 결과 50, 25nm이었다.

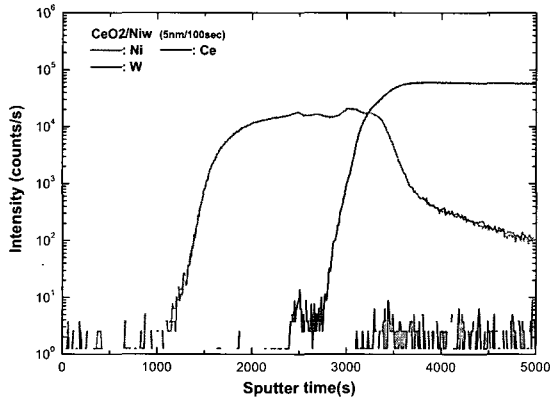
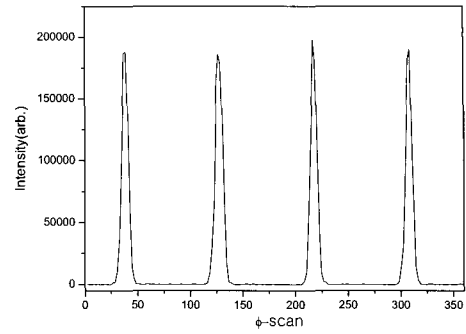
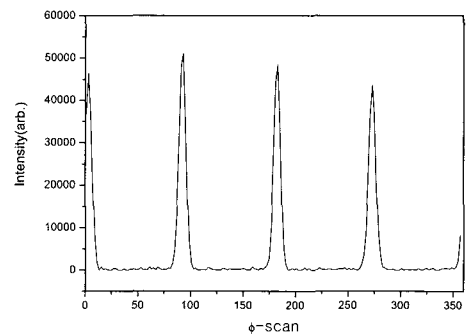


Fig. 3. SIMS depth profiles for CeO₂ deposited on Ni-W substrate.

금속기판위에 산화물 박막 증착시 금속기판 표면 산화가 방지되어야 한다. 일반적으로 표면에서 Ni이 산화되어 NiO가 생성되면 박막의 기판 평면 수직방향으로 CeO₂[001]성장을 기대하기가 힘들다. 이는 CeO₂ 증착분위기에서 Ni-W 표면이 산화되면 NiO [111] 방향으로 성장하기 쉽기 때문이다. 따라서 CeO₂ 박막을 증착하기 전 수소열처리 과정을 통하여 NiO층을 제거해야 하며 Ce의 증착반응 가스로서 water vapor를 사용하여야 한다. 이는 Ce과 water vapor의 반응으로 수소가 생성되고 수소와 수증기의 분압비는 열역학적으로 NiO를 환원상태로 만들어 주기 때문이다.[5] Fig. 4는 Ni기판 상에 증착된 CeO₂의 XRD Φ scan 및 SEM 사진을 보여 준다. Ni 기판의 Ni(111) XRD Φ scan의 반가폭이 7.4°일 때 CeO₂(111) XRD Φ scan의 반가폭은 7.3°로 CeO₂ 층이 에피텍시 성장하였음을 알 수 있다. Fig. 5는 증착된 CeO₂층의 표면 조직사진과 AFM 분석을 한 것으로 표면 평균거칠기(Ra)는 7.6nm로 평활한 면을 보이며 조직상으로 표면에 crack이 존재하지 않음을 알 수 있다.

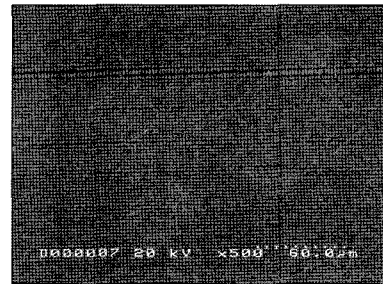


(a)

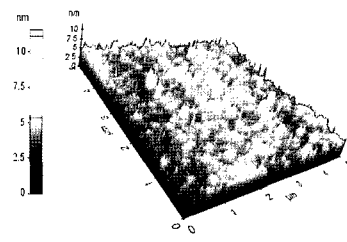


(b)

Fig. 4. XRD Φ -scans of Ni(111) and CeO₂(111) for CeO₂ buffered Ni-W substrate tape.



(a)



(b)

Fig. 5. (a) SEM micrograph and (b) AFM image (5×5μm) of CeO₂ buffer layer.

3.2 SmBCO 초전도 박막의 특성

EDDC 챔버로 Fig. 6은 SmBCO의 임계온도를 보여 준다. 시료의 크기는 10mm x 5mm 였고, SmBCO 두께는 1 μ m 두께로 증착하였다. 초전도층 증착이 끝난 뒤 RF magnetron sputtering 증착법을 이용하여 Ag 보호층을 3 μ m 두께로 증착하였다. Ag 보호층 증착이 끝난 뒤 온도 450 $^{\circ}$ C, 산소 대기압 분위기에서 열처리를 하였다. 그 다음 PPMS로 임계온도를 4단자 측정법으로 측정하였다. 측정시 전류에 가해진 전류는 1 μ A로 하였다. Fig. 6에서 볼 수 있듯이 임계온도는 92K로서 비교적 높게 나왔다. T_{onset}에서 T_{zero}사이의 온도차는 1도 미만으로 이는 초전도 상이 매우 균일함을 보여주는 동시에 CeO₂ 단일완충층이 그 역할을 충분히 해 주었음을 의미한다. 임계전류는 55.4A/cm였으며 임계전류밀도는 0.6MA/cm²이었다. 다음 Fig. 7은 XRD 분석으로 SmBCO(103) XRD phi-scan의 FWHM은 5.3 $^{\circ}$ 이며, SmBCO(005)XRD omega scan의 FWHM은 3.1 $^{\circ}$ 이었다.

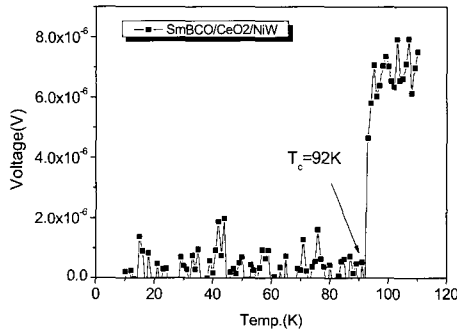
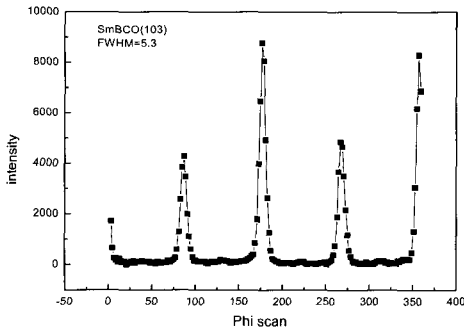
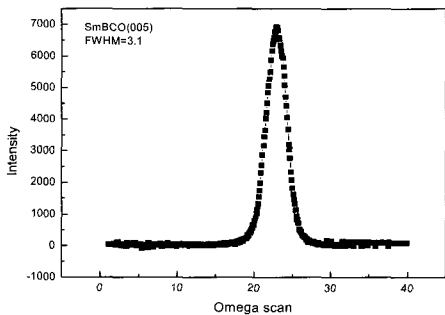


Fig. 6. Critical temperature of SmBCO deposited on CeO₂ buffered substrate.



(a)



(b)

Fig. 7. (a) ϕ -scan of SmBCO(103) in-plane texture (FWHM=5.3 $^{\circ}$) and (b) ω -scan of SmBCO(005) out-of-plane texture(FWHM=3.1 $^{\circ}$) on single buffer CeO₂.

Fig. 8은 SmBCO 초전도층의 XRD 2 θ 분석을 한 것으로 기판의 Ni(111)이 일부 존재하고 있으나 CeO₂로 증착한 버퍼층에서는 전체적으로 CeO₂(002)이 존재하고 CeO₂(111)은 나타나지 않았다. 버퍼층위에 증착한 SmBCO 초전도층에서도 결정성이 우수하게 보였다. 이것은 기판의 일부 결정성이 좋지 않는 결정에서 증착한 버퍼층의 비교적 두꺼워 결정성이 완화된 것으로 판단된다. Fig. 9는 SmBCO 초전도층의 표면은 FE-SEM으로 관찰한 것으로 균일하게 증착되어 표면이 양호하게 보였다.

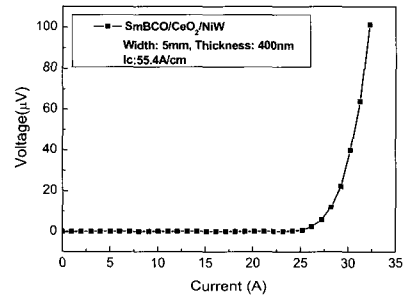
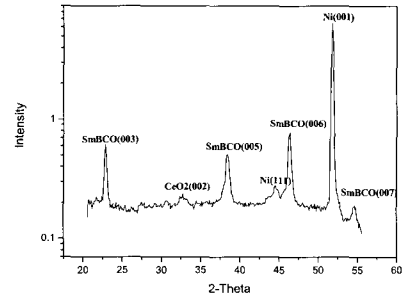


Fig. 8. XRD pattern of SmBCO and Ic of SmBCO by co-evaporation.

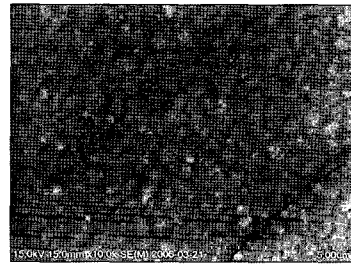


Fig. 9. Surface micrograph of SmBCO deposited by co-evaporation.

4. 결 론

결정이 이축방향으로 정렬된 Ni-W금속기판 상에 단일 완충층을 이용한 초전도테이프를 제조하였다. 단일 완충층으로 CeO₂를 증착하였으며 thermal evaporation 증착법을 이용하였다. 증착시 금속기판의 산화층을 제거하기 위하여 수소 열처리 및 수증기를 사용하여 수소/수증기분압 비율을 제어하여 환원분위기를 유지하였다. SIMS분석을 통해 기판의 구성원소인 Ni 및 W이 단일 CeO₂층과 기판의 증착계면에서부터 일부 확산되었지만, 완충층으로 확산방지층으로 충분히 작용하는 것을 보여주었다. 초전도층은 단일 CeO₂ 완충층

이 증착한 위에 동시증발 evaporation 증착법의 EDDC 챔버에서 SmBCO 초전도물질을 증착하였다. SmBCO 초전도층의 임계전류는 55.4A/cm이며 임계온도는 92K 였다. 이는 CeO₂ 단일구조의 완충층이 초전도 선재에서 충분히 확산 방지층으로서 역할을 충분히 하였음을 의미한다.

감사의 글

본 연구는 21세기 프론티어 연구개발사업인 차세대 초전도응용기술개발 사업단의 연구비 지원에 의해 수행되었습니다.

참고 문헌

- [1] T.J.Jackson, B.A.Glowacki, J.E.Evetts, "Oxidation thermodynamics of metal substrates during the deposition of buffer layer oxides", Physica C, Vol. 296, pp. 215, 1998.
- [2] A. Goyal, D. P. Norton, J. D. Budai, M. Paranthaman, E. D. Specht, "High critical current density superconducting tapes by epitaxial deposition of YBa₂Cu₃O_x thick films on biaxially textured metals", Appl. Phys. Lett. Vol. 69, No 12, pp. 1795, 1996.
- [3] M.R. Predtechensky, O.M. Tukhto, Y.D. Varlamov, "Growth distinctions of GdBCO films on (1012) sapphire". Applied Surface Science Vol. 126, pp. 136-140, 1998.
- [4] Nicolas Martin, Christophe Rousselot, "Use of a theoretical model to investigate RF and DC reactive sputtering of titanium and chromium oxide coatings", Surface and Coatings Technology, Vol. 110, pp. 158, 1998.
- [5] K. C. Chung, H. Kim, B. Lee, S. Lim, and D. Youm, "Growth properties and critical current measurements of SmBCO films on biaxially textured Ni tapes" Physica. C 384, pp. 291, 2003.

저 자 소개



김태형(金泰亨)
1969년 4월 20일 생, 1993년 경북대 금속공학과 졸업, 1996년 동 대학원 금속공학과 대학원 졸업 (공학석사), 2001년 동 대학원 금속공학과 박사수료. 현재 한국전기연구원 초전도재료연구그룹 선임연구원.



김호섭(金昊燮)
1972년 3월 4일 생, 1995년 연세대 물리학과 졸업, 2003년 한국과학기술원 물리학과 졸업 (이학박사), 현재 한국전기연구원 초전도재료연구그룹 선임연구원.



하홍수(河洪秀)
1969년 5월 21일 생, 1995년 성균관대 공대 금속공학과 졸업, 1997년 동 대학원 금속공학과 졸업 (공학석사), 현재 한국전기연구원 초전도재료연구그룹 선임연구원.



오상수(吳詳秀)
1959년 11월 1일생, 1982년 경북대 금속공학과 학사졸업, 1989년 일본 Kyoto대학 재료공학과 졸업 (공학석사), 1992년 일본 Kyoto대 대학원 재료공학과 졸업 (공학박사), 현재 한국전기연구원 책임연구원, 초전도재료연구그룹 그룹장.



양주생(梁周生)
1975년 5월 26생. 2001년 경성대학교 재료공학과 졸업, 2005년 창원대 세라믹공학과 졸업 (공학석사). 현재 한국전기연구원 초전도재료연구그룹 연구원.



하동우(河東雨)
1962년 7월 12일 생, 1985년 경북대 금속공학과 졸업, 1987년 동 대학원 졸업 (공학석사), 2001년 연세대 대학원 금속공학과 졸업 (공학박사), 2004. 7 ~ 2005. 7 미국 NHMFL 방문연구원, 현재 한국전기연구원 초전도재료그룹 책임연구원.



송규정(宋奎丁)
1963년 4월 14일 생, 1986년 고려대학교 물리학과 졸업, 1988년 동 대학원 졸업 (이학석사), 1999년 미국 테네시주립대 대학원졸업 (이학박사), 1999. 8 ~ 2000. 12 미국 메사추세츠주립대 물리학과 박사후 연구원, 현재 한국전기연구원 초전도재료연구그룹 선임연구원.



이남진(李南振)
1970년 6월 20일생, 1996년 경상대 공대 무기재료공학과 졸업, 1998년 동 대학원졸업 (이학석사), 2006년 일본 가오시마대학 이공학연구과 졸업 (공학박사), 현재 한국전기연구원 초전도재료그룹 연구원.



정예현(鄭禮鉉)
2004년 한양대학교 이과대 물리학과 졸업, 2006년 KAIST 물리학과 (이학석사), 2006년- KAIST 물리학과 박사재학, 한국전기연구원 초전도재료그룹 연구원.



박경채(朴景采)
1951년 1월 2일생, 1974년 경북대 공대 금속공학과 학사졸업, 1991년 Osaka 대학원졸업 (공학박사), 현재 경북대학교 신소재 공학부 교수.