

주파수가변형 무선PAN단말을 위한 전류모드 아날로그 FIR 필터의 설계

(A Design of Current-Mode Analog FIR Filter for Wireless Home Network)

김성권* · 김광호 · 조주필 · 차재상**

(Seong-Kweon Kim · Kwang-Ho Kim · Ju-Phil Cho · Jae-Sang Cha)

요 약

이 논문에서는 주파수 가변형 무선 personal area network(PAN) 통신시스템 및 단말에 적용이 가능한 응용 회로로서, 탭계수(tap coefficient) 회로를 가변시킬 수 있는 전류모드 아날로그 finite impulse response (FIR) 필터를 제안한다. 가변되는 7-tap FIR 필터의 동작은 컴퓨터 모의실험으로부터 확인하였고, 0.8[μ m] CMOS 공정기술을 사용하여 0.0625-step 탭계수 회로가 제작되었다. 제안된 FIR 필터는 탭계수의 길이와 계수를 가변시킬 수 있기 때문에 주파수 가변형 무선 PAN통신 시스템 및 단말기에 적용 가능한 유용한 특성을 갖는다.

Abstract

In this paper, a current-mode analog variable finite-impulse-response (FIR) filter with variable tap coefficient circuits is proposed for frequency selective wireless personal area network(WPAN) system or terminals. From the circuit simulation, the operation of the 7-tap FIR filter is confirmed. The 0.0625-step tap coefficient circuit is designed and fabricated with 0.8[μ m] CMOS technology. The proposed FIR filter has a variable length of taps and variable coefficients, so it has a potential for being used to frequency selective WPAN system or frequency selective wireless communication terminals.

Key Words : Frequency Selective Wpan, Current-Mode, Fir, Variable Tap Coefficient

1. 서 론

최근의 무선통신환경은 유비쿼터스 통신환경을 구축함과 동시에 부족한 주파수 자원에 대한 이용효율을 극대화 할 수 있는 방향으로 진화해 가고 있다. 주파수 이용효율까지도 고려되는 유비쿼터스 무선 통신환경이 원활하게 구축되기 위해서는 피코 셀 이하의 규모를 갖는 무선 통신시스템들이 센싱 기능을 겸비하고, 셀 규격이 다른 타 시스템과 연동되며, 주

* 주저자 : 국립목포해양대학교 전자통신공학부 조교수

** 교신저자 : 서울산업대학교 매체공학과 조교수

Tel : 02-970-6431, Fax : 02-974-6123

E-mail : chajs@snut.ac.kr

접수일자 : 2006년 2월 17일

1차심사 : 2006년 2월 21일

심사완료 : 2006년 6월 19일

파수 자원을 효율적으로 활용하는 형태를 가지고 있어야 한다. 이러한 측면에서 최근에 대두되고 있는 효율적인 기술로서는 최근 셀 반경 10[m] 이내에 운용되는 wireless persona area network (WPAN) 시스템 중 하나인 ultra wide band (UWB) 통신 시스템이 있다. UWB 통신 시스템은 초광대역 환경하에서 기존 통신 시스템과의 주파수 공유 문제를 해결하고 간섭 회피 기술(DAA; Detection And Avoid)의 적용을 필요로 한다[1, 2]. 이러한 입장에서 UWB 통신 시스템의 단말기 구현에 있어서는 수시로 가변되는 주파수에 적용 가능한 주파수 가변성이 탁월한 무선 단말 및 소자 개발의 필요성이 크게 요구된다고 할 수 있다. 특히 본 논문의 주제인 필터에 관해서 살펴보면, 무선 홈네트워크 및 이동통신용 단말기에서는 RF와 IF 대역 신호 처리용 필터로서 지금까지 주요 유전체, 표면탄성파, 그리고 세라믹 필터들이 사용되었으나, 이러한 종래의 필터들은 중심주파수와 대역폭 특성이 고정되어 있다는 결점을 갖고 있으므로 주파수 가변 특성에는 부합되지 못한다고 볼 수 있다. 앞에서 기술한 주파수 가변형 무선 통신 단말을 구현하기 위해서는 다양한 통신 시스템에 적용될 수 있도록, 중심주파수와 대역폭 특성을 가변시킬 수 있는 필터를 저소비전력으로 그리고 무선 PAN 및 이동통신용 단말기 등에 장착이 가능하도록 작은 크기로 설계가 진행되어야만 한다. 그러므로 주파수 가변형 무선 단말기에는 저소비전력으로 동작하는 가변형(variable) 아날로그 소자들 특히 RF/IF 대역 통과 필터, root-roll-off 필터 등의 중심주파수 및 대역폭 특성을 가변시킬 수 있는 가변형 필터가 요구된다.

따라서 본 논문에서는 이러한 주파수 가변성을 충족시키기 위한 새로운 원천 기술 중의 하나로서, 다양한 탭 계수 회로의 구현이 가능한 가변형 전류 모드 아날로그 finite-impulse-response (FIR) 필터를 제안한다.

전류 모드 아날로그 회로는 Current Mirror 회로를 기본 구조로 하여 설계함으로써 인하여 (1) 낮은 전압에서 동작시키는 것이 가능하고, (2) 고정된 바이어스 전류의 변동에 따라 신호 전류가 흐르게 되어 동작 주파수에 관계없이 일정한 소비전력을 나타내는 특성, (3) 단순한 전류의 합으로 구현되는 가산 회로

로 인한 고속 연산 능력, (4) Switched Capacitor Filter(SCF)의 경우에 사용되는 선형 capacitor 가 불필요한 간단한 전류 메모리 회로 구성, 그리고 (5) 바이어스 전류를 회로 동작시만 흘려주는 방식으로 저소비전력 동작 유도 기능을 갖는 특징들을 가지고 있으며[3-4], 선행 연구로 전류 모드 아날로그 회로를 이용한 CC-SIMF (current-cut switched current matched filter) 등이 제안되고 실현되어 왔다[5-6]. 제안된 가변형 전류 모드 아날로그 FIR 필터는 컴퓨터 모의 실험으로부터 7-tap FIR 필터의 가변형 동작이 검증되었으며, 0.8[μ m] CMOS 공정 기술을 이용하여 0.0625-step 탭 계수 회로가 제작되었다.

2. 전류 모드 아날로그 가변형 FIR 필터

그림 1은 제안하는 가변형 전류 모드 아날로그 FIR 필터의 구성도를 보여준다. 필터는 V-I 컨버터, 전류 지연 플립플롭 (Current Delay Flip Flop : CDFF) 을 사용한 지연선, 탭 계수 회로, 전류 가산 회로 그리고 I-V 컨버터로 구성되어 있다. 입력 전압 신호는 V-I 컨버터를 통과하며 전류 신호로 변환되고, 변환된 전류 신호는 CDFF의 입력 신호가 된다. 각각의 CDFF에서 각각의 전류 신호는 1 클럭 시간씩 지연되며 다음 단의 CDFF와 탭 계수 회로로 입력된다.

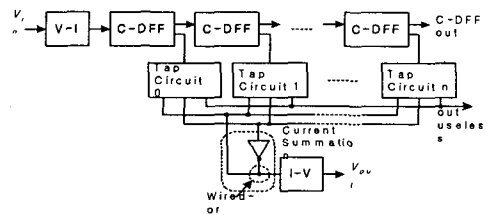


그림 1. FIR 필터의 회로 구성도
Fig. 1. Circuit block diagram of the FIR filter

탭 계수 회로에서는 입력 전류에 tap 계수만큼 전류치가 가중되며, 탭 계수 회로로부터의 출력 전류는 가산 회로로 입력되며, 전류의 가산 연산은 Wired-Or 구조에 의해 지연 시간없이 이루어진다. 최종적으로, 전류 가산 회로로부터의 출력 전류 신호는 I-V 컨버터에 의해 전압 신호로 변환되어 출력되

어진다.

그림 2는 전류 메모리 회로(CM)를 보여준다. current memory(CM)회로는 Switched Current(SI)회로의 기본적인 회로이다. CM은 전류원, memory MOSFET, 입력 스위치, 출력 스위치, 제어 스위치와 dummy MOSFET의 구성으로 이루어져 있다[7-8]. CM 동작은 memory MOSFET의 gate-source 사이의 기생 capacitance에 기억된 전하에 의해 전류치를 기억하는 형태로 수행된다.

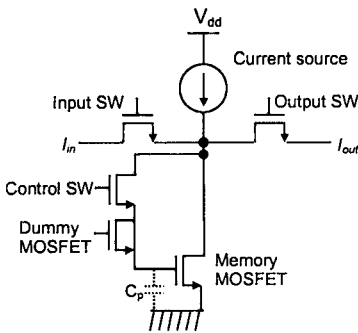


그림 2. CM의 구조
Fig. 2. The structure of CM

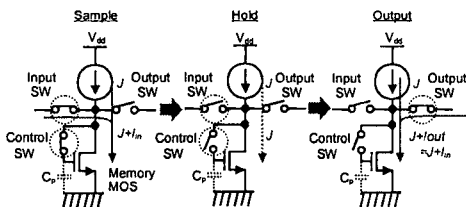


그림 3. CM동작의 구성도
Fig. 3. Schematic diagram of CM operation

그림 3은 CM동작의 구성도를 보여준다. 동작은 3개 모드, 즉 sample, hold 그리고 output 모드로 구성되어 있다. sample 기간에는 입력 스위치와 제어 스위치는 ON 되어 있고, 출력 스위치는 OFF 동작을 한다. 입력전류는 제어 스위치를 지나는 전류 흐름으로 memory MOSFET의 gate와 source 사이의 기생 capacitance에 전하를 공급하며, memory MOSFET에 흐르는 전류를 gate의 전압으로 기억하게 된다. hold 기간에는 모든 스위치가 OFF되어 있는 상태로 유지되며, 바이어스 전류만 흘러면서 입

력 전류가 기억되는 상태가 된다. output기간에는 출력스위치만 ON되는 상태로, 입력 스위치와 제어 스위치는 OFF상태를 유지한다. 따라서, memory MOSFET의 gate 전압으로 기억된 출력 전류가 입력전류에 대하여 반대 방향으로 흐른다.

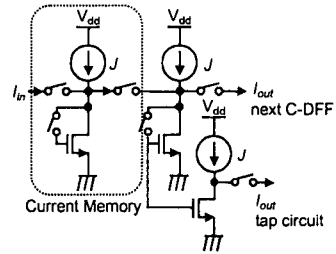


그림 4. CDFD의 구조
Fig. 4. The structure of CDFD

CDFD는 그림 4에서 보여지는 것 같이 한 개 입력 노드와 두 개 출력 노드를 갖는 세 CM을 이용하여 구성되어 있다. 입력 전류는 tap 회로로 전달되고, 다음 단의 CDFD로 복사되어 지연된다.

FIR 필터가 variable 동작하도록 하기 위해서는, tap 회로가 variable 동작하여야 한다. 그림 5는 전류 모드 아날로그 회로로 FIR 필터를 구현하는 경우, tap 회로는 gate-width-ratioed current mirror 회로로 구성되며, 고정된 tap 회로 구조를 갖게 되는 것을 보여준다.

그림 6은 제안하는 tap 회로를 보여준다. 제안하는 탭 회로는 동일한 gate폭을 갖는 Current Mirror 회로와 스위치들로 구성된다. 동일한 gate폭을 갖는 Current Mirror회로를 이용하면, DC offset 전류의 영향을 최소화할 수 있는 장점이 있다[10]. x가 1, 2, 3, 4, 5인 경우에, SWx가 on될 때, 전류는 Iout Summation line으로 입력되어진다. 전류는 SW1이 입력의 절반을 SW2는 입력 전류의 1/4을, SW3는 입력 신호의 1/8을, SW4와 SW5는 입력전류의 1/16을 통과시키는 기능을 한다. 최소 출력 전류는 0.0625 step이다. 7-tap FIR 필터는 C언어 프로그래밍에 의한 모의실험을 통해 시뮬레이션 되었다.

표 1은 탭계수를, 그림 7은 표 1에서 제시한 탭계수를 이용한 7-tap FIR 필터의 스펙트럼 파형을 보여준다. 실선은 coefficient #1을 이용한 스펙트럼 파

주파수가변형 무선PAN단말을 위한 전류모드 아날로그 FIR 필터의 설계

형이고 점선은 coefficient를 이용한 스펙트럼 파형을 나타낸다.

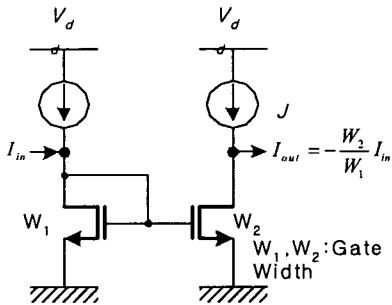


그림 5. Gate폭에 비례하는 Current Mirror의 구조
Fig. 5. The structure of Gate width-ratioed current mirror

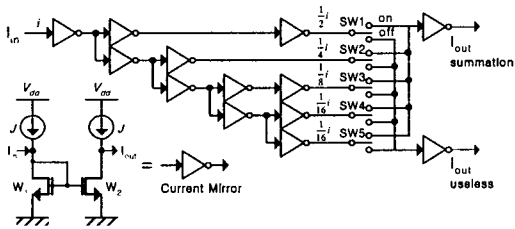


그림 6. 0.0625-step tap 회로의 구조
Fig. 6. The structure of 0.0625-step tap circuit

표 1. 7-tap FIR 필터의 계수
Table 1. 7-tap FIR filter coefficients

Tap No.	0 and 6	1 and 5	2 and 4	3
Filter coeff.1	0.0625	0.3125	0.7500	1.0000
Filter coeff.2	-0.0625	0.0000	0.5625	1.0000

탭계수 #1이 사용되면 출력 전류치는 fs가 샘플링 주파수일 때, 1/8[fs]에서 입력 전류의 1/2이 된다. 탭계수 #2가 사용되면, 출력 전류 증폭은 1/4[fs]에서 입력 전류의 1/2이 된다. 제한된 탭 전류를 사용할 때, variable 되는 cut-off 주파수를 얻을 수 있다.

그림 8은 Cadence SpectreS circuit simulator를 사용하여 7-tap FIR 필터의 시간 응답 파형을 나타내었으며, 그림8(a)에서는 10[μA]의 입력전류, 그림 8 (b)는 탭계수 #1을 이용한 출력전류, 그리고 그림 8 (c)에서는 탭계수 #2를 이용한 출력 전류를 나타낸

다. 각각의 출력 전류는 입력 전류에 탭계수를 곱한 것이다. 그림 8 (b)와 (c)에서 컴퓨터 모의실험과 회로 모의실험 사이의 출력 전류 오차는 50[nA](aA=10~15[A]) 거의 0에 가깝다[7]. 7-tap FIR 필터는 고정밀도 동작이 가능해 질 수 있다.

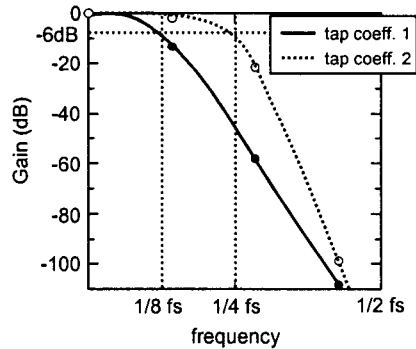
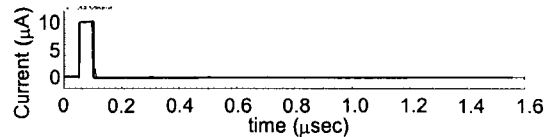
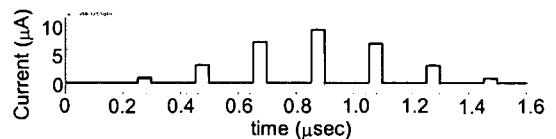


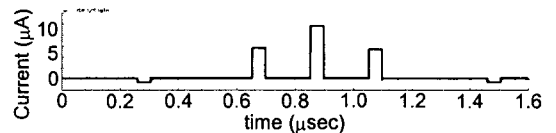
그림 7. 표 1의 계수를 이용한 7-tap FIR 필터의 스펙트럼 파형
Fig. 7. Spectrum waveform of 7-tap FIR filter using tap coefficients in Table 1



(a) 입력 전류
(a) The input current



(b) 탭계수 #1을 이용한 출력 전류
(b) The output current using tap coefficient #1



(c) 탭계수 #2를 이용한 출력 전류
(c) The output current using tap coefficient #2

그림 8. Cadence SpectreS 회로 시뮬레이터를 사용한 7-tap FIR 필터의 시간응답 파형
Fig. 8. Time response waveforms of 7-tap FIR filter using Cadence SpectreS circuit simulator

3. 제작과 평가

0.0625-step 탭 회로는 0.8[μm] CMOS 혼합신호기술(mixed signal technology)을 이용하여 제작되었다. 이용한 foundry는 AMS(Austria Mikro Systeme)이었고, broker는 CMP(Circuit Multi-Projets, France) 이었다. 제작 공정은 CMOS 혼합신호기술용으로 2-metal과 2-polysilicon을 제공하는데, 0.0625-step 탭 회로는 단지, 2-metal과 1-poly silicon layer만을 사용하였다. 이것은 0.0625-step 탭 회로가 종래의 디지털 CMOS 공정으로도 제작될 수 있다는 것을 의미한다.

그림 9는 제작된 0.0625-step 탭 회로의 칩사진을 보여주는데, 탭 회로의 active size는 600×250[μm]이다.

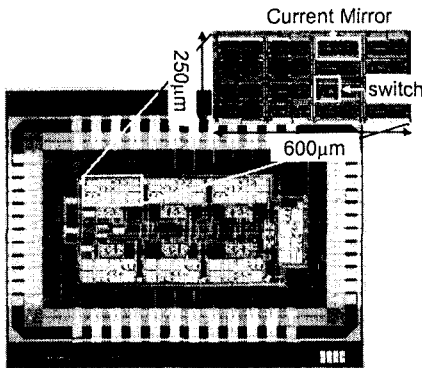


그림 9. 제작된 0.0625-step 탭 칩 사진
Fig. 9. Fabricated 0.0625-step tap circuit photograph

그림 10 (a)는 1[MHz]의 스위치의 클럭 파형을 나타내고, 그림 10 (b)는 1[MHz]의 스위치의 클럭 파형에 따른 출력 파형의 모의실험 결과와 측정된 결과를 보여 준다. 측정된 출력 전류와 모의실험 결과와의 최대 전류 오차가 26[%]임에도 불구하고, digital clock을 사용하는 탭 회로의 프로그램 동작이 확인되었다. 최대 전류 오차가 26[%]는 탭 회로의 레이아웃이 최적화되지 않은 결과로 발생한 것으로, 기생 capacitance 성분을 최소화하는 레이아웃 최적화가 요구된다. 최대 동작 주파수는 4[MHz]로 측정되었다. 이것은 최대 동작 주파수가 연산증폭기(Operational Amplifier)가 사용된 off-chip V-I/V 컨버터의 변환 속도에 의해 제한되었던 결과였다. Cadence SpectreS 회로 모의실험 결과에 따르면, 이 회로의 settling time은 5[nsec] 이하의 결과를 보였고, settling time은 5[nsec] 이하가 의미하는 것은 On-chip V-I/V 컨버터에 대해서는 100[MHz]이상의 높은 주파수의 동작을 얻을 수 있다는 것이다.

4. 결론

본 논문에서는 주파수 가변형 무선 홈네트워크 단말에 응용하기 위한 기초소자로서, 다양한 탭 회로(tap circuit)에 대한 전류모드 아날로그형태의 가변형 FIR 필터를 제시하였다. 회로 모의실험의 결과를 통해서 7-tap FIR 필터는 프로그램화로 가변되어 동작되어진다는 것을 입증하였다. 0.0625-step 탭 회로

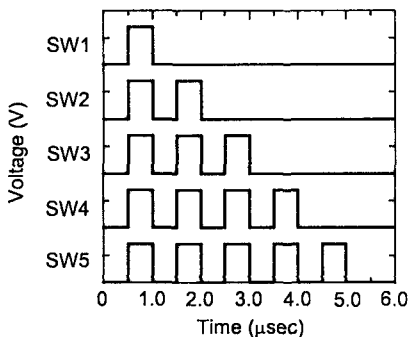


그림 10 (a). 스위치 클럭 파형
Fig. 10 (a). clock pulse of switch

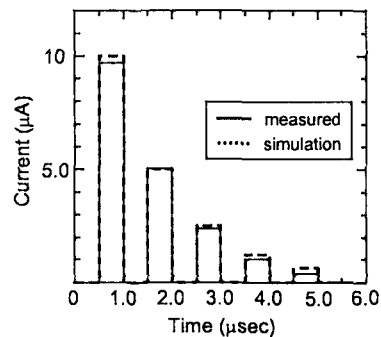


그림 10 (b). 제작된 0.0625-step 탭 회로의 1[MHz]에서 출력 신호
Fig. 10 (b). Output signal at 1[MHz] of the fabricated 0.0625-step tap circuit

는 0.8[μ m] CMOS 혼합신호기술(mixed signal technology)을 이용하여 제작되었다. 제안된 회로의 프로그램 동작은 확인되어졌고, 출력 전류의 측정 결과와 모의실험 결과와의 오차는 레이아웃의 최적화로 감소될 수 있을 것이다. 본 논문에서 제안된 전류모드 아날로그 FIR 필터는 탭계수의 다양한 길이와 가변시킬 수 있는 탭계수를 갖는 구조를 가지며, 이러한 기능의 활용성을 극대화 할 경우, 최근 등장하고 있는 주파수 가변형 무선 홈네트워크용 디바이스로써 유용하게 활용될 수 있을 것으로 기대된다.

본 연구 성과의 일부는 과학기술부 한국과학재단 2006년 특장기초연구과제(위치인식기반의 차세대 Wireless PAN 알고리즘 및 모듈개발)에 의하여 수행된 결과물 임 (R01-2006- 000-11183-0).

References

- [1] 박광만, 여재현, 김병관, 이광희 “유비쿼터스 시대를 대비한 주파수 공유 기술의 발전방향 및 시사점”, 전자통신동향분석 2006년 4월.
- [2] ECC(Electronic Communications Committee), “The Protection Requirements of Radio communications systems below 10.6GHz from Generic UWB Applications”, ECC Report 64, Feb. 2005.
- [3] FIEZ, TERRI S. and ALLSTOT, DAVID J. : “CMOS Switched-Current Ladder Filters”, IEEE J. Solid-State Circuits, December 1990, VOL.25, NO.6, pp. 1360 - 1367.
- [4] T. S. Fiez, G. Liang and D.J. Allstot, “Switched-current circuit design issues,” IEEE J. Solid State Circuits., Vol.26, no. 3, pp.192-202, 1991.
- [5] K. Togura et al, “Low power current-cut switched-current matched filter for CDMA,” IECE Trans Electron., Vol.E84-C, no. 2, pp.212-219, 2001.
- [6] KIM, S.K., CHA, J.S., NAKASE, H., and TSUBOUCHI, K.: “Novel FFT LSI for Orthogonal Frequency Division Multiplexing Using Current Mode Circuit,” Jpn. J. Appl.Phys. Vol.40(2001) pp. 2859 - 2865 [Extended Abstracts of the 2000 Int. Conf. on Solid State Devices and Materials, Sendai, 2000, pp. 384-385].
- [7] 김성권: “전류감쇠조정회로에서의 정밀도 향상기술,” 한국조명전기설비학회지 Vol. 19, No.8, pp. 116-121, Dec, 2005.

◇ 저자소개 ◇

김성권 (金成權)

1968년 3월 18일생. 1996년 인하대학교 졸업. 1996~1999년 삼성전자 시스템 LSI사업부 주임연구원. 2002년 일본 東北대학교 대학원 전자공학과 졸업(박사). 2002~2003년 일본東北대학교 전기통신연구소 조수. 2003~2004년 일본東北대학교 전기통신연구소 Research Fellow. 2004년 9월~현재 국립목포해양대학교 해양전자통신공학부 조교수.

김광호 (金光浩)

1954년 6월 15일생. 1980년 서강대학교 신문방송학과 졸업. 1988년, 1993년 독일 괴팅겐대학교 대학원 사회과학석사 및 사회과학 박사. 1993~1995년 한국방송개발원 연구위원. 1995년 3월~현재 서울산업대학교 매체공학과 부교수. 2003년~현재 서울산업대학교 IT정책전문대학원 방송통신정책학과 부교수.

조주필 (趙州筆)

1971년 1월 1일생. 1992년 전북대학교 정보통신공학과 졸업. 1994년, 2001년 전북대학교 전자공학과 졸업(석사, 박사). 2000~2005년 한국전자통신연구원 이동통신연구단 선임연구원. 2005년 3월~현재 국립군산대학교 전자정보공학부 조교수.

차재상 (車載祥)

1968년 1월 11일생. 1991년, 1997년 성균관대학교 졸업 및 석사. 2000년 일본 東北대학교 대학원 전자공학과 졸업(박사). 2000~2002년 한국전자통신연구원 이동통신연구소 선임연구원. 2002년 3월~2005년 8월 서경대학교 정보통신공학과 전임강사, 2005년 10월~현재 서울산업대학교 매체공학과 조교수.