

PCM/FM 전송을 위한 가변 컷오프 주파수 특성의 선형위상 필터 구현 및 검증

정회원 이상래*, 나성웅**

Implementation and Verification of Linear Phase filter with Variable Cutoff Frequency for PCM/FM transmission

Sang-Rae Lee*, Sung-Woong Ra** *Regular Members*

요 약

본 연구의 목적은 PCM/FM 전송시스템에서 RF 대역제한을 위해 사용되는 가변 컷오프 선형위상 특성을 갖는 pre-modulation 필터를 설계, 시뮬레이션을 수행하며 이를 바탕으로 하드웨어를 구현하고 검증하는데 있다. 이러한 가변 컷오프 주파수 특성의 필터는 디지털 FIR 필터, DAC 시스템 및 가변 2차 LPF의 필터 블록으로 구성되며 각 스테이지별 진폭 주파수 응답 분석을 통해서 얻어진 진폭 감쇄 요구조건에 따라서 각 스테이지별로 설계되고 시뮬레이션이 수행된다. 수행된 결과에 따라서 하드웨어로 구현하였으며 제작이 완료된 가변 컷오프 필터의 보간을 위한 아날로그 변환부인 DAC 시스템과 가변 2차 LPF에 대해서는 시뮬레이션 과정에서 예상한 결과치와 일치하는지에 대한 검증과정이 필수적이며 이를 위해서 톤 발생기를 이용한 검증 방안을 제시한다. 검증 결과로부터 보다 정확한 주파수 응답 특성을 위해서 교정 작업을 수행하였다.

Key Words : FIR, DAC, LPF, verification, calibration

ABSTRACT

The purpose of this study is to design, implement and verify the pre-modulation filter with the variable -3dB cutoff frequency and linear phase response for bandlimiting the allocation of radio frequency bandwidth for PCM/FM transmission. For the design of this required filter, the digital FIR filter, DAC system and tuneable 2nd order LPF have been constructed and simulated according to the attenuation characteristic requirement of the amplitude frequency response by each stage. From these results, we have implemented the filter and verified the analog conversion hardware part which is composed of DAC system and tuneable 2nd order LPF for the interpolation of the discrete sequences. Especially this paper proposes and carries out the verification processes using the tone generator and the calibration procedures for more precise frequency response of the filter.

1. 서론

로켓에 탑재된 영상카메라로부터 이미지를 획득하고 영상압축을 수행한 후에 지상으로 실시간 전

송하는 영상 텔레메트리 임무는 비행 중에 중요한 이벤트 관련 영상인 1단과 상단의 엔진 점화/연소/중지, 노즈페어링 분리, 1단/상단 분리, 위성분리 등의 동영상이나 시야각내의 로켓의 모든 임무수행

※ 본 연구는 과학기술부 소형위성발사체(KSLV-I) 개발사업(IV)의 지원으로 수행되었습니다.

* 한국항공우주연구원 우주발사체기술실 전자그룹 (sanglee@kari.re.kr), ** 충남대학교 전자공학과 영상통신연구실 (swra@cnu.ac.kr)
 논문번호 : KICS2006-03-155, 접수일자 : 2006년 3월 30일, 최종논문접수일자 : 2006년 7월 14일

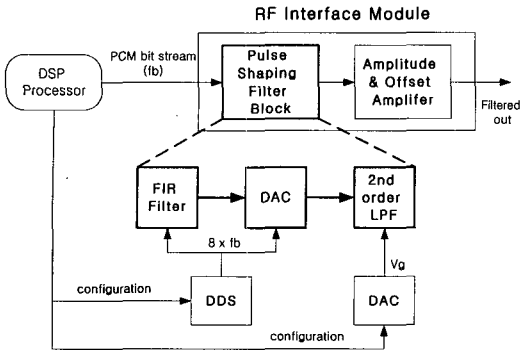


그림 1. 영상압축기의 RF 인터페이스 모듈의 기능 블록다이 어그램
Figure 1. Functional block diagram of RF interface module of Video Compression Unit

작업 영상을 지상에서 실시간으로 모니터링 할 수 있다^{1, 2}. 이러한 기능의 2채널 로켓 탑재용 영상시스템의 변조 방식은 IRIG(Inter-Range Instrumentation Group) 표준에 준하여 PCM/FM(Pulse Code Modulation/Frequency Modulation) 전송방식이 채택되어 사용된다. PCM/FM 전송시스템에서 PCM 디지털 데이터는 FM 변조전에 고주파 대역을 제한하기 위한 저역 통과 pre-modulation 필터링이 필요하며 이 필터의 -3dB 컷오프 주파수는 '0.7x비트레이트'로써 PCM 비트레이트에 따라 결정된다^{3, 4}. PCM 비트레이트는 원적 전송시스템 설계 및 제작 전에 고정 시킴으로써 컷오프 주파수 특성이 고정되고 구조적으로 단순한 아날로그 베셀 필터 형태를 사용하는 것이 일반적이다. 하지만 한정된 RF 대역내에서 PCM 비트레이트를 최대한 높여 영상 화질을 개선하기 위한 작업을 수행할 필요가 있는 영상시스템 응용분야에서는 하드웨어 제작이 끝난 후에도 PCM 비트레이트를 소프트웨어로 수정하여 최적화하여야 한다. PCM 비트레이트가 바뀐다는 것은 선형위상 pre-modulation 필터의 -3dB 컷오프 주파수도 따라서 바뀌어야 함을 의미한다.

영상압축기에 사용되는 가변 대역폭을 갖는 pre-modulation 필터는 그림 1에서 보는 바와 같이 디지털 FIR(Finite Impulse Response) 필터, DAC(Digital to Analog Conversion) 시스템 및 가변 2차 LPF(Low Pass Filter)의 세 종류의 필터블록들의 조합으로 구성하였으며 전체 감쇄특성은 아날로그 7차 베셀 필터의 감쇄 특성이 되도록 설계하고 분석하였다^{1, 5}. 본 논문은 이러한 주파수 응답 분석 결과를 바탕으로 하드웨어 구현을 위한 상세 회로 설계 및 시뮬레이션을 수행하였다. 먼저 적용할 FIR

필터의 구조를 결정하였고 이것의 시뮬레이션을 통해서 출력 해상도를 최적화시켰다. 또한 실제 사용될 소자를 적용한 가변 2차 LPF의 시뮬레이션을 통해서 요구한 감쇄를 위한 전압제어 입력값을 다양한 PCM 비트레이트에 따라서 도출하였다. 이렇게 구현된 회로에 대해서는 예상한 결과와 일치하는지를 확인하는 검증(verification) 과정이 필요하며 각 스테이지별로 검증 결과를 서술하였다. 특히 DAC 시스템 및 가변 2차 LPF를 포함하는 이산(discrete-time) 신호의 아날로그 변환부는 톤 발생기(tone generator)를 이용한 검증 방안을 제시하였으며 2Mbps PCM 비트스트림에 대해서 아날로그 변환부에 대한 시험결과를 언급한다. 마지막으로 본 논문은 구현된 RF 인터페이스 모듈의 보다 정확한 주파수 응답을 위해서 교정(calibration) 작업을 수행하였고 최종적으로 교정된 가변 대역폭 필터의 출력 PCM 비트스트림을 확인하였다.

II. 본론

2.1 개요

영상압축기는 로켓에 탑재된 2대의 소형카메라로부터 NTSC 신호를 입력으로 받아서 실시간으로 JPEG2000 압축 알고리즘으로 코딩되며, 압축된 2채널 영상데이터는 CCSDS(Consultative Committee for Space Data Systems) 표준 포맷의 Reed Solomon 코딩, 인터리빙 및 Pseudo-randomizer을 수행한 후 PCM 시리얼 비트스트림으로 만들어 진다⁶. 이 PCM 데이터는 최종 FM 송신기에 입력되기 전에 영상압축기의 마지막 출력단인 pre-modulation 필터를 거쳐서 FM 변조시의 RF 대역 제한을 유도한다. 본 논문은 PCM 비트스트림의 비트레이트가 변하면 대역 제한을 위한 pre-modulation 필터의 -3dB 컷오프 주파수도 '0.7x비트레이트'에 따라서 외부 컴퓨터에서 조정 가능하도록 한 가변 대역폭의 필터를 구현하고 검증한다. 이를 위해서 FIR 필터, DAC 시스템 및 가변 2차 LPF로 구성된 필터블록의 각 스테이지별 진폭 감쇄량을 주파수 응답분석을 통해서 구하였다¹¹.

분석을 위한 전제조건은 FIR 필터 및 DAC 시스템의 샘플링 주파수를 '8x비트레이트'의 주파수로 FIR 필터의 계수들이 각 탭(tap)에서 계산되고 이 계수의 계산 결과가 DAC 시스템에서 같은 샘플링 주파수로 업데이터되게 된다. 이러한 조건으로부터 요구필터의 -3dB 컷오프 주파수 f_c 를 계산($0.175\pi/T$)

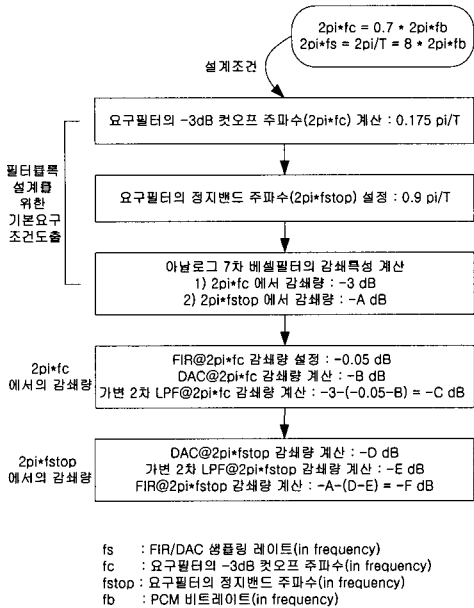


그림 2. 스테이지별 필터 감쇄 요구조건 설정 프로시저
 Figure 2. Design procedure in order to acquire the attenuation requirement conditions by each stage

하고 정지밴드 주파수 f_{stop} 를 설정($0.9\pi/T$)하며 아날로그 7차 베셀 필터의 f_c 및 f_{stop} 에서의 감쇄량을 계산하는 기본 요구조건 도출과정을 거친다^[1]. 그리고 난 다음 각 스테이지별 감쇄량을 설정하고 계산하는 과정이 필요하다. 그림2에 필터블록의 스테이지별 필터 감쇄 요구조건 설정 및 계산을 위한 프로시저를 설명한다. 여기서 FIR 필터의 f_c 에서의 감쇄량을 -0.05dB로 설정하여 계산하였으며 결과적으로 FIR 필터, DAC 시스템 및 가변 2차 LPF에 대한 감쇄 요구량은 표1과 같이 분석되고 계산된다. 이 값들을 바탕으로 각 스테이지별로 상세 설계 및 하드웨어 구현을 수행한다.

필터를 구현하기 위해서는 그림1과 같이 FIR 필터 및 DAC 시스템에 공급할 '8x비트레이트'에 해당하는 주파수 생성을 위한 DDS(Direct Digital Synthesis) 주파수 발생기가 필요하며 또한 가변 2차 LPF 내부의 가변 증폭기 2개에 이득값을 조절할 수 있는 전압제어 V_g 입력이 필요하다. 이 두가지는 영상 점검 소프트웨어에서 RS232 통신으로 영상압축기의 DSP 프로세서를 제어하여 프로그래밍이 가능하게 하여 DDS 주파수 발생기와 전압제어 출력값을 세팅할 수 있게 하였다.

2.2 FIR 필터 설계 및 시뮬레이션

FIR 필터는 표 1에서 계산된 통과대역 주파수

표 1. 계산된 스테이지별 필터 감쇄 특성

Table 1. Calculated attenuation characteristics of three stages

Frequency (π/T)	7th Bessel (dB)	FIR (dB)	DAC (dB)	LPF (dB)
0.175	-3	-0.05	-0.11	-2.84
			-2.95	
0.9	-63.36	-39.24	-3.11	-21.01
			-24.12	

표 2. 계산된 FIR 필터 계수

Table 2. Calculated FIR filter coefficients

h(0)	h(1)	h(2)	h(3)	h(4)	h(5)	h(6)
-0.0210	-0.0323	0.2733	0.5584	0.2733	-0.0323	-0.0210

및 정지대역 주파수에서의 요구 감쇄량을 만족시키도록 설계되며 계수(coefficients)는 Optimal Equiripple 설계방법을 이용하여 표2와 같이 구하였다^[7,8]. 임펄스 응답의 길이는 7이고 계수는 대칭적(symmetric)인 특성을 갖고 있어 Type I FIR 저역통과 필터로 구현된다.

계수의 길이가 길지 않기 때문에 디지털 필터 구현하는데 차지하는 필터의 게이트 할당 비중이 FPGA(Field Programmable Gate Array) 전체 게이트 수에 비해 그다지 높지 않다. 그래서 일반적인 FIR 필터 구조로 구현해도 충분하며 그림 3에서 영상압축기에 적용된 디지털 필터 구조와 길이를 나타낸다. 이 구조에서 보는 것처럼 IIR(Infinite Impulse Response) 필터 특성과 다르게 임펄스 응답이 유한한 시간내에 끝나는 항상 안정한 응답을 가지며 그룹지연이 주파수와 관계없이 일정한 값을 갖는다.

표 2의 계수를 실제 하드웨어로 구현하기 위해서 정수로 표현하는 것이 필요하며 각 계수에 10,000을 곱하면 -323~+5584로 계산되어서 이를 표현하기 위해서 총 14-bit(-8192~+8191)가 필요하다. 표현되는 14-bit 내에서 다이내믹 레인지를 최대한 활용하기 위한 작업으로써 각 계수에 1.4배 곱하여 -323~+5584 정수의 범위를 -452~+7817로 확장하여 실제 탭 계산에 적용한다. 입력 $x[n]$ 은 +1 혹은 -1이 되어서 FIR 필터의 내부 각 탭에서의 계산은 two's complement 형태로서 이루어진다. 최종 출력 $y[n]$ 은 VHDL 시뮬레이션 결과, 최대 15-bit로 표현되지만 실제 사용할 DAC 변환기의 병렬 디지털 입력은 12-bit 이고 unsigned 정수형태이므로 변환 절차가 필요하다. 즉, 최종 출력 탭 15-bit 중 상위 12-bit를 취하고 하위 3-bit는 버린다. 하위 3-bit의 최대 크기는 실제 DAC 시스템 출력 전압

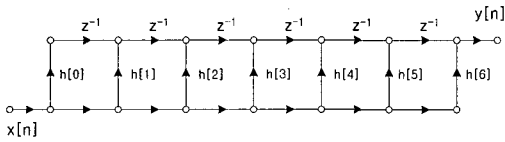


그림 3. 적용된 FIR 필터 구조
Figure 3. Adopted FIR filter structure

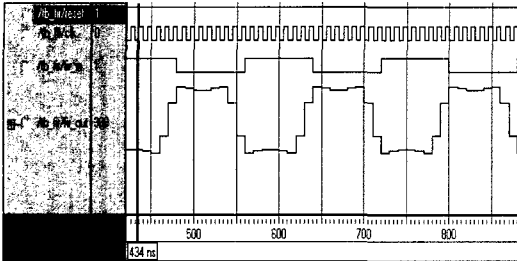


그림 4. FIR 필터 시뮬레이션 결과
Figure 4. Simulation results of FIR filter

을 $1V_{pp}$ 이내로 하고자 하기 때문에 해상도는 $1V/12\text{-bit} = 0.24mV$ 로써 매우 작아 무시할 수 있다. 또한 two's complement 형태를 unsigned 정수형태로 변환하여 DAC 시스템으로 FIR 필터 결과 계수를 출력시킨다. VHDL 언어로 하드웨어를 구현하였고 그림4에 시뮬레이션 결과를 나타낸다.

VHDL로 구현하는데 계수들의 계산을 편리하게 하기 위해서 현재 입력신호의 $h(n)$ 계수 계산은 이전 계수와 지연된 신호의 합 계산과 별도로 하여 서로 다른 클럭에 수행하도록 하였다. 그래서 구현된 FIR 필터의 시간지연은 이론적으로 $T \times (\text{length}(h)-1)/2$ 값인 30ns로 분석되었지만^[1], 실제 회로 시뮬레이션의 경우에 탭 계산에서 계수 계산을 위한 하나의 clk (10ns)이 더 필요하여 그림에서 보는 것처럼 40ns 시간지연이 생기는 것을 알 수 있다.

입력신호(fir_in)의 펄스폭은 80ns로 설정하였고 이때의 동작 클럭(clk)은 '8x비트스트림' 요구조건에 따라 10ns의 주기를 갖도록 하였다. 출력신호(fir_out)는 앞서 언급한 것처럼 12-bit unsigned 정수형태이며 다음의 출력 시퀀스에서 보는 것과 같이 최소 +114에서 최대 +3981의 1주기의 최종 탭 계산값이 반복해서 DAC 시스템으로 출력된다. 이 중에서 출력값 +300은 입력신호가 모두 'Low' 일 때의 fir_out 최종 출력 값이고 +3795 출력값은 입력신호가 모두 'High' 일 때의 최종 출력값이다.

... → 1070 → 3025 → 3981 → 3868 → 3795
→ 3795 → 3868 → 3981 → 3025 → 1070 → 114
→ 227 → 300 → 300 → 227 → 114 → ...

2.3 DAC 시스템 설계 및 전달함수

DAC 시스템은 FIR 디지털 출력 샘플값을 D/C (Discrete to Continuous) 아날로그 변환하기 위한 첫 번째 과정으로써 이진 시퀀스 이산신호 코드를 입력으로 받아서 zero-order hold 연속 시간함수 형태로 출력시킨다. 적용된 DAC 변환기는 AD9762 모델을 사용하였으며 차동 전류(differential current) 출력이 나가므로 완전한 DAC 시스템이 되기 위해서는 DAC 변환기의 차동 전류 출력을 단일(single-ended) 전압으로 변환시키기 위한 회로가 추가되어야 한다^[9]. 이렇게 함으로써 DAC 변환기 출력에 생길 수 있는 잡음, 왜곡 및 dc 오프셋과 같은 common-mode 에러를 줄일 수 있다. DAC 변환기의 병렬 입력 이산신호는 12-bit unsigned 정수 형태이고 최대 125MSPS(Sample Per Second) 성능을 갖고 있으므로 영상압축기의 최대 출력 비트레이트가 10Mbps일 때에 필요한 DAC 변환기에서의 업데이터 샘플링 속도는 '8x비트레이트'인 80MSPS 이므로 적용한 모델의 성능에 충분한 마진이 확보된다.

그림 5에서 보는 것처럼 차동 전류 출력을 단일 전압으로 변환시키기 위해서 하나의 op-amp와 부가 저항이 사용된다. 두개의 동일한 저항 R_{LOAD} 가 DAC 출력단에 바로 연결되며 I_{OUTA} 및 I_{OUTB} 전류에 의해 생기는 차동 전압 $V_2 - V_1$ 은 차동 op-amp 구성에 의해서 단일 전압신호로 변환된다. DAC 출력 임피던스 R_o 는 각 단자별로 $R_{LOAD} // (R_1 + R_2)$ 로 계산되므로 V_1 및 V_2 전압은 'R_o x 차동 전류 출력량'가 된다. 가변 2차 LPF의 입력 전압인 V_o 을 -0.5V ~ +0.5V 로 설정하고자 하기 때문에 이 조건을 맞추기 위해서 DAC 출력 전류량과 R_{LOAD} , R_1 및 R_2 를 DAC 시스템 전달함수로부터 구하여 적절한 소자값을 결정하여야 한다.

I_{OUTA} 는 DAC 12-bit 코드의 모든 비트가 '1'일

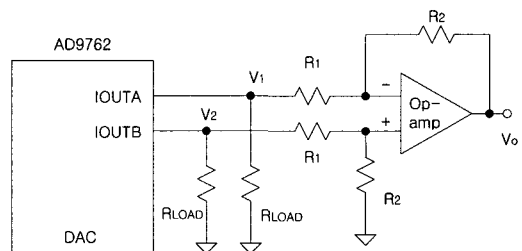


그림 5. DAC 변환기 출력신호 변환 다이어그램
Figure 5. Conversion block diagram of DAC module

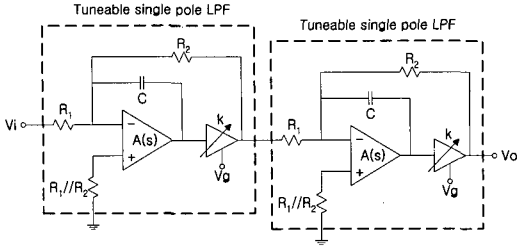


그림 6. 가변 2차 LPF 기능 블록 다이어그램
Figure 6. Functional block diagram of tuneable 2nd order low pass filter

때(즉, +4095), 최대 출력 전류량 I_{OUTFS} 를 제공하며 이때, 다른 전류 단자인 I_{OUTB} 는 전류가 안 흐른다. 따라서 출력 전류량은 식(1)과 같이 입력 코드와 최대 전류량인 I_{OUTFS} 의 함수로 나타낼 수 있다. 여기서 I_{OUTFS} 전류값은 DAC 변환기의 기준전압 V_{REFIO} 와 외부 저항 R_{SET} 에 의해 결정되는 기준 전류 I_{REF} 의 함수이다⁹⁾. 영상압축기 RF 인터페이스 회로의 경우, $I_{OUTFS} = 32 \times I_{REF} = 32 \times V_{REFIO} / R_{SET} = 32 \times 1.2V / 1.96k\Omega$ 이기 때문에 19.6mA 이다.

$$\begin{aligned} I_{OUTA} &= (DAC\ CODE / 4096) \times I_{OUTFS} \\ I_{OUTB} &= (4095 - DAC\ CODE) / 4096 \times I_{OUTFS} \end{aligned} \quad (1)$$

$$\begin{aligned} V_o &= \frac{R_2}{R_1} (V_2 - V_1) = V_2 - V_1 \\ &= R_o (I_{OUTB} - I_{OUTA}) \\ &= R_o \left(\frac{2DAC\ CODE - 4095}{4096} \times 19.6mA \right) \end{aligned} \quad (2)$$

최종 이산신호의 출력 전압 V_o 는 식(2)와 같이 DAC 코드와 출력 임피던스 R_o 의 함수가 된다. 앞 절에서 언급한 것처럼 FIR 필터의 12-bit 출력값 중에서 DAC 코드 최대치는 +3981 이고 DAC 코드 최저치는 +114이므로 DAC 코드 최대치일 때, 피크 값을 +0.5V로 설정하고자 한다. 이러한 출력을 내기 위해서는 식(2)로부터 출력 임피던스 $R_o = 27.3\ \Omega$ 이 되어야 하며 만일 op-amp의 이득을 1로 하기 위해 $R_1 = R_2 = 500\ \Omega$ 설정한다면 결과적으로 $R_{LOAD} = 28\ \Omega$ 를 DAC 변환기에 연결해야지 요구조건을 만족시킬 수 있다. 이때에 DAC 코드 최저치 +114일 때에 계산된 저항값을 식(2)에 대입하면 출력 전압이 -0.5V가 되는 것을 확인할 수 있어 가변 2차 LPF의 입력 전압의 범위는 $\pm 0.5V$ 가 된다.

2.4 가변 2차 LPF 설계 및 시뮬레이션
FIR 디지털 필터는 출력 PCM 비트레이트가 달

라지면 FIR 필터의 구조나 계수에 변화없이 DDS 주파수 발생기에서 출력되는 '8x비트레이트'에 해당하는 기준 클럭을 수정하여 입력시키면 되고 DAC 변환기도 마찬가지로 동일하게 업데이트 샘플링 기준 클럭인 '8x비트레이트'를 바꿔서 입력하면 된다. 그러나 보간(interpolation)을 위한 아날로그 가변 2차 LPF는 PCM 비트레이트가 바뀌면 컷오프 주파수가 '0.7x비트레이트'로써 바뀌게 되는데 이것은 LPF의 컷오프 주파수를 아날로그적으로 이동해야함을 의미한다.

그림 6은 대역폭 조절이 가능한 2차 LPF 필터로써 Miller 적분기와 가변 이득 증폭기로 구성되는 1차 LPF 필터를 연속으로 2개를 연결한 구조이다¹⁰⁾. 전체 2차 필터의 주파수응답은 각각의 독립적인 1차 필터의 주파수 응답의 합과 같으며 가변 1차 필터의 DC 이득은 $-R_2/R_1$ 으로써 invert 특성을 갖는다. 한편, 가변 1차 필터의 입출력 주파수 전달함수와 내부의 증폭기 이득 $A(s)$ 가 충분히 클 때 1차 필터에 대한 근사화된 진폭 감쇄특성을 구할 수 있다¹¹⁾. 그림6의 가변 1차 LPF의 주파수에 따른 진폭 감쇄특성은 식(3)으로부터 R_1 , C 및 k 의 함수가 되지만 R_1 및 C 값을 고정된 값으로 할 경우에 필터의 감쇄 주파수응답은 외부 제어입력값 V_g 에 의해 결정되는 가변 증폭기의 이득인 k 만의 함수가 되는 것을 알 수 있다.

$$\frac{|V_o|}{|V_i|} = \frac{1}{\sqrt{\left(\frac{2\pi R_1 C f}{k}\right)^2 + 1}} \quad (3)$$

$$k = \frac{2\pi R_1 C f_c}{\sqrt{10^{\frac{A}{10}} - 1}} \quad (4)$$

전체 필터블록의 -3dB 컷오프 주파수 f_c 에서 가변 2차 LPF가 감쇄시켜야 할 요구량이 -2A dB라고 할 때, 가변 1차 LPF의 감쇄는 -A dB가 된다. 따라서 식(3)에서 고정된 R_1 , C 값과 전압 감쇄량 A 로부터 요구되는 증폭기 이득값 k 를 가변 1차 LPF에 대해서 dB 단위로 환산하여 식(4)와 같이 유도할 수 있다. 이 식으로부터 정해진 R_1 , C 에 대해서 가변 1차 LPF의 f_c 주파수에서의 진폭 감쇄량 A 를 알면 요구되는 가변 증폭기의 이득 k 를 구할 수 있는 것을 알 수 있다. 앞서 언급한 것처럼 가변 2차 LPF에서의 감쇄요구값은 -2A dB = -2.84dB 이므로 $A = 1.42dB$ 가 된다.

- R₁, R₂ 및 C 값 계산

식(4)에서 알 수 있듯이 R₁과 C값이 증폭기 이득 k 계산에 영향을 주므로 R₁, C의 선택이 중요하다. 가변 1차 LPF의 이득은 이 스테이지에서 신호를 증폭할 필요가 없으므로 1로 설정하고자 하여 R₁ = R₂ 두고, R₁은 일반적인 응용분야에 따라 1.6kΩ으로 설정하였다^[10]. C는 식(4)로부터 구할 수 있는데 영상압축기가 구현하고자 하는 PCM 비트레이트가 최대 10Mbps이기 때문에 f_c는 이 주파수의 0.7배이므로 7MHz 이다. 또한 이때의 이득 k를 최대 이득으로 잡자 하며 15로 설정한다. 따라서 f_c 주파수에서의 가변 1차 LPF에서의 감쇄는 A = 1.42이므로 식(4)로부터 최대 비트레이트가 입력될 때의 변수를 고려하여 C = 132pF으로 계산되며 실제 구현시에는 표준 커패시터 값인 100pF을 사용한다.

- 전압제어 입력값 V_g 계산

실제 하드웨어 구현시 가변 2차 LPF에 제어할 수 있는 것은 외부에서 인가되는 전압 입력값 V_g 이다. 따라서 식(4)로부터 앞서 계산된 R₁과 C 값에 대해서 f_c에서의 A 감쇄량을 만들기 위한 이득 k가 먼저 계산되고, k를 구현하기 위한 가변 증폭기의 전압제어값 V_g의 관계를 도출하고자 한다.

가변 이득 증폭기는 CLC522 모델로 선정하였으며 이 소자가 적용될 때 요구하는 이득 k에 따른 전압제어값 V_g를 구하고자 한다^[11]. 이 모델은 주변에 R_g 및 R_f의 2개 저항이 연결되며 이 저항들과 CLC522 기능 블록 다이어그램으로부터 식(5) 및 식(6)의 관계식을 유도할 수 있다. 여기서 A_{vmax}는 최대 PCM 비트레이트가 입력될 때의 최대 이득이므로 앞서 언급한 것처럼 15로 설정된다. 식(5)에서 R_g 및 R_f를 먼저 구한 다음, 식(6)에서 k에 따른 V_g를 구할 수 있다. R_g는 입력전압의 최대치와 R_g로 흐르는 최대 전류의 비인 R_g = V_{input}/I_{Rg} 로써 결정되며 영상압축기는 가변 2차 LPF의 최대 입력 전압을 +0.5V로 설정하였기 때문에 R_g = 0.5V/1.8mA = 278Ω으로 계산된다. 실제 적용시에는 구현 가능한 저항값이 274Ω으로써 이 값으로 구현한다. 또한 식(5)로부터 R_f = 2221Ω로 계산되며 구현한 저항값은 2.2kΩ이다.

$$R_f = \frac{1}{1.85} \times R_g \times A_{Vmax} \quad (5)$$

$$V_g = \frac{2 \times k \times R_g}{1.85 \times R_f} - 1 \quad (6)$$

표 3. 가변 2차 LPF 외부 연결 소자 값

Table 3. External components values of a variable 2nd order LPF

소자	값	조건
R ₁ , R ₂	1.6 kΩ	2차 가변 LPF 이득 = 1 가변 이득증폭기 최대이득 = 15 f _c 에서의 1차 가변 LPF 감쇄 = -1.42dB
C	100 pF	
R _g	274 Ω	
R _f	2.2 kΩ	

표 4. 가변 비트레이트(f_b)에 따른 가변 2차 LPF 전압제어 값 계산

Table 4. Calculation of voltage control values according to a couple of bit rates of a variable 2nd order LPF

f _b	f _c (0.7xf _b)	LPF 대역폭 조정		비고
		k	V _g	
100kbps	70 KHz	0.113	-0.985	
500kbps	350 KHz	0.566	-0.924	
1Mbps	700 KHz	1.132	-0.848	
2Mbps	1.4 MHz	2.263	-0.695	
3Mbps	2.1 MHz	3.395	-0.543	
4Mbps	2.8 MHz	4.526	-0.391	
5Mbps	3.5 MHz	5.658	-0.238	
6Mbps	4.2 MHz	6.789	-0.086	
7Mbps	4.9 MHz	7.921	0.067	
8Mbps	5.6 MHz	9.053	0.219	
9Mbps	6.3 MHz	10.184	0.371	
10Mbps	7 MHz	11.316	0.524	

표 3은 영상압축기의 요구조건에 따른 가변 2차 LPF에 적용한 소자값들을 정리하였다. 이러한 소자값을 적용하여 PCM 비트레이트가 100kbps~10Mbps 일 때의 이득 k와 이에 대응되는 V_g를 계산하였으며 표4와 같다. 이 표는 가변 2차 LPF의 f_c 주파수에서 -2.84dB 진폭 감쇄효과를 얻기 위한 전압제어 값 V_g값을 구한 결과로써 이론적인 계산치이다. 하지만 실제 사용될 소자들의 특성을 고려한 값이 필요하며 소자 특성을 고려해서 구한 전압제어값 V_g 값이 시뮬레이션을 통해 구할 필요가 있다. 표 5는 실제 사용할 소자들을 이용하여 OrCAD로 가변 2차 LPF를 시뮬레이션한 것으로써 f_c 주파수에서 -2.84dB 진폭 감쇄를 위한 V_g 값이 표4의 이론적인 계산값과 다름을 알 수 있다.

표 5의 시뮬레이션 결과에서 알 수 있듯이 크게 2 가지 현상이 발생됨을 알 수 있었다. 첫째, 계산된 전압제어값 V_g와 시뮬레이션 V_g값에는 컷오프 주파수 f_c가 높아질수록 예상한 전압제어값과 시뮬레이션 전압제어값에 차이가 생기는 것을 알 수 있으며 이러한 현상은 LPF의 컷오프 주파수가 높아질수록 그에 상응하게 내부 사용되는 증폭기의 Gain-Bandwidth 곱도 높아야 하지만 현실적인 증폭기의 소자 특성

표 5. 가변 비트레이트(f_b)에 따른 가변 2차 LPF 전압제어값 시뮬레이션

Table 5. Simulation of voltage control values according to a couple of bit rates of a variable 2nd order LPF

f_b	V_g 값		비고
	by cal.	by sim.	
100kbps	-0.985	-0.984	저주파 -0.23dB 감쇄
500kbps	-0.924	-0.923	저주파 -0.05dB 감쇄
1Mbps	-0.848	-0.846	저주파 -0.02dB 감쇄
2Mbps	-0.695	-0.702	저주파 -0.01dB 이하 감쇄
3Mbps	-0.543	-0.567	"
4Mbps	-0.391	-0.441	"
5Mbps	-0.238	-0.321	"
6Mbps	-0.086	-0.211	"
7Mbps	0.067	-0.108	"
8Mbps	0.219	-0.016	"
9Mbps	0.371	0.081	"
10Mbps	0.524	0.166	"

에 한계가 있기 때문에 이러한 증상이 발생한다. 그러나 이것은 시뮬레이션을 통하여 충분히 인식하고 있고 시뮬레이션 결과에서 도출된 전압제어값을 실제 하드웨어에 인가하면 되기 때문에 문제가 없다.

둘째, PCM 비트레이트가 낮을수록 컷오프 주파수 f_c 보다 낮은 저주파 대역에서 진폭 감쇄가 일어남을 발견할 수 있다. 1.4MHz 이상에서 0.01dB 이하의 저주파 감쇄는 전 대역에서 기본적으로 발생하고 있고 이 값은 전체 2.84dB에 비해서 아주 낮기 때문에 무시하도록 한다. 다만, 700 kHz 컷오프 주파수 이하에서 0.02dB 이상의 저주파 진폭 감쇄 현상이 나타나기 때문에 이것에 대한 보상을 수행하여야 한다. 즉, 정해진 f_c 주파수에서 이보다 낮은 저주파에서의 감쇄량에 대비하여 2.84dB가 상대적으로 더 감쇄되도록 전압제어값 V_g 값을 시뮬레이션을 통해서 재조정할 필요가 있다. 100kbps에서는 저주파 감쇄를 고려한 시뮬레이션 결과, $V_g = -0.984$ 이고, 350kbps에서는 $V_g = -0.923$ 이고, 1Mbps에서는 $V_g = -0.846$ 이다. 이와 같이 저주파에서 진폭 감쇄가 되는 부분은 가변 2차 LPF의 다음 스테이지인 진폭 조절을 위한 증폭기에 의해서 조절이 가능하기 때문에 영상송신기에서 요구하는 진폭 레벨을 맞추는데 문제는 없다.

2.5 필터블록의 아날로그 변환부에 대한 검증 및 교정

2.5.1 검증 방법

지금까지의 설계 및 시뮬레이션 결과를 바탕으로 실제 하드웨어로 구현하였을 때에 디지털 FIR 필터의 출력 시퀀스가 DAC 시스템 및 가변 2차 LPF를

통과하면서 컷오프 주파수 f_c 에서 요구했던 감쇄가 일어나는지에 대한 확인이 필요하며 본 논문은 이러한 검증(verification) 및 교정(calibration)을 위한 효율적인 방법을 제안하며 제안된 방법을 구현하였다.

앞서 언급한 것처럼 컷오프 주파수의 감쇄량은 설정 주파수보다 아주 낮은 저주파 감쇄 대비량으로써 DAC 시스템 및 가변 2차 LPF에서 각각 0.11dB 및 2.84dB인 값을 갖는다. 여기서 아주 낮은 저주파를 편의상 DC 신호로 정의하여 각각의 컷오프 주파수 조건하에서의 감쇄량 기준으로 삼는다. DAC 시스템에서의 0.11dB 감쇄량은 PCM 비트레이트 f_b 의 8배 주파수로 DAC 변환기에서 업데이터 시킬 때의 감쇄값이며 마찬가지로 가변 2차 LPF에서의 2.84dB 감쇄량은 실제 소자를 사용한 시뮬레이션 결과로부터 나온 전압제어값 V_g 를 인가했을 때의 조건이다. 따라서 이 컷오프 주파수에서의 감쇄량을 확인하기 위해서는 컷오프 주파수에 해당하는 단일(single) 주파수를 발생시킬 수 있는 톤 발생기(tone generator)가 기본적으로 필요하며 이 톤 발생기에서 출력되는 단일 주파수를 갖는 신호를 DAC 시스템에 인가하고 가변 2차 LPF의 출력을 최종적으로 관찰하여 총 감쇄량이 DC 신호 대비 2.95dB(0.11dB+2.84dB) 인 것을 확인하는 절차를 거치는 작업이 필요하다.

톤 발생기는 영상압축기의 디지털 FIR 필터 출력부터 가변 2차 LPF까지의 성능을 검증하기 위해서 필요한 것이기 때문에 통상적인 영상압축기의 기능들인 2채널 영상 디코더, 2채널 JPEG2000 영상압축, 통신프레임 포맷, RS 인코딩, 인터리빙, Pseudo-randomizer 및 FIR 필터의 기능을 정지시키고 단지 검증작업을 위해서 필요한 톤 발생기와 아날로그 변환부만 연결하여 활성화시키도록 하였다. 그림 7은 아날로그 변환부의 검증 및 교정을 위한 구성도를 나타낸다. 영상압축기가 전자박스 형태로 되어 있기 때문에 그림 7과 같이 영상압축기와 RS232 통신을 수행하여 외부에서 검증 소프트웨어를 통해서 원하는 단일 주파수의 톤을 선택하고 이 설정된 값을 영상압축기의 DSP 프로세서로 입력시킬 수 있도록 하여야 한다. DSP 프로세서는 입력된 톤 주파수를 출력시키기 위해서 $10x f_c$ 주파수를 생성시켜 톤 발생기 및 DAC에 업데이터 주파수를 발생시킬 수 있도록 DDS 주파수 발생기를 재설정하게 된다.

원래 톤 발생기에서 발생하는 주파수 $f_c = 0.7x f_b$ 이고 $f_s = 8x f_b$ (f_s : DAC 업데이터 샘플링 주파수)

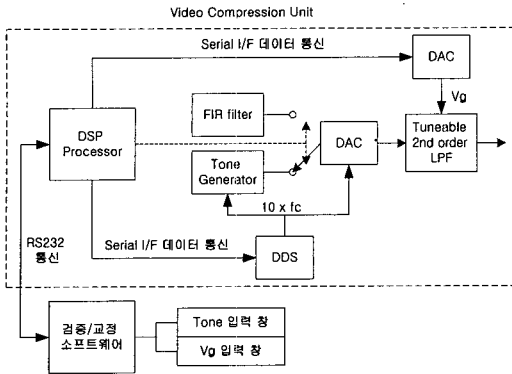


그림 7. 아날로그 변환부의 검증 및 교정을 위한 구성도
Figure 7. Block diagram for the verification and calibration of analog conversion part

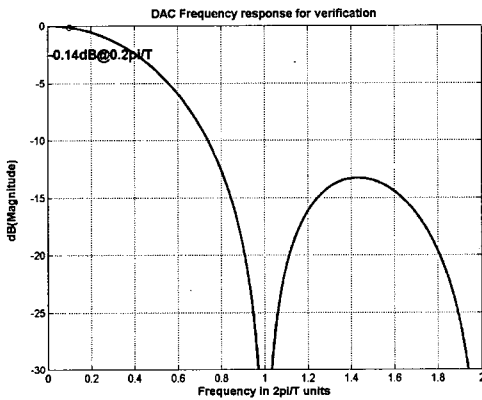


그림 8. 수정된 DAC 크기 주파수 응답
Figure 8. Revised DAC magnitude frequency response

관계에 따라서 $f_s = 11.4285... \times f_c$ 의 주파수로 DAC에서 업데이트가 되어야지만 f_c 주파수에서 -0.11 dB 감쇄가 되는 것을 DAC 부분에서 분석하였다^[1]. 하지만 영상압축기에서의 주파수 원천인 DDS 주파수 생성기는 1개밖에 없으며 이것을 이용하여 톤

주파수 f_c 와 샘플링 주파수 f_s 를 동시에 출력시킬 하드웨어를 구현하기가 불가능하므로 본 논문에서는 보다 효율적인 다른 방법을 제안한다. 즉, DAC에서 업데이트되는 샘플링 주파수 f_s 를 기존에 사용하던 $8 \times f_b (=11.4285... \times f_c)$ 가 아니라 $10 \times f_c$ 로 설정하여 업데이트 주파수를 다르게 하고자 한다. 이렇게 f_s 주파수를 $11.4285... \times f_c$ 가 아닌 이 값과 근접한 정수인 $10 \times f_c$ 로 선택함으로써 f_c 단일주파수 신호의 10배의 업데이트 샘플링이 되게 하였다. 다만, 이렇게 샘플링 주기가 달라짐에 따라서 f_c 주파수에서 DAC 시스템에서 진폭 감쇄되는 정도가 달라질 것이 예상되므로 새롭게 분석할 필요가 있다. 분석 결과 기존의 -0.11 dB 감쇄보다 조금 더 증가된 -0.14 dB 감쇄되는 것으로 나타났으며 이 증가 원인은 업데이트 주파수가 낮아지기 때문에 나타나는 결과로써 그림 8에 달라진 업데이트 주파수를 고려한 DAC 크기 주파수 응답 특성을 나타낸다.

그림 9에는 DAC 변환기의 샘플링 주파수 변화에 따른 주파수 응답을 수정 전/후의 스펙트럼과 비교하여 설명한다. 톤 주파수 f_c 는 변함이 없으며 단지 DAC 업데이트 주파수를 $8 \times f_b$ 에서 $10 \times f_c$ 로 이동시켰을 때 톤 주파수에서의 감쇄가 -0.11 dB에서 -0.14 dB로 증가한 것을 보여준다. 즉, DAC에서 수정된 값인 -0.14 dB를 사용하여 검증 및 교정을 수행해야 하며 가변 2차 LPF에서의 감쇄는 -2.84 dB로써 변화가 없기 때문에 DAC와 가변 2차 LPF의 두 스테이지의 감쇄가 원래의 -2.95 dB 감쇄가 아닌 -2.98 dB(-0.14 dB -2.84 dB) 감쇄가 되는지 톤 발생기를 통해서 확인한다.

2.5.2 교정 방법

그림 10은 아날로그 부에 대한 검증 및 교정 절차

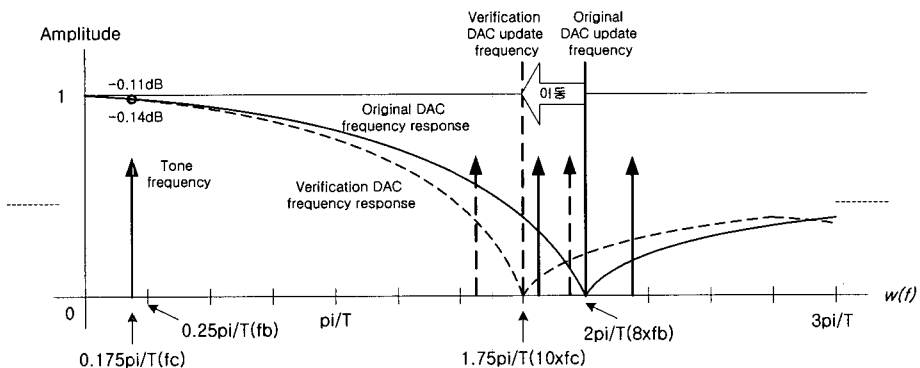


그림 9. DAC 샘플링 변화에 따른 주파수 응답 분석의 비교
Figure 9. Comparison of frequency response analysis according to DAC sampling frequency change

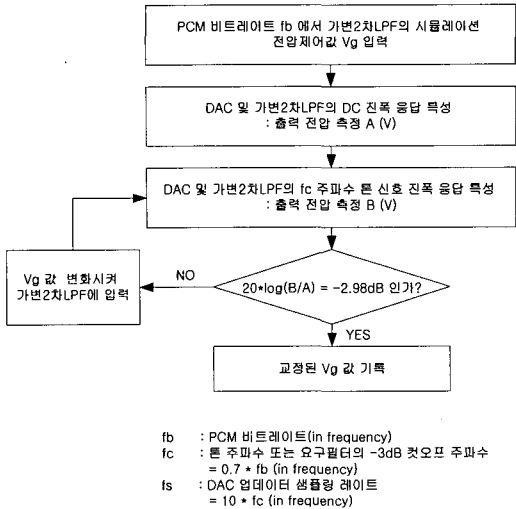


그림 10. DAC 시스템 및 가변 2차 LFP에 대한 검증교정 절차
 Figure 10. Procedure of verification and calibration for a DAC system and a variable 2nd order LFP

차를 설명하는 흐름도로서 아날로그 부의 DC 신호에 대한 진폭 감쇄량이 먼저 파악되어야 하며 이를 위해서 최종 DC 출력 진폭값인 A(V)를 측정하여 이 결과를 톤 주파수에서의 측정 감쇄량의 기준 전압으로 활용하고자 한다. 여기서 DC 출력신호의 진폭이란 DC 신호(톤 주파수 신호의 +peak값)을 10xf_c 주파수로 DAC에 입력으로 인가하고 최종 가변 2차 LFP 출력단에서 관찰한 출력신호 크기이다. 그 다음에는 톤 발생기를 사용하여 주파수를 발생시키고 마찬가지로 10xf_c 주파수로 DAC에서 업데이터시키며 최종 가변 2차 LFP 출력단에서 정현파의 진폭 B(V)를 측정한다. 이렇게 측정된 A 및 B 전압양의 감쇄비를 20log(B/A)dB 로 계산하였을 때에 -2.98dB 가 되는지 확인한다. 만약 원하는 감쇄가 되지 않으면 전압제어값 V_g를 변화시키면서 최종 요구치인 -2.98dB가 되도록 재입력한다. 최종 출력 전압비가 -2.98dB가 되도록 교정작업을 반복하여 수행한다.

2.5.3 PCM 비트레이트 2Mbps 에서의 검증 및 교정 결과

하드웨어로 구현된 영상압축기의 RF 인터페이스 모듈에 대한 검증작업을 위해서 먼저 FIR 필터와 DAC 시스템의 출력 파형을 오실로스코프를 이용하여 측정하였다. PCM 비트레이트를 2Mbps 속도로 설정하였고 Pseudo-randomizer 된 시리얼 비트스트림 신호가 FIR 필터와 다음 스테이지인 DAC 시스템을 거쳐 출력되는 것을 그림 11과 같이 얻을 수

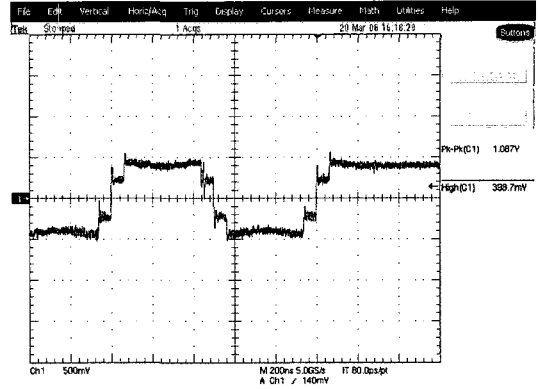


그림 11. FIR 필터 및 DAC 시스템 출력파형
 Figure 11. Output waveform of FIR filter and DAC system

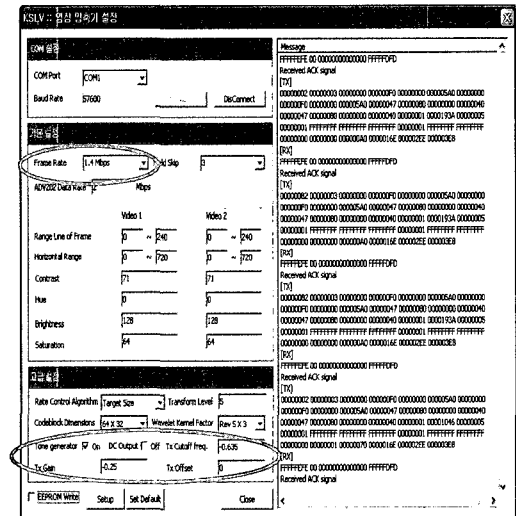


그림 12. 영상압축기 파라미터 설정 창
 Figure 12. Window for setting the various parameters

있었다. 그림 11에서 알 수 있듯이, FIR 시뮬레이션 결과인 그림4에서 예상한 것처럼 FIR 최종 출력 탭 15-bit 계산 결과 중에서 상위 12-bit가 선택되며 이것이 DAC 시스템에서 연속적인 시퀀스로 8xf_b의 속도(16Mbps) 로 업데이터 되는 것이 확인된다. 또한 출력파형의 진폭이 최대 -0.5V ~ +0.5V 이내로 관측되기 때문에 시뮬레이션 결과로부터 얻은 최대 FIR 계수 출력 코드값 +3981와 최저 출력 코드값이 +114일 때 ±0.5V 이내로 DAC 시스템 출력값으로 설정하고 설계한 것과 일치하는 것을 구현된 하드웨어에서 검증하였다. 또한 2Mbps NRZ-L 형태의 PCM 비트스트림의 한 비트 유지시간은 500ns 인데, 측정파형에서 보는 것처럼 두 비트의 시간이 1 μs이므로 DDS 주파수발생기도 영상압축기에서 원하는 PCM 비트레이트 주파수를 출력시키는 것을

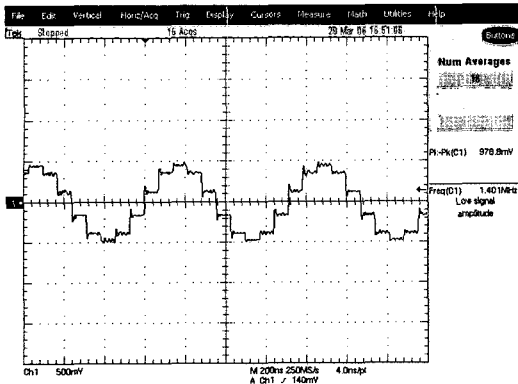


그림 13. 톤 주파수의 DAC 시스템 출력파형
Figure 13. Output waveform from DAC system of tone frequency

알 수 있다.

가변 2차 LPF에 대한 검증은 바로 앞 스테이지인 DAC 시스템을 포함하여 보간에 필요한 아날로그 변환부를 대상으로 수행되며 컷오프 주파수 f_c 에서 -2.98dB가 감쇄되는지를 확인한다. 이를 위해서 가변 2차 LPF에 대한 전압제어 입력인 V_g 시뮬레이션 결과를 바탕으로 지상 검증 소프트웨어를 이용하여 RS232 통신으로 영상압축기 전압제어 파라메타 V_g 를 설정한다. 그림 12는 영상압축기의 각종 파라메타들을 RS232 통신으로 설정하기 위한 설정창(window)으로써 그림의 왼쪽 아래의 고급 설정에서 'Tx Cutoff freq.' 파라메타가 전압입력 제어 V_g 에 해당되며 -1.000V~+1.000V 범위에서 소수점 3째까지 설정 가능하다. 또한 'Tone generator' 파라메타를 On으로 활성화하면 기본 설정에서 'Frame Rate' 파라메타에서 설정한 값이 톤 주파수가 되어 $10x f_c$ 의 속도로 DAC 변환기에서 업데이트되어 출력된다. 또한 톤 주파수에 대한 감쇄비의 기본 값으로 이용할 DC 출력값은 동일창의 고급 설정의 'DC Output' 파라메타를 On으로 활성화시켜 톤 주파수 출력이 아니라 DC 신호를 출력시킬 수 있게 한다. FIR 필터가 아닌 톤 발생기로 신호 흐름을 전환하여 정현파 톤 출력 시퀀스를 DAC 시스템으로 넘겨주고 $\pm 0.5V$ 의 신호로 만들어 주는 출력 파형은 그림 13과 같다. PCM 2Mbps 비트스트림에 대한 검증으로써 설정 소프트웨어에서 $0.7x f_b = 1.4MHz$ 단일 주파수를 생성하도록 설정하였으며 자동적으로 DAC 업데이트 샘플링율은 $10x f_b = 14MHz$ 가 된다. 그림에서 보는 것처럼 톤 출력이 정상적으로 이루어지는 것을 톤의 진폭($\pm 0.5V$) 및 주파수(1.4MHz)로부터 알 수 있으며 업데이트 샘플링율도 정현파의 한 주기

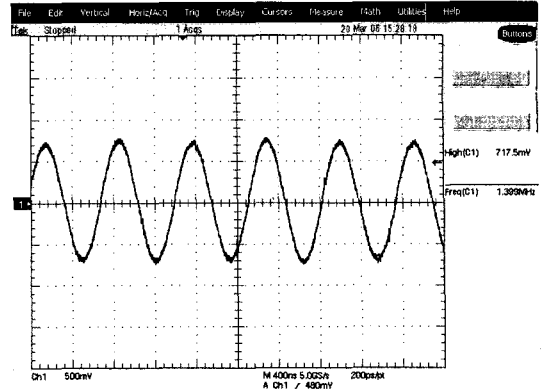


그림 14. 전압제어값 -0.635V 일때의 1.4MHz 톤 주파수 출력파형
Figure 14. Output waveform of 1.4MHz tone frequency when voltage control value is -0.635V

내에 10개의 스템으로 구성되어져 톤 주파수의 10배로 DAC에서 업데이트 되는 것을 확인할 수 있다. 이 DAC 출력 신호는 1.4MHz 톤 주파수에서의 시뮬레이션 결과인 $V_g = -0.702V$ 전압제어값을 갖는 가변 2차 LPF를 통과하면서 최종 보간 작업이 이루어진다. 즉, 컷오프 주파수 1.4MHz 일 때 DC 신호가 아날로그부에 대해서 +1V 로 출력되었기 때문에 이 값의 -2.98dB에 해당되는 +0.71V가 톤 주파수 파형의 +peak가 되어야 정상적이다. 검증 결과, -0.702V 전압제어값을 인가하였을 때에 예상한 +0.71V 보다 낮아서 가변 2차 LPF의 전압제어 입력을 조금씩 높여 가면서 재조정하여 최종적으로 +peak값이 +0.71V가 되도록 반복하여 소프트웨어로 설정하는 절차를 거치는 교정작업을 수행하였다. 그림 14에 최종 교정결과 파형을 나타내며 이때의 가변 2차 LPF에 설정한 전압제어값은 -0.635V이다.

이처럼 가변 2차 LPF의 전압제어 시뮬레이션 결과치와 약간의 차이가 나는 것은 다음과 같이 크게 두 가지 때문이다. 첫째, 소프트웨어 설정 창에서 입력된 전압값은 그대로 영상압축기의 DSP 프로세서로 전달되지만 디지털 코드를 아날로그 V_g 값으로 변환하기 위한 DAC 회로부에서 이상적인 변환이 이루어지지 않기 때문이다. V_g 로 변환하기 위한 회로에서 기준전압이 완전한 +2.5V가 아니며 각종 저항 소자값이 오차가 있기 때문에 발생할 수 있다. 둘째, 가변 2차 LPF의 회로를 실제 소자값으로 적용할 때에 발생하는 각종 저항, 커패시터의 오차가 있으며 가변 증폭기 등에서 실제 특성이 시뮬레이션에서 사용한 특성과 조금씩 틀리기 때문에 나타난다. 이러한 이유에서 영상압축기의 RF 인터페이스 모듈에 대한 정확한 주파수 감쇄 교정작업

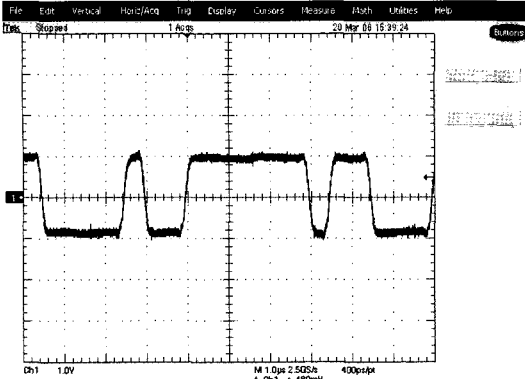


그림 15. 교정된 pre-modulation 필터를 적용한 최종 2Mbps 비트스트림 파형
Figure 15. Calibrated filtered_out waveform when bit rate is 2Mbps

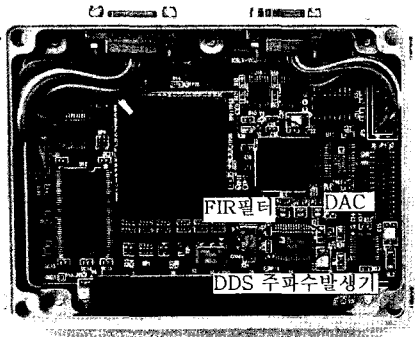


그림 16. 구현된 RF 인터페이스 PCB 보드 1
Figure 16. Implemented RF interface PCB 1

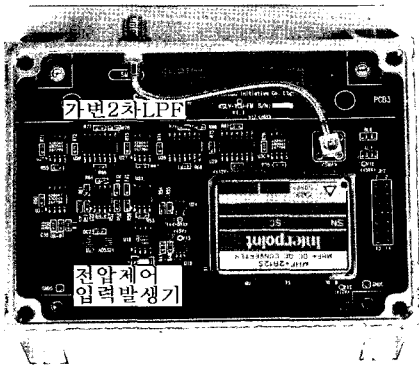


그림 17. 구현된 RF 인터페이스 PCB 보드 2
Figure 17. Implemented RF interface PCB 2

은 제작과정에서 사용되는 소자들의 특성과 값이 다르기 때문에 제작된 영상압축기별로 수행하게 된다. 그림 15에 최종적으로 가변 2차 LPF에서 전압 제어값이 교정된 후의 pre-modulation 필터링된 2Mbps PCM 비트스트림을 보여준다.

그림 16은 구현된 영상압축기의 RF 인터페이스

모듈중에서 FIR 필터를 구현한 FPGA와 그것의 결과 시퀀스를 스텝 파형으로 변환하기 위한 DAC 변환기 및 주파수 원천소스인 DDS 주파수 발생기 등을 포함한 PCB를 보여주며 그림 17은 가변 1차 LPF 2개로 구성된 가변 2차 LPF와 가변 증폭기에 공급할 전압제어입력 V_g 를 발생시키기 위한 전압제어 입력발생기 회로 등이 있는 PCB 보드이다.

III. 결론

본 논문은 압축된 영상 PCM 비트스트림 데이터가 무선전송을 위한 FM 변조전에 대역제한을 위해 적용되는 가변 대역폭의 pre-modulation 필터를 하드웨어로 구현하고 이것으로부터 검증 및 교정작업을 수행하였다. 디지털 FIR 필터, DAC 시스템 및 가변 2차 LPF로 구성되는 필터 블록의 각 스테이지별 주파수 응답 분석을 통해서 얻은 결과를 바탕으로 구현하였으며 먼저 FIR 필터의 구조를 결정하고 VHDL를 이용한 설계 및 시뮬레이션을 통해서 출력파형을 얻을 수 있었다. DAC 시스템에서는 FIR 필터의 이산 출력 신호를 받아서 가변 2차 LPF의 입력 전압 범위 조건으로 출력시키기 위해서 DAC 시스템 설계를 수행하고 이것의 전달함수로부터 소자들 값을 계산하였다. 마지막으로 가변 2차 LPF는 실제 사용될 소자값을 유도하였고 이로부터 시뮬레이션을 수행하여 요구되는 진폭 감쇄량을 얻기 위한 가변 증폭기의 전압제어 입력값을 얻을 수 있었다.

구현된 하드웨어는 검증작업을 거쳤으며 특히 이날로그부에 해당되는 DAC 시스템 및 가변 2차 LPF 부에 대해서는 실제 제작하면서 생길 수 있는 소자 특성 오차를 가변 증폭기의 전압제어 입력값을 수정하여 인가하는 교정작업을 수행하였다. 이를 위해서 톤 발생기를 사용하여 컷오프 주파수에서 단일 주파수 성분을 생성하여 DAC 시스템으로 출력시켰고 가변 2차 LPF의 출력단에서 신호를 최종 관찰하여 전압제어 입력값을 교정하였다. 이러한 작업들은 검증 소프트웨어로 RS232 통신으로 영상압축기의 외부에서 컴퓨터로 제어함으로써 이루어지며 최종 교정된 pre-modulation 필터가 영상압축기 출력단에서 필터링이 수행되는 것을 확인하였다. 향후, RF 시스템과의 통합 전기점검을 거친 영상시스템은 로켓의 비행환경에도 견딜 수 있는지에 대한 각종 환경시험을 치상에서 수행한 후에 로켓 비행시험을 가질 예정이다.

참 고 문 헌

[1] 이상래, 나성웅, "PCM/FM 전송에서 가변 컷오프 특성을 갖는 선형위상 필터블록의 펄스 성형에 관한 연구", *한국통신학회지*, Vol.31 no.1C, pp.65~73, 2006.

[2] 이상래, 이재득, 나성웅, "DSP 프로세서를 이용한 비행체 탑재용 리모터 헤더 칼라 영상카메라 구현", *한국통신학회 하계종합학술대회 논문집*, Vol.31, June 2005.

[3] IRIG standard 106-01, *Telemetry Standards*, Feb. 2001.

[4] RCC document 119-88, *Telemetry Applications Handbook*, Feb. 1988.

[5] Arthur B. Williams and Fred J. Taylor, *Electronic Filter Design Handbook*, 2nd edition, McGraw-Hill publishing company, 1988.

[6] CCSDS 101.0-B-5, *Telemetry Channel Coding*, June 2001.

[7] Alan V. Oppenheim and Ronald W. Schaffer, *Discrete-Time Signal Processing*, 2nd edition, Prentice-Hall, Inc., pp. 140-511, 1999.

[8] Vinay K. Ingle and John G. Proakis, *Digital Signal Processing using MATLAB*, Brooks/Cole Publishing company, pp. 224-293, 2000.

[9] Analog Device, Inc., *AD9762 TxDAC D/A converter*, 1996.

[10] National Semiconductor Corp., *Application OA-23*, Jan. 1994.

[11] National Semiconductor Corp., *Comlinear CLC522 Wideband Variable-Gain Amplifier*, August 1996.

이 상 래 (Sang-Rae Lee)

정회원



1993년 2월 경북대학교 전자공학
학과 학사

1995년 2월 경북대학교 전자공
학과 석사

1995년 6월~2000년 10월 국방
과학연구소 연구원

2001년 1월~현재 한국항공우주

연구원 선임연구원

<관심분야> Avionics 시스템, 영상처리, 영상통신

나 성 웅 (Sung-Woong Ra)

정회원



1976년 2월 서울대학교 전기공
학과 학사

1978년 2월 한국과학기술원 전
기 및 전자공학과 석사

1992년 8월 한국과학기술원 전
기 및 전자공학과 박사

1980년 7월~현재 충남대학교

공과대학 전자공학과 교수

<관심분야> 영상처리, 영상코딩, MPEG-IV, 화상회의
시스템