

다중 생체인식 전용 칩셋 설계

김 기 현*, 유 장 희**, 정 교 일*** (한국전자통신연구원)

요 약

임베디드 시스템 환경에서 실시간으로 얼굴, 그리고 홍채, 지문 등의 생체인식을 위한 시스템 구현을 위해서는 전용의 칩셋이 필요하다. 본 연구에서는 생체인식 알고리즘을 소프트웨어로 구현 및 검증한 후 임베디드 시스템에서 성능을 시험하여 실시간 처리를 어렵게 하는 각 생체인식 알고리즘의 많은 계산량을 요구하는 부분을 선별하여 하드웨어로 구현하도록 설계 하였다. 따라서 각 생체인식 알고리즘은 소프트웨어와 하드웨어 부분으로 나누어져 구현되며, 이들의 효율적인 연동에 의해 다중 생체인식 시스템의 실시간 처리는 가능하게 된다. 칩셋으로 구현되는 부분은 얼굴 인식의 얼굴 검출을 위한 Adaboost 알고리즘이 구현되며, 홍채인식인 경우 홍채의 외부/내부 경계 구하기 및 극좌표 알고리즘이 구현되고, 지문인식의 경우에는 지문 맵 정보 도출 알고리즘 부분이 구현된다.

I. 서 론

고속의 인터넷을 이용한 글로벌 네트워크가 형성되고 이를 이용하여 보다 쉽고 편리하게 수집, 분석 및 가공한 개인의 중요한 정보가 타인에 의해 도용되거나 파괴되는 심각한 문제가 제기되고 있으며, 국가의 중요한 정보와 전자상거래 등의 경제 활동에 필요한 정보마저도 손실되는 현상이 빈번하게 발생하고 있다. 현재까지 사용하고 있는 패스워드 또는 PIN(Personal Identification Number)만을 이용한 인증 방법으로는 급증하는 개인, 산업, 국가의 중요한 정보를 안전하게 보호할 수 없는 실정이다. 따라서 이러한 문제를 해결하기 위해 고유한 개인의 생체 정보를 이용한 신원 확인 방법인 생체 인식 기술(Biometrics)이 대안으로 부각되고 있다[7][8].

얼굴, 그리고 홍채, 지문 등 평생 불변/만인 부동의 생체 정보를 이용하면 높은 안정성을 갖는 인증 시스템을 구현할 수 있다. 그러나 사고로 신체 일부를 잃어버리거나 환경에 따라 특정 신체의 정보를 이용할 수 없는 경우가 생길 수 있으며, 불특정 집단을 대상으로 하나의 생체 정보를 일괄 적용하는 것은 문제가 된다. 따라서 다양한 환경에서 생체인식 시스템의 응용을 가

능하게 하기 위해서는 두 개 이상의 생체 정보를 실시간으로 이용이 가능 하도록 하는 다중 생체인식 칩셋 기술이 필요하다.

본 논문의 2장에서 칩셋의 전체 구성 및 각 생체인식 알고리즘에서 칩 구현 부분에 대한 세부적인 내용을 기술하고, 3장에서는 다중 생체인식 칩셋이 탑재될 임베디드 시스템에 대해서 기술하고자 한다. 마지막 장에서는 구현 결과 및 향후 연구 방향에 대해서 기술 한다.

II. 다중 생체인식 칩셋

다중 생체인식 칩셋은 모듈화된 생체인식 알고리즘을 기반으로 임베디드 환경에서 고속의 처리가 가능하도록 하는 알고리즘의 하드웨어 구현 기술이다. 얼굴, 그리고 홍채, 지문과 같은 생체인식 알고리즘을 개발 후, 계산량이 많아 고속화가 필요한 부분 또는 여러 알고리즘에서 공통으로 사용되는 부분을 하드웨어로 구현함으로써, 임베디드 시스템의 구현 시 융통성을 가질 수 있도록 설계되어야 한다. 또한, 다중 생체인식 알고리즘은 소프트웨어 부분과 하드웨어 부분으로 나누어 구현되어 하드웨어로 구현되는

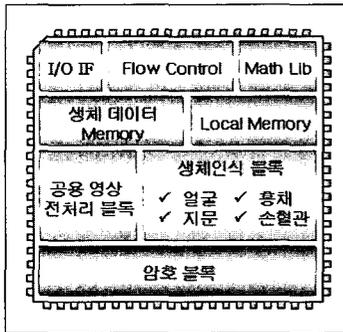
* 한국전자통신연구원 정보보호연구단 기반연구그룹 바이오인식칩셋연구팀 선임연구원(kihyun@etri.re.kr)

** 한국전자통신연구원 정보보호연구단 기반연구그룹 바이오인식칩셋연구팀장(jhy@etri.re.kr)

*** 한국전자통신연구원 정보보호연구단 기반연구그룹장(kyoil@etri.re.kr)

칩셋은 메인 프로세서에서 구현되는 소프트웨어 부분과 유기적으로 동작이 이루어지도록 설계되어야 한다.

1. 다중 생체인식 칩셋 구성



(그림 1) 다중 생체인식 칩셋 블록도

(그림 1)은 생체인식 칩셋의 블록도이다. 생체인식 칩셋은 제어 신호 또는 처리 영상 데이터의 입출력을 담당하는 Address 및 Data I/O 블록이 있으며, 내부 제어를 담당하는 Flow Control 블록, 간단한 수학적 연산 모듈을 지원하기 위한 Math 라이브러리 블록, 내부적으로 필요한 메모리 및 생체 데이터 저장을 위한 생체 데이터 메모리가 있으며, 입력된 생체영상 데이터의 전처리를 위한 영상 전처리와 다양한 생체인식 알고리즘을 지원하는 블록으로 구성된다. 설계 시 고려 사항을 요약하면 다음과 같다.

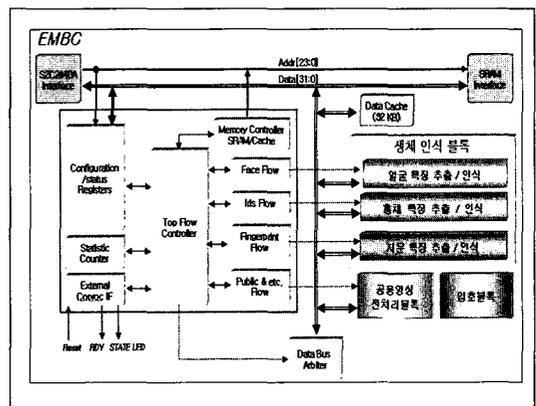
- 얼굴, 그리고 홍채, 지문의 생체인식 알고리즘에서 고속의 처리를 위한 하드웨어화가 필요한 부분을 도출하고, 데이터의 입출력이 최소가 되도록 설계한다.
- 구현하고자 하는 생체인식 알고리즘에 두 개 이상의 알고리즘에서 사용 가능한 영상 처리 함수를 공용으로 구현하여 칩셋의 활용도가 극대화 되도록 설계한다.
- 대외적으로 신뢰도가 검증된 암호화 모듈을 구현하여, 생체 정보에 관련된 데이터의 외부 전송에 안전성 및 신뢰성이 제공되도록 설계한다.

또한 생체인식 칩셋은 다중 생체인식의 실시간 처리를 위해서 다음과 같은 성능을 제공하도록 설계되어야 한다.

- 100MHz Internal core clock speed 지원
- On-Chip Multimodal Biometric Authentication 지원
- On-Chip Crypto module 지원
- 32bit SRAM IF로 High-speed Biometric Image Data Streaming I/O 지원
- On-Chip Independent Flow Controller : 16bit Registers 지원
 - Control Registers
 - Configuration / Status Registers
 - I/O IF Registers etc.
- Public module for Biometric Images 지원
 - Image Capture Block
 - ✓ Input : 640 x 480 YCbCr, 15~30 Frames/sec
 - ✓ Output : 320 x 240 Gray Image
 - Image Rotation Correction Block
 - Image Quality check Block
- Local Memory for Image Processing
 - Supports 256 Kbyte of Image Memory
 - Supports 25Kbyte for each authentication algorithm
- 1.5V core with 3.3V I/O

2. 다중 생체인식 칩셋 구조

본 절에서는 설계된 다중 생체인식 칩셋 구조와 단일 생체인식 알고리즘에서 하드웨어로 구현 될 생체인식 블록에 대해서 기술하고자 한다.



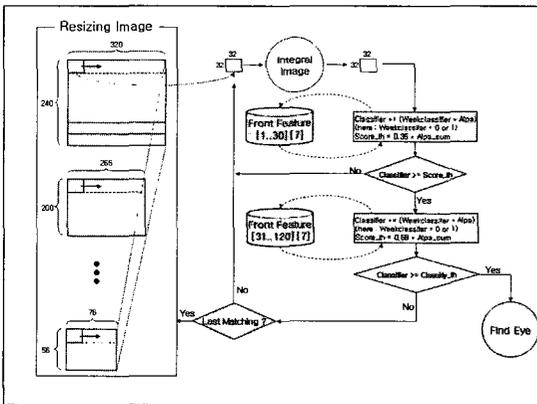
(그림 2) 다중 생체인식 칩셋 구조도

2.1 칩셋 구조도

[그림 2]에서와 같이 다중 생체인식 칩셋은 크게 얼굴과 홍채, 지문의 특징 추출 및 인식 부분을 포함하는 생체인식 블록과 두 개 이상의 생체영상 처리에 사용될 공용 영상 전처리 블록, 전체적인 제어를 담당하는 제어 블록, 마지막으로 암호 블록으로 구성된다.

2.2 얼굴 특징 추출 및 인식 모듈

얼굴은 다중 생체인식 임베디드 보드에서 소프트웨어 검증 과정을 통하여, 얼굴 검출 영역을 하드웨어화한다. 얼굴 검출 기능은 등록을 위한 학습 과정과 인증 과정에 모두 필요한 단계로, 카메라를 통해 획득된 사용자의 영상 데이터를 입력 받아서 이 영상에서 얼굴 영역 및 얼굴의 주요 특징들을 추출하는 구성 요소 검출 서브 기능과 검출된 얼굴 영상을 실시간으로 추적하는 얼굴 추적 서브 기능으로 구성된다.



(그림 3) Adaboost 알고리즘

본 설계에 사용된 얼굴 검출 알고리즘은 Adaboost 알고리즘을 중심으로 구성되었으며, 상당히 많은 계산량이 필요로 하여 하드웨어화 효과가 크다. [그림 3]과 같이 Adaboost 알고리즘은 Resizing Image, 그리고 Integral Image, Classifier연산 및 Score Value 등의 세부적인 함수들로 구성된다.

2.2.1 Resizing Image

Adaboost 알고리즘에 입력되는 영상은 초기 320 x 240이며, 이는 알고리즘이 진행함에 따라 그 크기가 점점 작아진다. Sub-sampling 기법의 한 방법으로 구현을 위한 방법은 다음과 같다.

```

jump = pow(scale, repeat)
For (i = 0 ; i < Current_image_height ; i++)
For (j = 0 ; j < Current_image_width ; j++)
{
    x = (int) (i / jump) ;
    y = (int) (j / jump) ;
    new_image(x,y) = current_image(i,j)
}
// End For Loop
    
```

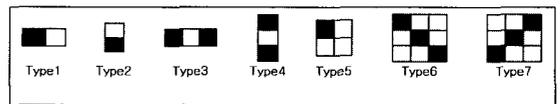
2.2.2 Integral Image

Resizing된 영상에서 32 x 32 크기로 추출된 영상 블록은 Adaboost 알고리즘을 위한 Integral 연산을 한다. 이는 화소 (0, 0)을 기준으로 (x, y)까지의 사각형 공간에 존재하는 화소값들의 누적 합을 계산하는 것이다 이를 수식으로 표현하면 식 1 과 같다.

$$\text{누적합}(x, y) = \sum_{i=0}^x \sum_{j=0}^y \text{화소값}(i, j) \quad (1)$$

2.2.3 Classifier 연산 및 Score Value

얼굴 검출을 위해 사용된 Adaboost 알고리즘에서는 [그림 4]에서와 같이 7개의 사각 특징점 창을 이용하였다. 초기 30개의 Front Feature(FF)에 대해서 각 창의 특징에 따라 Classifier 연산이 이루어진다.



(그림 4) 사각 특징점 값 추출 창

사용한 7개의 사각 특징점에 대해서 120개의 FF가 있으며, 각 FF의 값은 표 1과 같이 구성된다.

[표 1] FF 구성

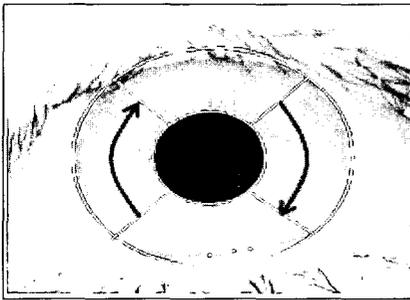
Index	내용	범위
1	FF_type	1 - 7
2	Start_y	0 - 31
3	Start_x	0 - 31
4	FF_width	2 - 26
5	FF_hight	2 - 26
6	FF_Alpha_value	-
7	FF_Threshold	-
8	FF_Parity	1/0

2.3 홍채 특징 추출 및 인식 모듈

홍채인식 알고리즘에서도 검출 영역을 하드웨어화 하였다. 홍채 검출 기능은 홍채의 내부 경계 및 외부 경계를 구하고 극 좌표로 변화하는 기능으로 구성된다.

2.3.1 홍채 경계 검출 처리

입력된 영상에 대해 홍채의 내부/외부 경계를 찾는 처리를 수행한다. 입력된 영상 데이터를 내부 메모리에 저장하고 저장된 정보를 경계 검출 작업을 수행한다. 내부 및 외부 경계 검출을 수행 후 나온 중심점과 반지름 정보를 극좌표 처리 모듈로 전달한다.



(그림 5) 극좌표 변환

2.3.2 극좌표 처리

[그림 5]에서와 같이 경계 검출 처리 모듈로부터 입력된 중심점과 반지름 정보를 입력 받아 극 좌표 정규화(normalization) 작업을 수행한다. Histogram stretch 작업은 공용 영상 전처리 블록에 작업 요청을 보내고 처리된 데이터를 전달받아 사용하도록 한다. 극 좌표 변환이 완료되면 결과 데이터를 결과 저장 레지스터에 저장한다.

2.4 지문 특징 추출 및 인식 모듈

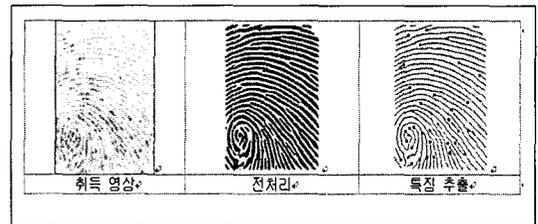
지문 특징 추출 및 인식 모듈은 크게 지문 취득, 그리고 전처리, 템플릿 추출 부분으로 구성된다.

2.4.1 지문 취득

지문취득 서브모듈은 지문센서와의 인터페이스를 통해 지문영상을 취득하는 기능을 수행한다. 지문취득 서브모듈은 지문센서를 제어하여 최적의 상태로 설정하고, 연속적으로 지문영상 프레임을 취득하는 기능과 취득된 영상 프레임에 대해 지문으로서의 유효성을 검사하는 기능 및 취득된 프레임 데이터를 표준 지문 영상 포맷에 맞게 보정하는 기능을 포함한다.

2.4.2 전처리

전처리 서브모듈은 취득된 영상데이터로부터 유효한 특징을 추출해 낼 수 있도록 화질을 개선하는 기능을 수행한다. 지문 영상에는 일반적으로 손가락의 상태 및 사용자의 접촉 방법에 따라 다양한 잡음 및 상처 등이 나타나게 된다. 이러한 잡음성분은 지문인식의 성능을 저해하는 요소가 되며, 이를 적절히 제거하고, 지문 윤선을 효율적으로 복원함으로써 높은 인식율을 얻을 수 있다.



(그림 6) 지문 특징 추출 과정

2.4.3 템플릿 추출

템플릿 추출 서브모듈은 [그림 6]에서와 같이 복원된 지문영상으로부터 끝점, 분기점과 같은 특징을 추출하여 최종적인 템플릿 데이터로 변환하는 기능을 수행한다. 추출된 템플릿 데이터는 특징 추출 모듈의 출력으로서 DB로 저장되어 등록되거나, 정합 모듈에 입력으로 주어져서 인증기능을 수행할 수 있다.

III. 다중 생체인식 칩셋 구현

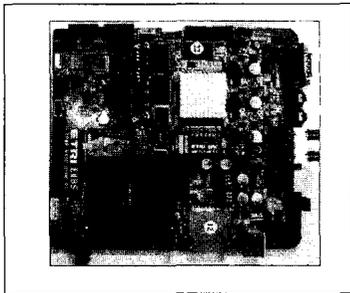
본 장에서는 다중 생체인식 칩셋의 구현 및 향후 연구 방향에 대해서 기술하고자 한다.

1. 구현

다중 생체인식 알고리즘은 칩셋은 제작에 앞서 임베디드 시스템에서 알고리즘 검증 과정을 거쳐 FPGA를 통해서 시험적인 구현을 먼저 한 다음 ASIC으로 구현하고자 한다. 본 고에서 제안하는 다중 생체인식 칩셋은 현재 한국전자통신연구원에서 제작한 임베디드 시스템, 다중 생체인식 보드에서 알고리즘 검증이 끝났으며, 하드웨어화가 필요한 부분을 Verilog 프로그램을 통하여 FPGA로 구현하고 있다. 본 작업이 완료되어 기능 및 성능의 검증이 완료되면 ASIC을 제작하고자 한다.

2. 다중 생체인식 임베디드 보드

다중 생체인식을 위한 개발 보드는 [그림 7]에서와 같다. 임베디드 보드는 다중 생체인식 전용 칩셋 기술의 알고리즘 및 칩셋 검증과 다중생체인식 미들웨어 및 Bio API를 통합 실행할 수 있는 환경을 제공할 수 있도록 하는 보드이다. 다중 생체인식을 위한 개발 보드는 ARM920T Core를 내장한 S3C2440A 프로세서 및 SDRAM(128MB), Flash ROM(64MB) 등의 메모리, 640 x 480 해상도를 갖는 TFT-LCD, 그리고 다양한 입출력 모듈(ISO14443B RFID, ISO7816 IC Card, USB, SD/MMC, PCMCIA, UART, Audio 입출력 등)과 클럭 및 전원 모듈로 이루어진 EMBS(ETRI Multimodal Biometric System)와 FPGA와 SRAM 메모리, 전원 모듈로 이루어진 EMBC(ETRI Multimodal Biometric Chip) 두 부분으로 구성된다[5][6].



(그림 7) 다중 생체인식 임베디드 보드

2.1 기능 및 성능

다중 생체인식 보드에 구현된 소프트웨어 생체인식 알고리즘은 잘 동작하였으며, 그 결과를 통해서 실시간 처리를 위한 하드웨어 모듈 선별에 사용하였다. 그 성능은 아래의 [표 2]와 같다.

[표 2] 다중 생체인식 보드에서 생체인식 알고리즘 성능

	얼굴*	홍채**	지문***
처리 속도	5 - 6초	1 - 2초	1초 이내
인식률	95%	99%	96%

* ETRI DB 기준

** CASIA DB 및 ETRI DB 기준

*** KISA DB 기준

IV. 결론 및 향후 연구 방향

본 칩셋은 다중 생체인식 임베디드 시스템에 장착되어 얼굴인식, 홍채인식, 그리고 지문인식에 사용하고 자 한다. 본 연구는 각 생체인식 알고리즘에서 많은 계산량으로 실시간 처리가 어려운 부분을 선별적으로 칩셋으로 구현하였다. 따라서 각 생체인식 알고리즘은 소프트웨어와 하드웨어 부분으로 나누어져 구현되며, 이들의 효율적인 연동에 의해 다중 생체인식 시스템의 실시간 처리는 가능하게 된다. 본 고에서 제안하는 다중 생체인식 칩셋은 다중 생체인식 보드인 임베디드 시스템에서 알고리즘 검증 과정을 마쳤으며, FPGA로 구현 중에 있다.

참고 문헌

- [1] "차세대 IC 카드 및 IC 카드 리더 기술 개발", Dec, 2003.
- [2] "고인식 다중 생체인식 전용 칩셋 기술 개발 요구 사항 정의서", 생체인식 칩셋 연구팀, 한국전자통신연구원, 2005.
- [3] "다중 생체인식 보드 상세 설계서", 생체인식 칩셋 연구팀, 한국전자통신연구원, 2005.
- [4] "다중 생체인식 칩셋 상세 설계서", 생체인식 칩셋 연구팀, 한국전자통신연구원, 2005.
- [5] "S3C2440A 32bit CMOS Microcontroller User's Manual", SAMSUNG, 2004
- [6] "Virtex-4 Family Overview", Xilinx, June, 2005.
- [7] "생체인식 총론", 전명근, 한국정보통신교육원, 2002
- [8] "Audio and Video Based Biometric Person Authentication", AVBPA2003, June, 2003

(著者紹介)

김기현 (Ki Hyun Kim)

정회원



1989년 2월 : 경북대학교 전자공학과 졸업 학사

1991년 2월: 경북대학교 컴퓨터공학과 졸업 석사

1991년 2월~현재 : 한국전자통신

연구원 근무

관심분야 : 영상정보처리, 생체인식, 정보보호



유 장 희 (Jang-Hee Yoo)

1989년 2월 : 한국외국어대학교
전자물리과 졸업 학사

1990년 2월 : 한국외국어대학교
경영정보대학원 전산학과 졸업 석사

2004년 7월 : 영국 University
of Southampton 전자 및 컴퓨터 졸업 박사

1989년 11월~현재 : 한국전자통신연구원 근무

관심분야 : 실시간 영상처리, 패턴인식, 생체인식,
Robotics 및 HCI



정 교 일 (Kyo Il Chung)

정회원

1981년 2월 : 한양대학교 전자공
과 졸업 학사

1983년 2월 : 한양대학교 전자계
산학과 졸업 석사

1997년 8월 : 한양대학교 전자공
학 졸업 박사

1982년 3월~현재 : 한국전자통신연구원 근무

관심분야 : 정보보호, 유/무선 인터넷보안, 생체인식, 차
세대 IC카드