

## 전압 리플을 이용해 영전류 스위칭하는 두 개의 트랜스포머를 가지는 위상천이 폴-브릿지 컨버터

尹鉉基<sup>†</sup>, 韓翔圭<sup>\*</sup>, 文建又<sup>\*\*</sup>, 尹明重<sup>\*\*\*</sup>

### Zero-Current Switching Two-Transformer Phase-Shifted Full-Bridge Converter using Voltage Ripple

Hyun-Ki Yoon, Sang-Kyoo Han, Gun-Woo Moon, and Myung-Joong Youn

#### 요 약

본 논문에서는 출력 전압의 리플을 이용하여 지상 레그(lagging leg)의 스위치들의 영전류 스위칭(ZCS)을 수행하는 두 개의 트랜스포머를 가지는 위상천이 폴-브릿지 컨버터를 제안한다. 제안된 컨버터는 진상 레그(leading leg)의 스위치들은 영전압 스위칭(ZVS)을 수행하고, 지상 레그의 스위치들은 출력 전압-더블러(Voltage-Doubler)의 전압 리플차를 이용해 출력 다이오드의 전류 전환(commutation)이 빠르게 이루어지도록 하여서 중부하에는 영전류 스위칭을, 경부하에서는 영전압 스위칭을 가능하게 한다. 또한 출력측의 전압 리플차를 이용하기 때문의 기존의 1차측 부스트 캐패시터를 이용하는 컨버터에 비해 턴비를 이용하여 보다 빠른 전류 전환을 수행할 수 있는 장점을 가진다. 따라서 별도의 추가적인 소자없이 모든 스위치의 소프트스위칭이 가능하도록 하고, 지상 레그의 영전류 스위칭을 통해서 환류구간의 순환전류도 없애줌으로써 높은 효율을 얻을 수 있다. 모드 해석과 실험을 통하여 제안 컨버터의 성능을 검증한다.

#### ABSTRACT

This paper presents a Zero-Current Switching(ZCS) two-transformer phase-shifted full-bridge(TTFB) converter using voltage ripple. The proposed converter provides Zero-Voltage Switching(ZVS) of leading leg switches and ZCS of lagging leg switches using voltage ripple. Especially, circulating current is reduced by ZCS operation and there are no additional components required for the soft switching of power switches. Furthermore, in case of light load, ZVS operation of lagging leg can be achieved. The operations, analysis and design consideration of proposed converter are presented. To verify the validity of the proposed converter, experimental results for a 410W (205[V], 2[A]) prototype are presented.

**Key Words** : Two-transformer full-bridge converter, Output Voltage-Doubler, Fast commutation of output rectifier diodes, Zero-current switching (ZCS), Zero-voltage switching (ZVS).

#### 1. 서 론

<sup>†</sup>교신저자 : 정희원, 한국과학기술원 전기전산학과 박사과정  
E-mail : hkyoon@powerlab.kaist.ac.kr  
<sup>\*</sup>정희원, 국민대 전자정보통신공학부 전임강사  
<sup>\*\*</sup>정희원, 한국과학기술원 전기전산학과 부교수  
<sup>\*\*\*</sup>정희원, 한국과학기술원 전자전산학과 교수  
접수일자 : 2005. 9. 21                      1차 심사 : 2005. 11. 14  
심사완료 : 2005. 11. 21

최근 평면 디스플레이의 기술이 발전하면서 디스플레이 장치들은 점점 대형화되어가고 있는 추세이다. 특히 PDP를 중심으로 40, 50인치에 큰 화면의 디지털 TV가 널리 보급되면서 400~800W의 중대용량의 전원 회로에 대한 개발의 필요성이 증가하고 있다<sup>[1]</sup>. PDP의 전원회로는 AC/DC 역률개선을 위한 Boost컨버터가 입력단으로 사용되며<sup>[2]</sup>, Boost컨버터의 출력으로 통해

서 PDP 각 부분 및 정상동작을 위한 리셋(Reset), 어드레스(Address), 서스테인(Sustain)등의 다양한 구동 전압을 만들어주는 DC/DC전원회로로 나눌 수 있다. 특히, 이런 DC/DC전원회로 중에서 발광을 위한 서스테인 구동의 유지전원회로는 전체 전력의 80%이상을 공급하기 때문에 가장 중요한 역할을 차지하고 있다. 또한 PDP와 같은 디스플레이 장치는 화면의 정보에 따라서 부하의 변동이 크기 때문에 특히 유지전원회로는 넓은 영역의 소프트 스위칭이 보장해줌으로써 고효율 및 신뢰성 등을 얻어야만 한다.

이런 중대용량의 전원회로에 많이 이용되는 컨버터로서는 위상천이 폴-브릿지 컨버터(PSFB)가 있다. 위상천이 폴-브릿지 컨버터는 스위치들의 게이트 신호에 시간간지연을 두는 것만으로 별도의 추가 회로없이 회로 내의 기생성분들만을 이용하여 스위치들을 소프트 스위칭 시킬 수 있으므로 고효율을 얻을 수 있다는 장점을 가지고 중대용량의 전원회로에 많이 이용되고 있다. 하지만 위상천이 폴-브릿지 컨버터는 진상 레그(leading leg)의 스위치들은 스위칭시에 2차측 출력 인덕터의 도움으로 충분히 영전압 스위칭(ZVS)이 가능하지만 지상 레그(lagging leg)의 스위치들은 누설 인덕턴스만으로 스위칭하기 때문에 부하가 작을 때에는 영전압 스위칭을 보장할 수 없다. 또한 부하에 따라서 시비율이 변하면서 파워링을 하지 않는 환류구간(freewheeling)의 순환전류(circulating current)로 인해 1차측에 도통손실이 커진다는 단점을 가지고 있다.

지상 레그의 영전압스위칭이 보다 넓은 부하영역에서 가능하도록 하기 위해서 두 개의 트랜스포머를 직렬연결한 폴-브릿지 컨버터<sup>[3]</sup>가 제안되었고 순환전류를 줄이기위해서는 지상 레그의 영전류스위칭<sup>[4-6]</sup>을 하거나 트랜스포머의 1차측에 직렬로 부스트 캐패시터를 이용하는<sup>[7]</sup> 컨버터가 제안되기도 했다.

따라서 본 논문에서는 두 개의 트랜스포머를 가지는 폴-브릿지 컨버터를 기반으로 출력전압의 리플을 이용하여 중부하에서는 지상 레그의 스위치가 영전류 스위칭을 하도록 하고, 경부하에서는 순환전류를 줄이며 영전압 스위칭 하여 넓은 부하영역에서 소프트 스위칭하는 고효율 컨버터를 제안한다.

## 2. 제안된 컨버터의 동작원리

제안된 회로는 기존의 직렬 연결된 두 개의 트랜스포머를 가지는 폴-브릿지 컨버터<sup>[1]</sup>와 동일한 트랜스포머의 1차측 구조를 가진다. 스위치 S<sub>1</sub>, S<sub>4</sub>가 도통되면

T<sub>1</sub>이 트랜스포머로, T<sub>2</sub>는 출력 인덕터로 동작하고, 반대로 S<sub>2</sub>, S<sub>3</sub>가 도통되면 두 트랜스포머의 역할을 바꾸어 수행하게 된다. 이렇게 두 개의 트랜스포머가 번갈아 가면서 트랜스포머와 출력 인덕터의 역할을 하게 되므로 출력 인덕터가 없이 동일한 두 개의 트랜스포머를 가지고 간단한 구성이 가능하게 된다.

제안된 회로는 그림 1에서처럼 트랜스포머의 2차측에 전압-더블러(Voltage-Doubler)를 적용하여 기존 컨버터<sup>[3]</sup>의 두 배의 입/출력 승압비를 가지게 된다. 따라서 출력 다이오드 D<sub>01</sub>과 D<sub>02</sub>의 정격 전압을 기존 컨버터의 반으로 줄일 수 있다는 장점을 가진다. 또한, 환류구간에서 v<sub>01</sub>과 v<sub>02</sub>의 전압의 리플차이를 이용해 지상 레그에 영전류 스위칭을 수행함으로써 저가의 고전력밀도 소자인 IGBT의 사용이 가능하게 한다.

제안된 회로의 정상상태 해석을 위하여 그림 1에서 명시되지 않은 기생성분은 모두 무시하고, 두 개의 트랜스포머(T<sub>1</sub>, T<sub>2</sub>)는 완전히 동일하다고 가정하며, 간결한 해석을 위해 선형적으로 해석한다. 또한, 제안된 회로의 동작은 그림 2에서처럼 t<sub>0</sub>~t<sub>3</sub> 및 t<sub>3</sub>~t'<sub>0</sub>의 두 개

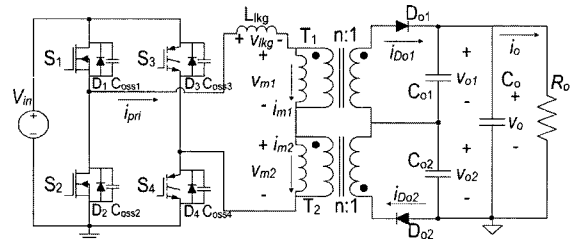


그림 1 제안된 회로  
Fig. 1 Proposed Circuit Diagram

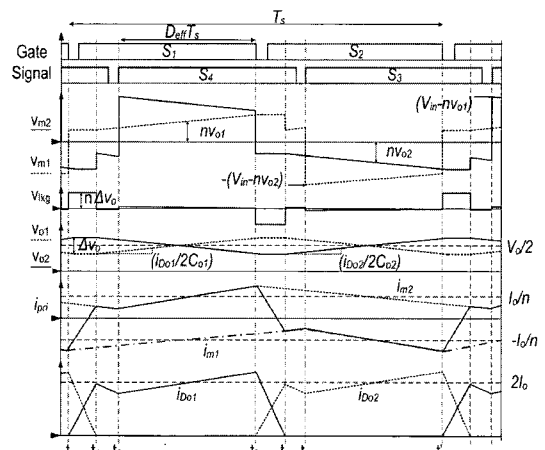


그림 2 각부 동작파형  
Fig. 2 Key Waveform for mode analysis

의 반주기로 나눌 수 있으며 각각의 동작은 전류의 방향을 제외하고는 서로 대칭적이기 때문에 첫 번째 반주기에 대해서만 해석한다.

그림 3은 각 모드별 등가 회로 및 전류방향을 나타내고 있다. 이제 각 모드별 등가회로를 보면서 제안된 회로의 동작원리를 설명한다.

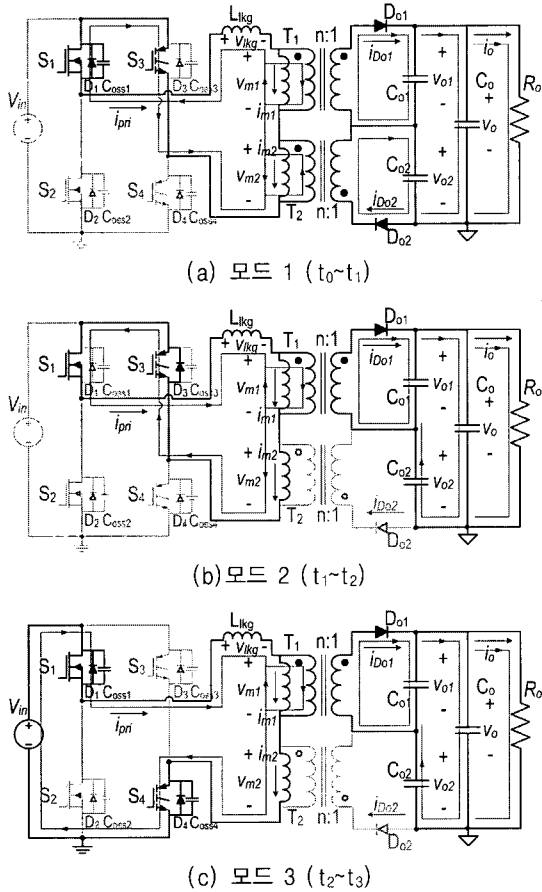


그림 3 모드 해석을 위한 등가 회로 및 도통 경로  
Fig. 3 Equivalent circuits for mode analysis

2.1 모드 1( $t_0 \sim t_1$ )

스위치  $S_2$ 가  $t_0$ 에서 차단되면서 모드 1이 시작된다.  $S_2$ 에 흐르던 1차측 전류( $i_{pri}$ )는 진상 레그  $S_1$ 의 출력 캐패시터( $C_{oss1}$ )를 방전시키면서 쉽게 영전압 스위칭을 이루고  $S_1$ 의 전압이 출력전압의 리플차( $n\Delta v_o$ )가 되면 2차측 출력 다이오드  $D_{o1}$ ,  $D_{o2}$ 가 모두 도통되면서 출력 전류의 전환(commutation)이 이루어진다. 이때 2차측 출력 다이오드들이 모두 도통됨으로써  $T_1$ ,  $T_2$ 의 1차측 전압은 각각  $n \cdot v_{o1}$ ,  $n \cdot v_{o2}$ 가 된다. 따라서 누설 인덕턴스( $L_{lkg}$ )의 양단에 두 전압의 리플차( $n \cdot (v_{o2}(t) - v_{o1}$

(t))= $n \cdot \Delta v_o(t)$ )가 걸리게 되면서  $n \cdot \Delta v_o / L_{lkg}$ 의 기울기로 감소하는 식 (1)과 같은 1차측 전류를 결정하게 된다. 따라서 출력전압의 리플차이를 이용하여 파워링하지 않는 환류구간에서 1차측 전류를 빠르게 감소시킴으로써 1차측 도통 손실을 줄여준다.

$$i_{pri}(t) = i_{pri}(t_0) - \frac{n\Delta v_o(t)}{L_{lkg}}(t - t_0) \quad (1)$$

1차측 전류가  $T_2$ 의 자화전류( $i_{m2}(t_1)$ )와 일치하게 되면 모드 1이 끝나게 된다.

2.2 모드 2( $t_1 \sim t_2$ )

2차측의 출력전류의 전환이 끝나고  $D_{o1}$ 만 도통되면서  $T_1$ 의 1차측 전압은  $n \cdot v_{o1}(t)$ 이 되고  $T_1$ 의 자화전류( $i_{m1}$ )는 식 (2)와 같이 결정되고, 1차측 전류는 식 (3)과 같이  $T_2$ 의 자화전류( $i_{m2}$ )를 따라서 흐르게 된다. 또한 2차측으로  $D_{o1}$ 를 통해 흐르는 전류는 식 (4)와 같이  $n(i_{m2}(t) - i_{m1}(t))$ 가 흐르게 되고, 이때 2차측 전류의 받은  $C_{o1}$ 을 충전시키고 나머지 받은  $C_{o2}$ 는 방전시키면서 식 (5), (6)과 같이  $v_{o1}(t)$ 은 증가하고  $v_{o2}(t)$ 는 감소하게 된다.

$$i_{pri}(t) = i_{m2}(t) = i_{pri}(t_1) - \frac{nv_{o1}(t)}{L_m}(t - t_1) \quad (2)$$

$$i_{m1}(t) = i_{m1}(t_1) + \frac{nv_{o1}(t)}{L_m}(t - t_1) \quad (3)$$

$$i_{D_{o1}}(t) = n \cdot (i_{m2}(t) - i_{m1}(t)) \quad (4)$$

$$v_{o1}(t) = v_{o1}(t_1) + \frac{n(i_{m2}(t) - i_{m1}(t))}{2C_{o1}}(t - t_1) \quad (5)$$

$$v_{o2}(t) = v_{o2}(t_1) - \frac{n(i_{m2}(t) - i_{m1}(t))}{2C_{o2}}(t - t_1) \quad (6)$$

$S_3$ 로 흐르는 전류는 이미 모드 1에서 역방향으로 전환되어  $D_3$ 로 흐르고 있기 때문에 지상 레그  $S_3$ 의 영전류 스위칭이 이루어졌다.  $S_4$ 가 도통되면서 모드 3로 넘어가게 된다.

2.3 모드 3( $t_2 \sim t_3$ )

$S_4$ 가 도통되면서  $T_1$ 의 1차측 전압은  $n \cdot v_{o1}(t)$ 이 되고,  $T_2$ 의 1차측 전압은 입력전압( $V_{in}$ )과  $T_1$ 의 양단전압의 차이가 된다. 즉, 이 구간에서는  $T_2$ 의 자화 인덕터가 출력 인덕터의 역할을 하게 되고, 식 (7)과 같이 1

차측 전류의 기울기를 결정한다. 이때 출력 인덕터의 역할을 하는  $L_{m2}$ 에 저장된 에너지는 플라이백 컨버터 처럼 모드 3을 제외한 나머지구간에서  $D_{o2}$ 를 통해 출력으로 방출된다. 또한,  $T_1$ 은 트랜스포머로 동작하면 결정된 1차측 전류와 함께 저장되었던 자화전류를 2차측으로  $D_{o1}$ 을 통해 식 (8)과 같이 전달하고 있다.

$$i_{pri}(t) = i_{m2}(t) = i_{pri}(t_2) + \frac{n(V_{in} - v_{o1}(t))}{L_m}(t - t_2) \quad (7)$$

$$i_{D_{o1}}(t) = n \cdot (i_{m2}(t) - i_{m1}(t)) \quad (8)$$

2차측의  $D_{o1}$ 을 통해 흐르는 전류와  $v_{o1}(t)$ ,  $v_{o2}(t)$ 는 모드 2에서와 동일하게 결정된다. 진상 레그 스위치  $S_1$ 이 꺼지면서 모드 3은 끝나게 된다.

### 3. 제안된 컨버터의 분석

#### 3.1 입출력 전압변환 비

해석의 편의를 위해서 각 레그의 스위치 사이 데드 타임(dead time)은 없는 것으로 가정하고 두 개의 트랜스포머( $T_1$ ,  $T_2$ )에 전압-시간 평형조건을 이용하여 식 (9)과 같이 입출력 전압 관계식을 구할 수 있다. 제안된 컨버터의 입출력 전압 관계식은 기존 컨버터<sup>[3]</sup>에 비해 두 배가 되고, 따라서 절반으로 줄어든 트랜스포머의 턴비( $n$ )로 인해 출력 다이오드의 정격 전압은 반으로 줄어드는 장점을 가지게 된다.

• 입/출력 전압 관계식 :

$$V_o = \frac{2}{n} D_{eff} V_{in} \quad (9)$$

• 출력 다이오드의 전압 스트레스:

$$V_{D_{o1}} = \frac{1}{n} V_{in} \quad (10)$$

#### 3.2 부하 전류와 자화 인덕턴스에 따른 소프트 스위칭 분석

직렬 연결된 두 개의 트랜스포머를 가지는 폴-브릿지 컨버터는 트랜스포머의 자화 인덕터를 출력 인덕터로 사용하기 때문에 플라이백 컨버터에서의 트랜스포머와 같이 출력전류에 비례하여 자화전류 오프셋(offset)을 가지게 된다. 따라서 순방향에서 트랜스포머로 동작하는  $T_1$ 의 자화전류는  $-I_o/n$ 으로, 역방향에서 트랜스포머로 동작하는  $T_2$ 의 자화전류는  $I_o/n$ 으로 바

이어스(bias)된 상태에서  $\Delta I_m$ 의 리플을 가지게 된다.

이런 트랜스포머의 자화전류의 오프셋의 영향으로 출력전류나 자화 인덕턴스에 의해 소프트 스위칭이 결정된다. 트랜스포머의 자화전류 리플은 식 (11)과 같이 나타난다.

$$\Delta i_m = \frac{V_{\in} - nV_o/2}{L_m} D_{eff} T_s = \frac{nV_o}{L_m} (1 - D_{eff}) T_s \quad (11)$$

특히, 진상 레그( $S_1$ ,  $S_2$ )의 스위치들은 부하나  $T_1$ ,  $T_2$ 의 자화 인덕턴스에 상관없이 영전압 스위칭이 쉽게 이루어지는 반면, 지상 레그( $S_3$ ,  $S_4$ ) 스위치들의 소프트 스위칭은 출력전류나 자화 인덕턴스에 큰 영향을 받는다. 지상 레그의 스위치들의 소프트 스위칭 구간인  $t_4 \sim t_5$ 를 살펴보면 그림 4(a)에서처럼 중부하이거나 자화 인덕턴스의 값이 크면 영전류 스위칭이 가능하게 되고, 반대로 경부하이거나 자화 인덕턴스의 값이 작으면 그림 4(b)처럼 영전압 스위칭이 가능하게 할 수 있다. 즉, 자화 인덕턴스 값을 줄여서 자화전류의 리플을 자화전류의 오프셋보다 크게 하면 자화 인덕터를 이용한 영전압 스위칭도 가능하다는 것이다.

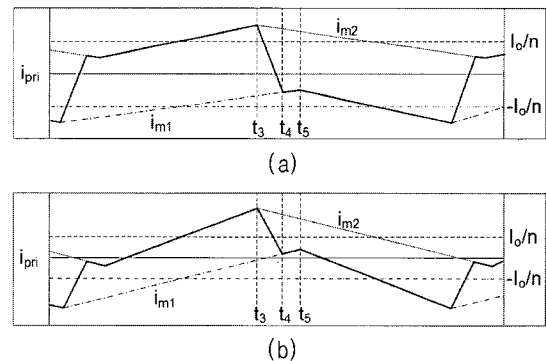


그림 4 부하 및 자화 인덕턴스에 따른 소프트 스위칭  
 (a) 중부하이거나 큰 자화 인덕턴스를 가지는 경우  
 (b) 경부하이거나 작은 자화 인덕턴스를 가지는 경우  
 Fig. 4 Soft-Switching by load current and magnetizing inductance  
 (a) Heavy load or large magnetizing inductance  
 (b) light load or small magnetizing inductance

따라서 본 논문에서 제안된 지상 레그의 영전압, 영전류 스위칭 경계 조건은 부하 및 자화 인덕턴스에 의한 식 (12), (13)과 같이 정리할 수 있다.

• 지상 레그의 영전류 스위칭 경계 조건 :

$$i_{m1}(t) < 0, i_{m2}(t) > 0 \quad (12)$$

$$\frac{\Delta I_m}{2} = \frac{nv_o/2}{2L_m}(1-D)T_s \leq \frac{I_o}{n}$$

• 진상 레그의 영전압 스위칭 경계 조건 :

$$i_{m1}(t) > 0, i_{m2}(t) < 0 \tag{13}$$

$$\frac{\Delta I_m}{2} = \frac{nv_o/2}{2L_m}(1-D)T_s \geq \frac{I_o}{n}$$

### 3.3 지상 레그 스위치를 위한 영전류 스위칭 조건

영전류 스위칭을 위해서는 출력전압 더블러의 전압 리플차( $n \cdot \Delta v_o(t)$ )를 이용하여 환류구간인  $(0.5-D_{eff})T_s$ 의 시간( $t_0 \sim t_2$ )내에서 1차측 전류인  $i_{pri}(t_0) = i_{m1,peak}$ 의 전류 방향을 빠르게 전환시켜 주어야 한다. 즉,  $i_{pri}(t_0)$ 의 초기치 전류를  $n \cdot \Delta v_o(t)/L_{lkg}$ 의 기울기로 전류의 방향을 전환시켜  $i_{pri}(t_1)$ 으로 만들어야 하는 것이다. 이는 식 (14)~(17)로 정리된다.

$$\begin{aligned} i_{pri}(t_0) = i_{m1,peak} &= -\left(\frac{I_o}{n} + \frac{\Delta I_m}{2}\right) \\ &= -\frac{I_o}{n} + \frac{nV_o}{4L_m}(1-D_{eff})T_s \end{aligned} \tag{14}$$

$$\begin{aligned} i_{pri}(t_1) = i_{m2}(t_1) &= -i_{m1}(t_1) \\ &= -i_{m1}(t_0) + \frac{nV_o/2}{L_m}(0.5T_s + \Delta t_{01}) \end{aligned} \tag{15}$$

$$\Delta t_{01} = t_1 - t_0 < (0.5 - D_{eff})T_s \tag{16}$$

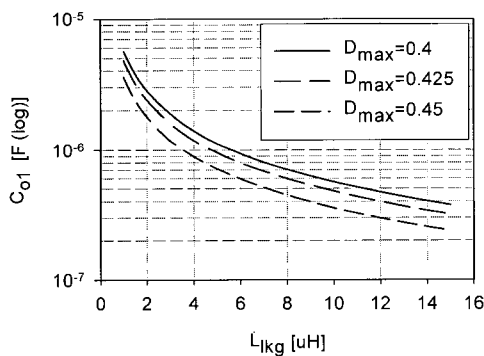


그림 5 영전류 스위칭을 위한 시비율과 누설 인덕턴스에 의한 전압 더블러의 캐패시턴스 값

Fig. 5 Capacitance of voltage-doubler by duty and leakage inductance for ZCS operation

$$\Delta t_{01} = \frac{L_{lkg} C_{o1}}{n^2} \frac{(4L_m + n^2 R_o)(0.5 - D)T_s}{(L_m T_s + L_{lkg} C_{o1} R_o)} \tag{17}$$

따라서 식 (16), (17)을 통하여 영전류 스위칭을 위한 출력 전압 더블러의 캐패시턴스( $C_{o1}, C_{o2}$ )의 조건은 식 (18)와 같이 구할 수 있다. 그림 5는 시비율과 누설 인덕턴스에 따른 영전류 스위칭이 가능한 출력전압 더블러의 캐패시턴스를 나타내고 있다.

$$C_{o1} = \frac{n^2(0.5 - D_{eff})T_s^2}{4L_{lkg}} \tag{18}$$

### 3.4 지상 레그 스위치를 위한 영전압 스위칭 조건

앞서 3.2절에서 설명하였듯이 두 개의 트랜스포머를 가지는 폴-브릿지 컨버터는 부하에 의해 변하는 자화 전류로 인해 부하가 낮아지면 자화 인덕터를 통한 영전압 스위칭이 가능해진다. 식 (19)는 부하가 낮아졌을 때의 영전압 스위칭 조건을 나타내고 있다.

$$\frac{4}{3} C_{oss3} V_{in}^2 < \frac{1}{2} (L_{lkg} + L_m) i^2(t_5) \tag{19}$$

$$i(t_5) = \frac{\Delta i_m}{2} - \frac{i_o}{n} = \frac{nv_{o1}}{2L_m}(1 - D_{eff})T_s - \frac{i_o}{n}$$

### 3.5 출력전압 더블러의 최대 리플전압

출력전압 더블러의 캐패시터를 충전시키는 전류가  $I_o$ 로 일정하다는 선형적인 가정을 통해서  $\Delta v_o(t) = v_{o2}(t) - v_{o1}(t)$ 의 최대값을 식 (20)처럼 구할 수 있다.

$$\Delta v_o = \frac{I_o}{C_{o1}} \frac{T_s}{2} \tag{20}$$

식 (20)의 전압 리플차이가 턴비를 통해서 1차측에 영전류 스위칭이 가능하도록 전압을 만들어 주기 때문에 기존의 부스트 캐패시터<sup>[3]</sup>를 이용한 경우보다 상대적으로 큰 전압으로 보다 빠르게 출력 전류 전환을 시킬 수 있다는 장점을 가진다.

또한, 출력전압 더블러의  $C_{o1}$ 과  $C_{o2}$ 에 전압 리플이 존재해도 출력전압은 큰 캐패시턴스를 가지는  $C_o$ 를 통해서  $V_o$ 로 일정하게 고정되기 때문에  $C_{o1}$ 과  $C_{o2}$ 의 전압 리플에 큰 영향을 받지 않는다.

## 4. 실험 결과

일반적으로 PDP 유지전원회로의 입력단의 역률개선용 Boost컨버터를 고려하여 AC/DC 역률개선단을 입력전압을 385[V<sub>dc</sub>]로 하고, 서스테인 구동을 위한 출력전압을 205[V<sub>dc</sub>]하는 410[W]의 실험용 회로를 제작하

여 제안된 회로의 분석 및 타당성을 검증하고 실험하였다. 두 개의 트랜스포머의 자화 인덕턴스는 50[%]의 부하조건에서 영전압 스위칭으로 전환되도록 선정하였으며, 최대 시비율은 0.4로 계산하여 트랜스포머의 턴비를 결정하였다. 또한 진상 레그 스위치들은 영전류 스위칭을 수행하기 때문에 턴오프 손실이 큰 IGBT를 이용하였다. 실험에 사용된 설계 사양은 표 1과 같다.

표 1 시스템 설계사양 및 각부 파라미터  
Table 1 System specification and parameters

$V_{in}$	385 V <sub>dc</sub>	$V_o$	205 V <sub>dc</sub>
$P_o$	410 W	$T_s$	10 $\mu$ s
$n_1=n_2=n$	1.5	$L_{m1}=L_{m2}$	404 $\mu$ H
$L_{lk}$	11.2 $\mu$ H	$C_{o1}=C_{o2}$	330 nF
$C_o$	470 $\mu$ F *2	$S_1, S_2$	IRF840
$D_{o1}, D_{o2}$	10ETF06	$S_3, S_4$	IRG4PC30FD

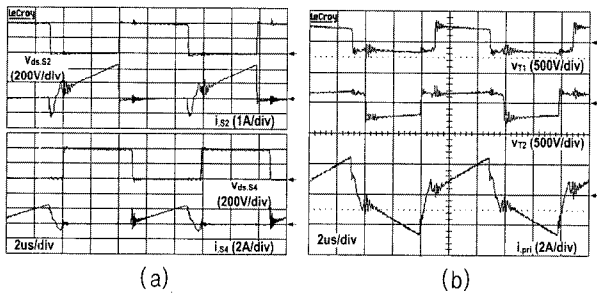


그림 6 제안된 컨버터의 동작파형 I  
(a) 진상 레그 스위치(S2)와 지상 레그 스위치(S4)의 전압, 전류  
(b) 트랜스포머의 1차측 전압, 전류

Fig. 6 Experimental waveforms I  
(a) Current and Voltage of leading leg and lagging leg switches  
(b) Primary voltage of transformer and Primary current

그림 6(a)는 제안된 컨버터의 영전압 스위칭하는 진상 레그 스위치 S<sub>2</sub>의 전압, 전류와 영전류 스위칭하는 지상 레그 스위치 S<sub>4</sub>의 전압, 전류를 보여준다. 각각 영전압, 영전류 스위칭이 이루어짐을 알 수 있다. 그림 6(b)는 두 개의 트랜스포머의 양단 전압과 1차측 전류를 나타내고 있다. 누설 인덕터로 인한 약간의 파형만 첨가되었을 뿐 모드해석에서 보였던 파형과 일치함을 알 수 있다. 그림 7(a)는 출력전압(V<sub>o</sub>), 출력전압 디플러의 전압(v<sub>o1</sub>), 2차측 다이오드의 전압, 전류를 보이는

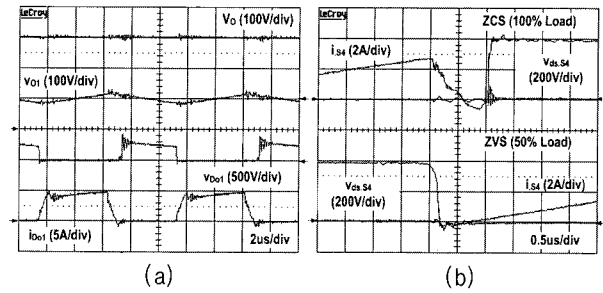


그림 7 제안된 컨버터의 동작파형 II  
(a) 출력 전압 및 출력 다이오드 전압, 전류  
(b) S<sub>4</sub>의 100[%]부하에서 영전류 스위칭과 50[%]부하에서의 영전압 스위칭

Fig. 7 Experimental waveforms II  
(a) Output Voltages and Voltage and Current of output rectifiers  
(b) ZCS of S<sub>4</sub> at 100[%] load and ZVS of S<sub>4</sub> at 50[%] load

것이고, 그림 7(b)는 100[%] 부하에서 영전류 스위칭, 50[%] 부하에서 영전압 스위칭하는 지상 레그 스위치(S<sub>4</sub>)의 전압, 전류를 보이고 있다. 모든 실험 파형이 앞서 설명한 이론적인 파형과 동일함을 알 수 있다.

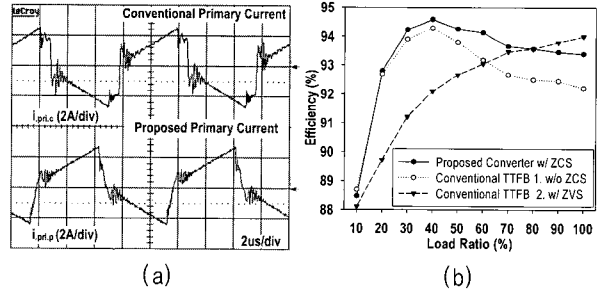


그림 8 기존 컨버터와 1차측 전류 및 측정 효율 비교  
(a) 기존 폴-브릿지 컨버터와 1차측 전류 비교  
(b) 부하에 따른 측정 효율 비교  
Fig. 8 Comparisons of primary current and measured efficiencies  
(a) Comparison of Primary current with conventional converter  
(b) Comparison of measured efficiency under the load variation

그림 8(a)의 기존의 컨버터와의 1차측 전류를 비교를 통하여 영전류 스위칭을 통해 순환전류를 줄여준다는 것을 알 수 있으며, 그림 8(b)의 기존 TTFB 컨버터들과의 측정된 효율을 비교하였다. 비교된 기존의 컨버터1은 중부하에서는 소프트 스위칭이 되지 않고 50[%] 부하부터 영전압 스위칭이 이루어지고, 기존의

컨버터 2는 작은 자화 인덕턴스(206[ $\mu$ H])를 이용하여 전 부하 구간에서 영전압 스위칭이 이뤄진다. 하지만 기존의 컨버터 2는 작은 자화 인덕턴스를 이용하기 때문에 큰 자화전류 리플을 가지고 되고, 큰 순환전류의 손실도 가지게 되어서 부하가 낮아질수록 효율이 떨어지는 단점을 가진다. 이에 반해 제안된 컨버터는 부하가 50[%]이상인 경우에는 영전류 스위칭을, 50[%]이하의 영전압 스위칭을 보장함으로써 넓은 소프트 스위칭 범위를 가지고, 큰 자화 인덕턴스(404[ $\mu$ H])로 인해 작은 자화전류 리플 및 순환전류에 의한 손실도 줄여 줌으로써 부하에 상관없이 고른 효율특성 및 최대 94.5 [%]의 효율을 얻을 수 있다. 물론, 제안된 컨버터는 최대부하에서의 효율은 기존 컨버터 2에 비해서 떨어지지만, PDP와 같이 화면정보에 따라서 부하의 변동 범위가 넓고 심한 전원에서는 최대부하에서의 최고효율보다 넓은 부하영역에서의 높은 효율이 더 유리하기 때문에 제안된 컨버터는 유지구동전원에 더 적합할 것이다.

### 5. 결 론

본 논문에서는 기존의 두 개의 직렬 연결된 트랜스포머를 가지는 풀-브릿지 컨버터에 출력전압 더블러를 적용하고, 리플 전압을 이용해 영전류 스위칭을 수행하는 컨버터를 제안하였다. 별도의 소자 추가없이 전압 리플만을 이용하여 빠른 출력전류 전환을 이루었고, 순환전류도 줄여주며, 지상 레그 스위치에 중부하에서는 영전류 스위칭을, 경부하에서는 영전압 스위칭을 수행하였다. 또한 영전류 스위칭으로 저가의 IGBT를 이용할 수 있었으며, 기존의 컨버터들에 비해 전부하 구간에서 평평한 효율을 얻을 수 있었다.

모드 해석을 통해서 제안된 컨버터의 동작 원리에 대해서 살펴보고, 이론적인 동작 및 분석 결과들을 PDP 유지전원에 이용되는 410[W]급 385[V<sub>dc</sub>]-205[V<sub>dc</sub>] 시제품 제작을 통해 타당성을 검증하였다.

본 논문에서 제안한 컨버터는 부하특성이 넓은 범위를 가지고 빠르게 변화하는 PDP와 같은 디스플레이 전원에 적합할 것이다.

### 참 고 문 헌

[1] 한상규, 문건우, 윤명중 "플라즈마 디스플레이 패널용 전 원회로", 전력전자학회지, Vol. 10, No. 3, pp. 21-27 2005, June.

[2] 조규민, 유병규, 문건우 "PDP 파워 모듈을 위한 브리지 없는 고효율 ZVZCS 역률개선회로", 전력전자학회논문지, Vol. 10, No. 3, pp. 226-232 2005, June.

[3] 구관본, 김태성, 문건우, 윤명중 "직렬 연결된 두 개의 트랜스포머를 갖는 새로운 위상천이 풀 브릿지 컨버터", 전력전자학회논문지, Vol. 7, No. 5, pp. 443-452 2002, October.

[4] Eun-Soo Kim, Kee-Yeon Joe, Moon-Ho Kye, Yoon-Ho Kim, and Byung-Bo Yoon, "An Improved Soft-Switching PWM FB DC/DC Converter for Reducing conduction Losses", IEEE Trans. On Power Elec., Vol. 14, No. 2, pp. 258-264, 1999, March.

[5] XinboRuan and Yangguang Yan, "A Novel Zero-Voltage and Zero-Current-Switching PWM Full-Bridge Converter using Two Diodes in Series with the Lagging Leg", IEEE Trans. On Industrial Elec., Vol. 48, No. 4, pp. 777-785, 2001, August.

[6] Jung-Goo Cho, Chang-Yong Jeong, and Fred C. Y. Lee, "Zero-Voltage and Zero-Current-Switching Full-Bridge PWM Converter Using Secondary Active Clamp", IEEE Trans. On Power Elec., Vol. 13, No. 4, pp. 601-607, 1998, July.

[7] Gwan-Bon Koo, Gun-Woo Moon, and Myung-Joong Youn, "New Zero-Voltage-Switching Phase-Shift Full-Bridge Converter with Low Conduction Losses", IEEE Trans. On Industrial Elec., Vol. 52, No. 1, pp. 228-235, 2005, February.

### 저 자 소 개

#### 윤현기(尹鉉基)



박사과정.

1978년 9월생. 2000년 한국과학기술원 전자전산학과 전기및전자공학전공 졸업. 2002년 동 대학원 전자전산학과 전기및전자공학전공 졸업(석사). 2002년~현재 동 대학원 전자전산학과 전기및전자공학전공 박사과정.

#### 한상규(韓翔圭)



박사과정.

1973년 12월생. 1999년 부산대 전기공학과 졸업. 2001년 한국과학기술원 전자전산학과 전기및전자공학전공 졸업(석사). 2005년 한국과학기술원 전자전산학과 전기및전자공학전공 졸업(공학박사). 2005년 3월~8월 한국과학기술원 정보전자연구소 연수연구원. 2005년 9월~현재 국민대 전자정보통신공학부 전자정보공학전공 전임강사.



**문건우(文建又)**

1966년 10월생. 1990년 한양대 전자공학과 졸업. 1992년 한국과학기술원 전기및 전자공학과 졸업(석사). 1996년 동 대학원 전기및전자공학과 졸업(공학박). 1996년~1998년 한전 전력연구원 전력계통연구실 선임연구원. 1998년~2000년 (주)키테크놀러지 대표이사. 2000년 3월~8월 세종대 전자공학과 조교수. 2000년 9월~현재 한국과학기술원 전자전산학과 전기및전자공학전공 부교수. 당 학회 편집위원.



**윤명중(尹明重)**

1946년 11월생. 1970년 서울대 졸업. 1974년 University of Missouri-Columbia 졸업(석사). 1978년 동 대학원 졸업(공학박). 1978년~1983년 General Electric(GE) Columbia에서 Individual Contributor on Aerospace Electrical Engineering으로 재직. 1983년~현재 한국과학기술원 전자전산학과 전기및전자공학전공 교수. 1999년 당 학회 회장 역임.