
40 채널 광 신호 레벨 제어기

염진수* · 허창우**

Level Controller On Optical Signal of 40 Channel

Jin-su, Yeom* · Chang-Wu Hur**

요 약

채널 레벨 컨트롤러는 DWDM(Dense Wavelength Division Multiplexing) 방식의 OXC(Optical Cross Connect), OADM(Optical Add/Drop Multiplexer), 광 증폭기(EDFA : Erbium Doped Fiber Amplifier) 등의 시스템에서 채널별 광 신호의 세기를 조절하여 시스템의 신뢰성을 높이는 중요한 제어기다. 본 논문에서는 12채널 VOA(Variable Optical Attenuator) 4개를 사용하여 40채널의 광 신호 레벨을 제어할 수 있는 컨트롤러를 구현하였다. 각 채널의 광 신호 레벨을 제어하는데 하나의 마이크로프로세서가 5개의 채널을 제어하고 총 8개의 마이크로프로세서로 40채널을 분산 제어하도록 구성하였다. 또한 외부와 통신을 하고 사용자로부터의 명령을 각각의 마이크로프로세서에 전달하기 위한 마이크로프로세서를 추가하였다. 출력 되는 광 신호의 세기를 측정하여 VOA를 제어하고 VOA 출력에서 바로 PD(Photo Detector)로 입력하였다. 일반적으로는 AWG(Arrayed Waveguide Grating) 출력에서 광 신호를 다시 분파하여 PD에 입력하는 방법으로 매우 복잡하다. 본 연구는 이를 개선하여 매우 간단한 방법으로 다 채널의 광 신호를 제어 할 수 있었다.

ABSTRACT

In this paper, we studied about the level controller of optical signal with 40 channels by 4 VOA(Variable Optical Attenuator) with 12 channels.

Total 8 microprocessors control 40 channels for control of optical signal level so that a microprocessor controls 5 channels each. Moreover a microprocessor was added to communicate with outside and transfer instruction to each microprocessor. The output optical signal is measured and VOA is controlled as a result of it. The VOA outputs is inputted into PD(Photo Detector) at once. We could control multi-channel optical signals simply like this.

I. 서 론

오늘날 인터넷이 일반화되고 PC이외의 다양한 단말기(휴대전화, PDA 등)로 확산됨으로써 이에 따른 정보량의 비약적인 증가로 정보 전송로의 확대가 시급해지고 있다. 이를 해결하기 위해서는 일반적으로 두 가지 방법이 있

다. 하나는 전송로를 신설하는 것과 다른 하나는 기존 전송로를 최대한 활용하는 방법이다. 하지만 전송로 부설에는 많은 시간과 비용이 들기 때문에 기존 전송로의 활용을 높여 당면된 과제를 대응해야 하며 또한 빠른 시일 내에 해결해야 한다. 기존 전송로의 활용을 높이는 수단으로 1개의 광섬유에 다양한 파장의 광 신호를 다중 전송할

* JS 전자

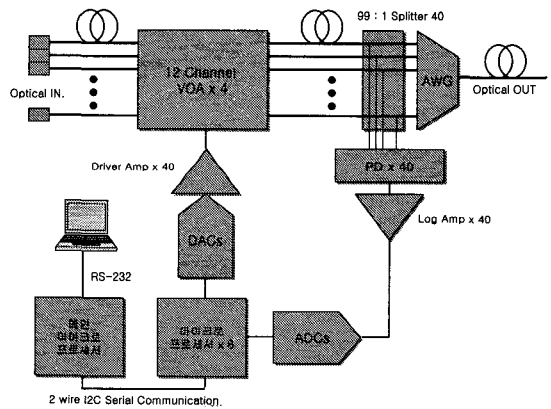
** 목원대학교 IT 공학과

수 있는 DWDM 시스템이 보급되고 있다. 이러한 DWDM 전송에 꼭 필요한 부품이 VOA와 AWG이다. VOA는 전송로 상에서 발생하는 레벨 분산을 보정하는 부품이며, 전송로 특성을 고려 광 신호의 레벨을 보정한다. AWG는 1개의 광섬유에 여러 파장의 광 신호를 다중전송하기 위해 광 신호를 파장마다 합과 혹은 분파하는 부품이다. 이들은 단독으로 시스템에 적용될 수 있으나 DWDM 시스템의 채널이 증가함으로써 다수의 광섬유를 접속해야 하는 등 여러 가지 번거로운 작업이 발생되었으며, 또한 사이즈의 콤팩트화 등의 요구가 높아져 해결책으로 DWDM 채널 레벨 컨트롤러가 필요하게 되었다.[1] 이는 DWDM 방식의 OXC, OADM, 광 증폭기 등의 시스템에서 채널별 광 신호의 세기를 조절하여 시스템의 신뢰성을 높이는 중요한 제어기다. 본 논문에서는 12채널 VOA 4개를 사용하여 40채널의 광 신호 레벨을 제어할 수 있는 컨트롤러를 구현하고자 한다. 각 채널의 레벨을 제어하는데 있어서 속도와 컨트롤러의 간소화를 위하여 하나의 마이크로프로세서가 5개의 채널을 제어하고 총 8개의 마이크로프로세서로 40채널을 분산 제어하도록 구성하였다. 또한 외부와 통신을 하고 사용자로부터의 명령을 각각의 마이크로프로세서에 전달하기 위한 마이크로프로세서를 추가하였다. 외부 통신 방식은 RS-232 시리얼 통신이다. 일반적으로 출력 광 신호 레벨을 조절하기 위해서는 [그림 1]과 같이 AWG 출력 단에서 광을 99:1로 분리하여 다시 채널별로 파장을 나누어 PD에 입력하여 출력되는 각 채널의 광 신호 레벨을 조절한다.[2] 하지만 본 논문에서는 VOA

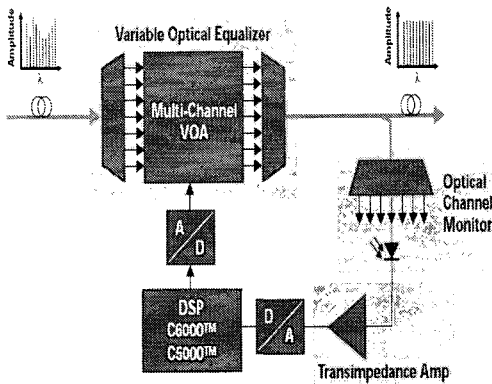
출력에서 바로 PD로 입력하여 추가적인 부품의 소요를 줄였으며, AWG에 의한 출력 광 신호의 레벨변화량은 미리 VOA를 제어할 때 보정하여 제어하는 방법을 시도하였다.

II. 채널 레벨 컨트롤러 구성

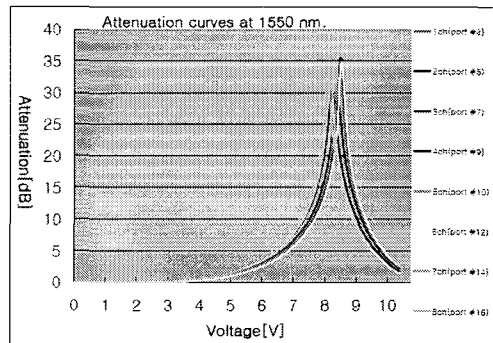
[그림 2]는 구현하고자 하는 채널 레벨 컨트롤러의 구성도이다. 컨트롤러는 크게 광학 회로 부분과 전자 제어기 부분으로 나눌 수 있다. 광학 회로 부분은 12채널 VOA와 99:1 광 스플리터 그리고 AWG로 구성되어 있다. 입력된 광 신호는 VOA를 지나 스플리터에서 99%는 AWG를



[그림 2] 구현되는 채널 레벨 컨트롤러 구성도
Fig.2 suggested channel controller diagram



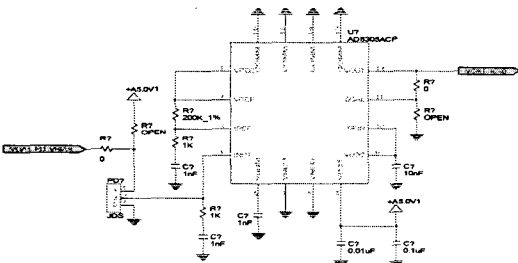
[그림 1] 일반적인 채널 레벨 컨트롤러 구성도
Fig.1 general channel controller diagram



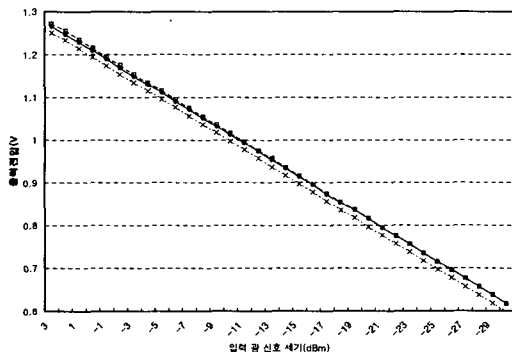
[그림 3] 전압에 따른 VOA 감쇄량
Fig.3 VOA attenuation on voltage

통과하여 출력되어 지고 1%의 광은 PD에 입력되어 출력되는 광 신호의 레벨을 측정하여 조절하는 데 이용된다. [그림 3]은 사용된 12채널 VOA의 전압에 따른 감쇄량을 나타낸 그래프이다. [3] 그래프에서 최대 감쇄가 일어나는 전압은 8.1~8.6V에서 나타나고 있으며, 그 이후에 다시 감쇄량이 감소함을 알 수 있다. 그러므로 제어기에서 이 포인트를 넘지 않도록 하여야 한다. 전자 제어기 부분은 PD에 입력되는 광 신호의 세기를 측정하기 위한 로그앰프, ADC (Analog to Digital Converter), 마이크로프로세서, DAC (Digital to Analog Converter) 그리고 VOA에 제어 전압을 인가하기 위한 드라이버앰프로 구성된다. 출력되는 광 신호의 세기를 측정하기 위한 PD는 JDS Uniphase사의 ETX 100을 사용하였다. 1550nm 파장에서 최소 0.75 A/W의 Responsivity를 보장한다. 광 신호의 세기에 따라 PD에 흐르는 전류를 전압으로 변환하기 위하여 Analog Device사의 AD8305 로그앰프를 사용하였다. 최대 -30dB 까지 감쇄를 목표로 하기였기 때문에 일반 Linear 앰프로는 PD에 흐르는 전류를 전압으로 변환할 때 넓은 범위를

측정할 수 없다. [그림 4]는 구현된 PD 앰프의 회로이다. 이 회로를 가지고 입력 광 신호의 세기에 따른 출력 전압의 변화량을 측정된 결과를 [그림 5]에 그래프로 나타내었다. 그래프에서 알 수 있듯이 입력 광 신호의 세기가 1dBm 변할 때 출력 전압이 약 20mV 씩 선형적으로 변함을 알 수 있다. 다만 사용되어지는 저항 값의 오차 등으로 Offset 전압이 발생한다. 이는 초기에 파워미터로 측정하여 그 차를 Calibration Factor로 저장하여 보상한다. 이 변환된 전압은 12Bit ADC를 통해 마이크로프로세서로 입력된다. 입력된 전압은 마이크로프로세서에서 dBm으로 변환된다. 변환은 시스템 초기 셋업 시에 AWG를 통과한 광 신호를 가지고 Calibration 과정을 거쳐 만들어진 Factor를 가지고 계산하게 된다. 이렇게 해서 AWG 출력 단에서의 광 신호 레벨을 보정하였다. 하지만 이 방법은 가장 기본적인 방법으로 어느 정도는 보정할 수 있지만 정확한 방법은 아니다. AWG는 채널 간에 영향을 주기 때문에 인접 채널들이 Add/Drop되었을 때와 같은 여러 가지 요인에 대해서도 고려되어야 한다. 마이크로프로세서 내부에서 변환된 dBm 값은 사용자가 설정해 놓은 값과 비교하여 같도록 제어 한다.



[그림 4] PD 앰프 회로
Fig4. PD amplifier circuit

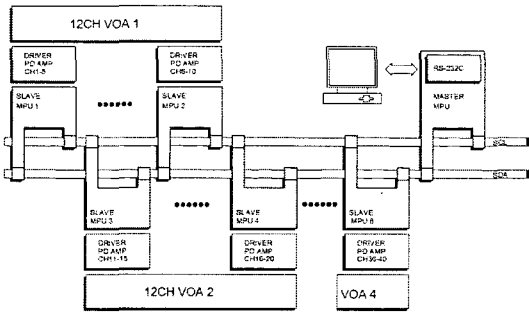


[그림 5] 입력 광 신호 세기에 따른 PD 앰프 회로 출력 전압
Fig.5 PD amplifier output voltage on input optical signal

III. 인터페이스 구성

채널 레벨 컨트롤러를 구현하는데 있어서 메인 마이크로프로세서를 포함하여 총 9개의 프로세서를 사용하여 구성하였다. 각 프로세서는 독립적으로 동작하지만 필요한 경우 메인 프로세서와 통신을 하면서 정보를 주고받아야 한다. 그러므로 이들 간에 통신 수단이 필요하다. 이를 위해 I2C 시리얼 통신 방식을 사용하였다. [4] I2C Bus는 SDA(Serial Data Line), SCL(Serial Clock Line) 단지 두 개의 양방향 시리얼 버스만으로 구성되어있다. 또한 Master와 Slave로 동작되며, Master는 Clock을 발생시키고 7bit 어드레스로 Slave를 호출한다. Slave는 Master에서 전송된 어드레스가 자기의 어드레스 일 때만 데이터를 전송하도록 되어있다. 최근에는 거의 대부분의 Micro-processor가 이 기능을 내장하고 있기 때문에 추가적인 하드웨어를 구성할 필요 없이 쉽게 사용할 수 있다. 8개의 프로세서를 Slave로 설정하고 하나의 메인 프로세서를 Master로 구성하였다. 메인 프로세서는 RS-232C 포트를 통해서 PC와 연결되어 사용자의 명령을 전달받고 데이터를 전송한다.

[그림 6]은 구현된 채널 레벨 컨트롤러의 통신 연결도이다.



[그림 6] 통신 연결도
Fig.6 communication connection diagram

IV. 결론

본 논문에서는 12채널 VOA 4개와 AWG를 이용하여 40채널의 광 신호 레벨을 제어할 수 있는 컨트롤러를 구현하고자 하였다. 채널 수가 증가함에 따라 이들을 유연하게 제어하고 일정한 출력 값을 얻기 위해서는 복잡한 알고리즘이 요구 되었다. DWDM 시스템에 적용하기 위해서는 상당한 속도와 콤팩트한 사이즈가 요구된다. 하지만 현재는 VOA, 스플리터, AWG, PD등을 별개의 부품으로 사용하여야 한다. 이에 따라 이들을 연결하기 위한 파이버들로 인하여 상당한 사이즈로 커질 수밖에 없다. 집적된 부품이 개발 된다면 사이즈를 상당히 줄일 수 있을 것이다. DWDM용 채널 레벨 컨트롤러는 시스템의 여러 부분에서 필요로 하는 장치이다. 앞으로도 계속적으로 연구되어야 할 부분이며, 부품 개발과 제어기 개발이 병행되어야 할 것이다.

참고문헌

[1] 西 成人 “DWDM 채널 레벨 컨트롤러”, 월간 전자기술, pp. 77-81, 2002.7

[2] Texas Instruments Inc., “Optical networking solutions guide”, pp. 20, 2002
 [3] 광주과기원, “다채널 VOA 측정 결과 그래프”, 2003
 [4] Philips Semi.Co., “The I2C-Bus Specification ver2.0”, 1998
 [5] 염진수, 이규정, 허창우 “μ-processor 로 제어되는 WDM 전송 시스템용 광전송신기 설계”, 한국해양정보통신학회 논문지, 7권 4호 pp. 699-704, 2003.8
 [6] 염진수, 허창우 “Ethernet 기반의 광다중화 방식을 이용한 광송수신기 설계”, 한국해양정보통신학회 논문지, 7권 7호 pp. 1569-74, 2003.12

저자소개



염진수 (Jin-su, Yeom)

2001: 목원대학교 대학원
IT공학과(공학석사)
1995~ 1998 : 바이텍 코리아
1998. ~ 2005 : (주)엠텍 차장

2005.2: 목원대학교 대학원 IT공학과 공학박사
2005.~현재 JS전자 대표
2005.~ 현재 목원대학교 겸임교수
※ 관심분야: 광섬유증폭기 설계, 반도체공학



허창우 (Chang-wu Hur)

1991.2 : 연세대학교 대학원
전자공학과 공학박사
1986~1994: LG 중앙 연구소
1994.3 ~ 현재 : 목원대학교
IT 공학부 교수

※ 관심분야: 반도체공학 및 VLSI 설계