

# 다중브리지로 구성된 UPQC(Unified Power Quality Conditioner)의 동적 성능분석

論 文  
55P-2-8

## Dynamic Performance Analysis of Unified Power Quality Conditioner with Cascaded H-Bridges

韓炳文<sup>†</sup>·蘇龍哲\*·金顯宇\*\*  
(Byung-Moon Han · Yong-Cheol Soh · Hyun-Woo Kim)

**Abstract** - This paper describes experimental analysis of UPQC, which is composed of cascaded H-bridges and single-phase multi-winding transformers. The operational characteristic was analyzed through experimental works with a scaled model, and simulations with PSCAD/EMTDC. The UPQC proposed in this paper can be directly connected to the distribution line without series injection transformers. It has flexibility to expand the operation voltage by increasing the number of H-bridge modules. The analysis results can be utilized to design the actual UPQC system applicable for the actual distribution system.

**Key Words** : UPQC (Unified Power Quality Conditioner), Cascaded H-bridges, PSCAD/EMTDC

### 1. 서 론

최근 공급전원의 품질에 민감한 부하가 많이 사용되면서 전력품질이 수용가와 전력회사의 큰 관심사로 부상되어 있다. 전력품질을 총체적으로 보상하는 궁극적인 보상기로 UPQC가 제안되어 그동안 다양한 연구가 진행되어 왔다. UPQC는 2개의 인버터가 직류링크를 공유한 구조로 되어있고 직렬로 결합된 인버터는 전원 측에서 발생하는 전압장애를 그리고 병렬로 결합된 인버터는 부하 측에서 발생하는 고조파와 무효전력을 보상하는 기능을 갖는다.

현재 개발된 UPQC는 인버터를 구성하고 있는 반도체 스위치소자의 내압에 따른 제약으로 배전시스템의 정격전압에 비해 낮은 전압으로 운용되고 있다. 또한 강압변압기를 사용한다 해도 몇 개의 스위치소자를 직렬로 결합하여 하나의 스위치로 사용하는 직렬방식을 사용하나, 게이트신호의 동기화 및 균등한 내압분배의 기술적인 난이도 때문에 소자의 최대허용개수에는 제약이 따른다[1].

소자의 직렬운용을 피하고 시스템의 동작전압을 높이기 위해서 다중레벨인버터가 제안되었다[2]. 그러나 다중레벨 인버터는 출력전압의 형성이 복잡하고 많은 수의 역방향 다이오드 또는 플라잉캐패시터를 필요로 한다. 이러한 단점을 보완하기 위해 제안된 것이 한 상당 5개의 H-브리지로 구성된 다중브리지인버터이다[3]. 이러한 다중브리지인버터로 구성된 STATCOM이 영국에서 개발되어 National Grid

Company에 설치되어 운용되고 있다[4],[5]. 한편 송전선로의 임피던스를 제어할 목적으로 H-브리지 인버터로 구성된 SSSC가 저자들과 몇몇 연구자에 의해 제안된 바 있다 [7],[8]. 또한 3개의 H-브리지로 구성된 동적전압보상기가 영국에서 제안된 바 있다. 이들 시스템은 직렬주입변압기 없이 동작이 가능하고 H-브리지 모듈수를 증가함으로써 동작전압을 유연하게 확장할 수 있다.

병렬측은 단상다중권선변압기로 절연된 H-브리지로 그리고 직렬측은 전압주입변압기가 없이 직접 H-브리지로 구성된 UPQC가 저자들에 의해 처음 제안되어 그 동특성을 PSCAD/EMTDC를 이용한 시뮬레이션으로 분석한 바가 있다[9]. 그러나 제안하는 시스템을 하드웨어적인 구현가능성을 검증하지는 못하였다.

본 연구에서는 하드웨어 축소모형을 제작하고 비선형부하와 고장모의가 가능한 전원에 결합하여 실험을 실시하였다. 이렇게 실험을 통해 얻은 측정결과를 PSCAD/EMTDC에 의한 시뮬레이션 결과와 비교하여 실규모 하드웨어를 개발하는데 제반기술을 확립하도록 하였다. 또한 하드웨어를 기동하는데 관련된 알고리즘과 과전류 및 저전압에 대한 보호 알고리즘을 부가하였다.

### 2. 다중브리지 UPQC

#### 2.1 시스템 구성

그림 1은 다중브리지 형태의 UPQC 인데 배전선로의 전압크기와 사용하는 스위치소자의 정격을 고려해 한 상당 n 쌍의 H-브리지 인버터로 구성되어 있으며, 각 쌍은 두개의 H-브리지 인버터가 직류링크 캐패시터를 통해 연결된 구조로 되어 있다. 병렬 측의 인버터는 절연을 목적으로 하는 단상 다중권선 변압기를 통해서 직렬로 연결되어 있으며, 직렬 측 인버터는 배전선로에 직접 연결된 구조로 되어 있다.

<sup>†</sup> 교신저자, 正會員 : 明知大 工大 電氣工學科 教授 · 工博  
E-mail : erichan@mju.ac.kr

\* 正會員 : 京畿工業大 컴퓨터應用制御科 副教授 · 工博

\*\* 正會員 : 慶尙大 消防科學科 副教授 · 工博

接受日字 : 2006年 2月 25日

最終完了 : 2006年 5月 8日

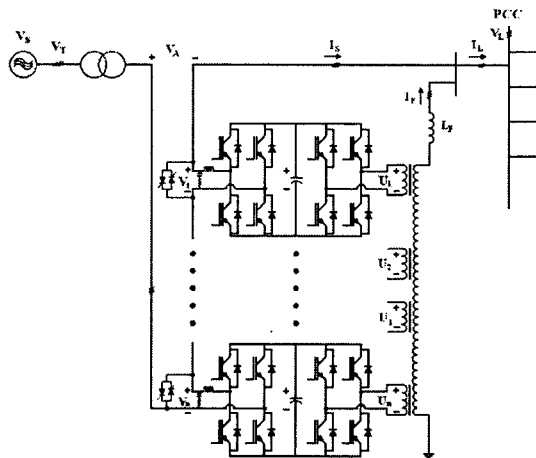


그림 1 제안하는 UPQC의 구조  
 Fig. 1 Configuration of proposed UPQC

제안하는 UPQC는 비상시 선로로부터 직렬인버터를 분리하기 위한 바이패스 기능이 있다. 바이패스 기능은 싸이리스터 스위치와 기계적인 차단기의 동작에 의해서 구현이 된다. 선로전류는 일단 싸이리스터 스위치에 의해서 바이패스가 되며, 선로전류의 크기가 직렬인버터 스위치의 최대 허용 전류 보다 작을 경우에는 싸이리스터 스위치에 의한 바이패스 기능을 이용하는 것보다 인버터제어를 통한 바이패스 기능을 적용할 수 있다. 직렬인버터는 2가지 가능한 바이패스 기능을 갖는데, 그 첫 번째는 직렬인버터의 상단 스위치 두 개를 동시에 턴온하는 것이고, 다른 하나는 직렬인버터의 하단 스위치 두 개를 동시에 턴온하는 것이다.

**2.2 출력전압 형성**

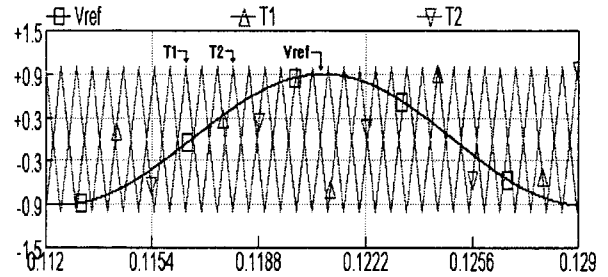
제안하는 UPQC의 각 인버터 한 상은 3개의 H-브리지로 구성되는 것으로 가정하였다.

그림 2는 다중브리지 인버터의 PWM 동작 시 H-브리지의 PWM 펄스생성과 출력전압 파형을 나타낸 것이다. 그림 2(a)는 첫 번째 모듈의 게이트 펄스를 생성하기 위한 캐리어와 기준신호를 보여준다. 캐리어 T1과 T2는 위상차가 180°이며 주파수는 각각 1[kHz]이다. 나머지 두개 모듈의 게이트 펄스를 생성하기 위해서는 각각 T1/T2와 120°의 위상차를 갖는 2세트의 캐리어가 필요하다.

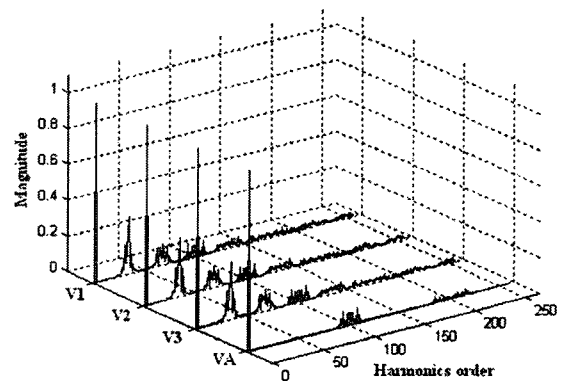
그림 2(b)는 H-브리지의 각 모듈의 출력파형과 이들을 결합하여 형성된 선로에 주입되는 출력전압의 파형과 이들의 고조파분석결과를 나타낸 것이다. 그림 2(c)는 다중브리지 인버터의 한 상을 구성하는 3개의 브리지 모듈의 각 출력전압 V1, V2, V3 및 최종적으로 선로에 주입하는 전압 VA를 나타내고 있다.

각각의 캐리어 주파수가 1[kHz]이고 총 6개의 캐리어가 존재하므로 6[kHz]의 스위칭 효과가 나타난다. 그러므로 인버터 모듈의 수가 N개라면 출력전압은  $N \times 2 \times 1$ [kHz]의 스위칭 효과를 가질 수 있다. 그림 2(c)는 한 개의 인버터 모듈 출력전압과 세 개의 인버터가 직렬로 연결된 출력전압의 스펙트럼 분석 결과를 나타낸 것이다. 한 개의 인버터 모듈 출력전압에는 2kHz의  $n(n=1, 2, 3, \dots)$ 배의 주파수대역에 많은

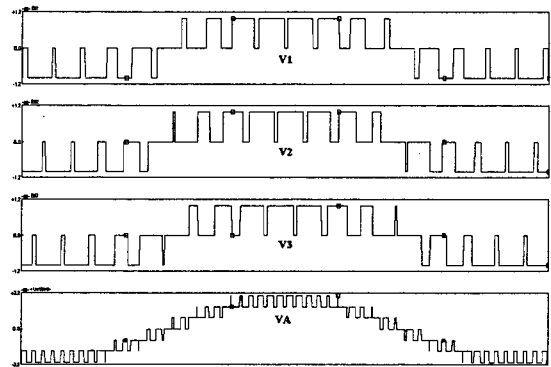
수의 고조파들이 포함되어 있지만 세 개의 인버터가 직렬로 연결된 최종 합성 출력전압에는 6kHz의  $n(n=1, 2, 3, \dots)$ 배의 고조파가 포함되어 있으며 단일모듈보다 고조파가 현저하게 포함되어 있다.



(a) PWM 발생



(b) 각부 출력전압 FFT분석



(c) 출력전압 파형

그림 2 인버터 출력전압과 FFT분석

Fig. 2 Inverter output voltage generation & FFT analysis

**2.3 제어기 구성**

제안하는 UPQC의 제어기는  $\alpha-\beta-0$  변환을 이용한 순시전력 해석기법을 활용하여 설계하였다. 순시전력 해석기법은 선로 상에 존재하는 역상성분, 영상성분, 고조파성분 등을 쉽게 검출하여, 이에 대한 적절한 보상신호를 연산과정을 통해 생성해 낼 수 있다.

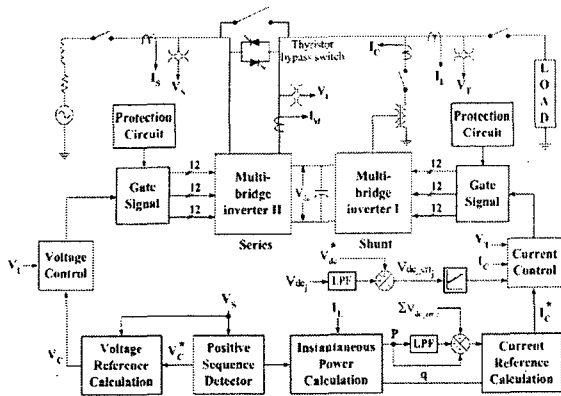


그림 3 시스템 전체 제어블록도  
Fig. 3 Control block diagram of the proposed system

그림 3은 순시전력 해석기법을 활용하여 설계한 제안된 시스템의 전체 제어블록도이다. UPQC의 제어는 연결점전압의 정상성분검출부와 직·병렬 인버터제어부로 이루어져 있다.

그림 4에 보인 정상분 전압 검출기는 전원 측 3상 전압  $V_S$ 의 기본과 정상성분 순시치 전압 ( $v'_{sa}, v'_{sb}$ )을 계산하며, 연산된 유효전력 ( $\overline{p'_s}$ )과 무효전력 ( $\overline{q'_s}$ )은 전압  $V_S$ 의 기본과 정상성분을 포함한다. 정상성분 전압의 순시치는 다음과 같이 계산된다.

$$\begin{bmatrix} v'_{sa} \\ v'_{sb} \end{bmatrix} = \frac{1}{i'^2_a + i'^2_b} \begin{bmatrix} i'_a & i'_b \\ i'_b & -i'_a \end{bmatrix} \begin{bmatrix} \overline{p'_s} \\ \overline{q'_s} \end{bmatrix} \quad (1)$$

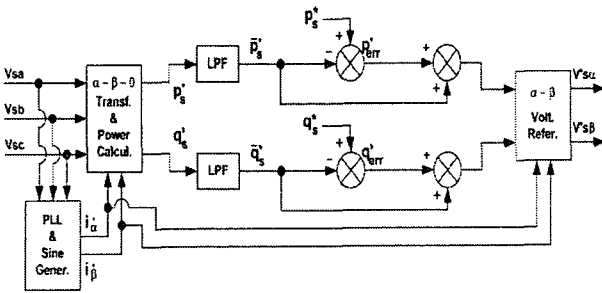


그림 4 정상성분 전압 검출기  
Fig. 4 Positive sequence voltage detector

병렬인버터는 비선형 부하에 의해 선로에 발생하는 고조파 전류를 보상하기 위한 APF(Active Power Filter) 동작과 다중브리지 인버터의 전압형성에 중요한 각 브리지의 DC 링크전압을 일정하게 제어하는 것이 주된 기능이다. 그림 5는 병렬인버터의 제어 블록도를 나타낸 것이다. 식(2)는 제어 블록도에서 기준보상전류로 표시된 값을 연산하는 관계식을 나타내고 있다. 이렇게 연산된 기준보상전류를 추종하기 위해 블록도에 보이는 바와 같이 P제어를 이용하여 전류 제어를 수행하였으며 이것은 Multi-bridge 타입의 분리된 각상에 적용하기에 적합한 성능을 보장한다.

$$\begin{bmatrix} i^*_{ca} \\ i^*_{cb} \end{bmatrix} = \frac{1}{v'^2_{sa} + v'^2_{sb}} \begin{bmatrix} v'_{sa} & -v'_{sb} \\ v'_{sb} & v'_{sa} \end{bmatrix} \begin{bmatrix} -\overline{p} + \overline{p}_{loss} \\ -q \end{bmatrix} \quad (2)$$

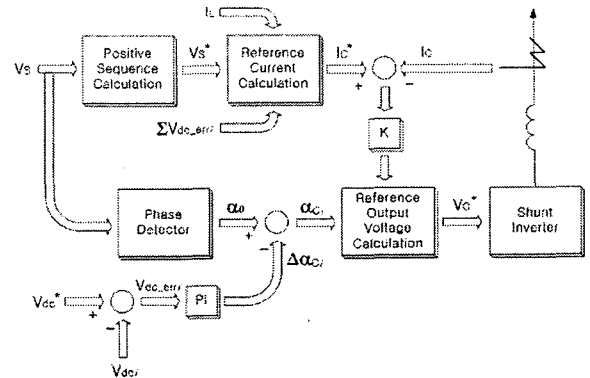


그림 5 병렬 인버터의 제어블록도  
Fig. 5 Control block diagram of the shunt converter

직렬인버터는 순간전압상승(swell), 순간전압강하(sag)와 같은 전압이상현상에 대하여 선로의 전압안정화를 유지하는 기능을 담당하고 있다. 정상성분 전압검출기로부터 연산된 정상성분전압은 이상적인 선로의 기준전압을 의미하며, 전원 전압 이상현상 발견 시 정상성분전압과의 차에 의해 발생하는 전압성분이 결국 직렬 인버터를 통해 선로에 주입되어진다. 전압주입 시 원활한 전압주입을 수행하기 위해 feed-forward제어와 P제어를 사용하였다.

$$v^*_{ca} = [(v'_{sa} - v_{sa}) - v_{ia}] * K + v_{ca} \quad (3)$$

여기서, ( $v'_{sa} - v_{sa}$ )는 기본과 정상성분 전압보상과의 차이가 있으며, 전압  $V_S$ 의 모든 부분을 포함하는 보상성분을 나타낸다. 그림 6은 직렬인버터의 제어 블록도를 보여준다.

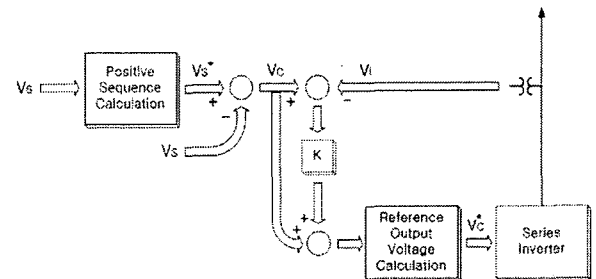


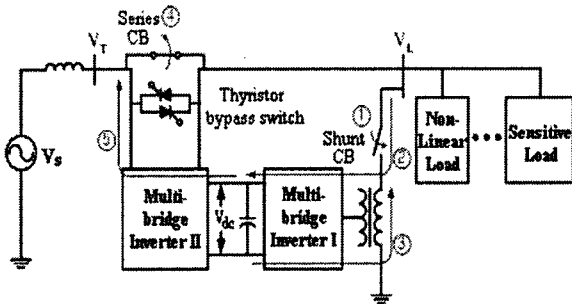
그림 6 직렬 인버터의 제어블록도  
Fig. 6 Control block diagram of the series converter

### 3. UPQC 기동 및 보호제어

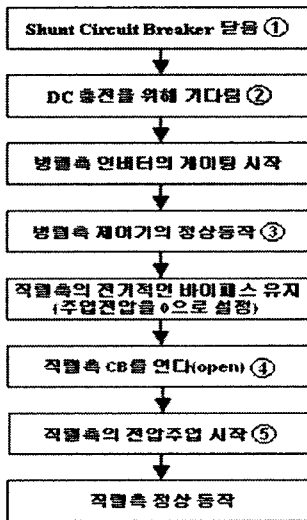
UPQC 시스템이 안정적인 제어를 수행하고 과전압 및 과전류로부터 시스템을 보호할 수 있는 제어기를 설계하였다. 시스템의 보호제어기는 기동시퀀스, 병렬측 인버터 보호제어기, 직렬측 인버터 보호제어기로 구성되어 있다.

### 3.1 기동 시퀀스

시스템의 초기 기동시에는 그림 같은 기동 시퀀스에 의해 동작이 된다. 그림 7은 시스템의 기동 시퀀스를 나타낸 것이다. 여기서 병렬측 CB(그림 7(a)의 SHBRK)를 닫은 후 바로 컨버터의 게이팅을 시작하는 것이 아니라 DC 충전을 위해서 0.075sec 후에 게이팅을 시작한다. 직렬인버터는 병렬인버터가 정상적인 동작을 시작할 때 컨버터가 동작을 하고 있는 상태지만 선로에는 바로 투입을 하지 않는다. 그러다가 0.1sec 후에 직렬측 CB(그림 7(a)의 SRBRK)를 열어 선로에 전압을 주입하기 시작한다.



(a) 기동 시퀀스 동작 개념도



(b) 기동 시퀀스 순서도

그림 7 UPQC 시스템의 기동 시퀀스

Fig. 7 Start-up concept & sequence

### 3.2 과전류 보호제어기

그림 8은 과전류 발생시의 보호제어 시퀀스를 나타내고 있다. 병렬측 보호제어를 살펴보면 과전류가 발생시 즉시 CB를 트립시키지 않고, 우선 게이팅을 멈춘다. 10msec동안 게이팅을 멈춘 후 다시 게이팅을 시작한다. 여전히 과전류 상태이면 다시 게이팅을 10msec동안 멈춘다. 이 과정을 8회 반복하여도 여전히 과전류가 없어지지 않을 때 비로소 CB를 Trip시킨다.

직렬측 보호제어를 살펴보면 선로전류를 감시하고 있다가 사고가 발생하여 과전류가 검출이 되면 직렬컨버터의 게이팅을 중지시키고 bypass 스위치를 턴-온 시킨다. 그 다음

0.1sec 후에 직렬측 CB를 닫음으로써 직렬컨버터를 선로와 격리시킨다. 사고가 제거되고 병렬컨버터가 정상적인 동작을 수행하면 보호제어기의 수동복귀 스위치를 눌러서 수동으로 직렬컨버터를 복구시킨다. 스위치를 누르면 bypass 스위치가 턴오프가 되고 게이팅이 다시 시작된다. 0.1sec 후에는 직렬측 CB가 열리면서 직렬컨버터가 투입되어 전압외란 감시 및 0 전압제어를 시작한다.

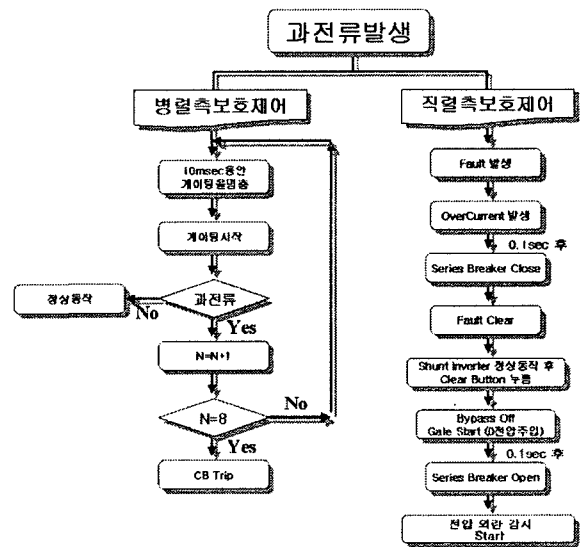


그림 8 과전류 보호제어 시퀀스

Fig. 8 Over-current protection sequence

### 3.3 저전압 보호제어

저전압 보호제어기는 병렬측 인버터가 자동전압제어를 수행하므로 모선단 전압이 직렬인버터 보상가능전압 이상의 Sag 또는 정전이 발생하였다가 복구할 경우 계통으로부터 유입되는 과전류로부터 인버터를 보호한다. 모선단 전압이 0.5 pu보다 작은 경우는 그림 9와 같이 단순히 게이팅을 멈춘 후 시스템을 계통에서 분리한 후 모선단 전압이 회복되면 그림 7의 기동시퀀스에 의해 다시 기동한다.

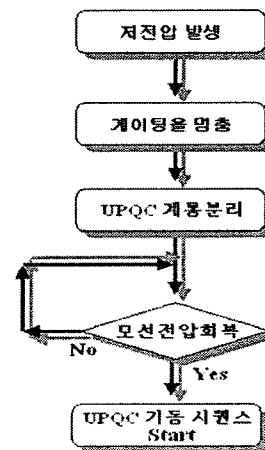


그림 9 저전압 보호제어 시퀀스

Fig. 9 Low-voltage protection sequence

UPQC 시스템의 보호제어시퀀스에 의해 설계된 제어기의 동작을 그림 10에 나타내었다.

- ① M1-M2 : 병렬측 차단기를 닫은 후 0.075s 후에 병렬과 직렬측 인버터가 게이팅을 시작한다.
- ② M2-M3 : 병렬인버터는 정상동작을 하고, 인버터 게이팅 시작 0.1s 후에 직렬측 차단기를 열어 직렬인버터를 투입한다.
- ③ M4-M5 : 모션전압을 0.5 p.u. 이하로 감소시켰을 경우 저전압보호제어기에 의해서 인버터 게이팅이 멈추고 모션단 전압이 정상적으로 올라가면 인버터는 정상 동작한다.
- ④ M6-M7 : 선로에 과전류가 발생했을 경우 직렬인버터는 동작을 멈추고 0.1s 후에 직렬측 차단기가 닫히면서 직렬인버터를 선로에서 분리한다.
- ⑤ M8-M9 : 사고가 제거되면 수동으로 직렬인버터를 재동작시키고 0.1s 후에 직렬측 차단기를 열어서 직렬인버터를 선로에 투입한다.
- ⑥ M10-M11 : 병렬측 인버터에서 과전류가 검출되면 보호제어기 시퀀스에 의해 10ms 간격으로 8번에 걸쳐 사고전류를 판단해서 마지막까지 사고전류가 검출이 되면 UPQC 시스템을 전체를 트립시킨다.

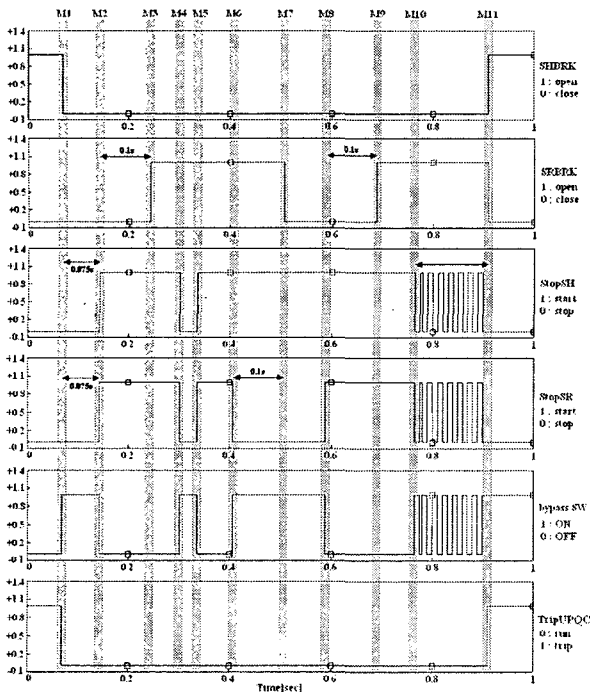


그림 10 UPQC 시스템의 보호제어기 동작  
Fig. 10 Timing diagram of start-up and protection sequence

4. PSCAD/EMTDC 시뮬레이션

다중브리지 인버터로 구성된 제안하는 UPQC의 동작과 성능을 분석하기 위해 계통해석에 유용한 프로그램인 PSCAD/EMTDC(Power System Computer Aided Design/Electro Magnetic Transients DC Analysis Program)를 사용하여 전체적인 시뮬레이션을 수행하였다.

UPQC의 전체적인 시뮬레이션 모형은 3상 4선식으로 구성된 선로모형에 커패시터를 공유하는 형태의 직·병렬 다중 브리지 인버터가 22.9[kV] 전원 측과 부하 사이에 연결되어 있으며, 부하로는 비선형 특성을 나타내는 유도성 다이오드 정류기 부하와 저항과 인덕턴스로 구성된 선형부하로 구성되어있다. 시뮬레이션에 사용된 자세한 회로정수는 표 1에 나타내었다.

표 1 시뮬레이션 모형의 회로정수  
Table 1 Circuit parameters of simulation model

회로정수	
전원전압	22.9[kV], 60[Hz]
전원임피던스	0.001[Ω], 0.01[mH]
DC 링크 커패시터	10000[μF]
DC 링크 기준전압	3.3[kV]
병렬 인버터	
필터 L	5[mH]
단상 다중변압기 권선비	6 : 1(1차:2차)
직렬 인버터	
필터 R	1[Ω]
필터 L	0.5[mH]
필터 C	200[μF]
부하조건	
다이오드 정류기 부하	
R, L	550[Ω], 1[mH]
선형 부하	
R, L	378[Ω], 485[mH]

그림 11은 병렬 인버터의 APF 동작에 따른 고조파 전류 보상과형을 나타내고 있다. 부하전류에 대해 전원전류는 거의 정현파에 가까움을 볼 수 있다.

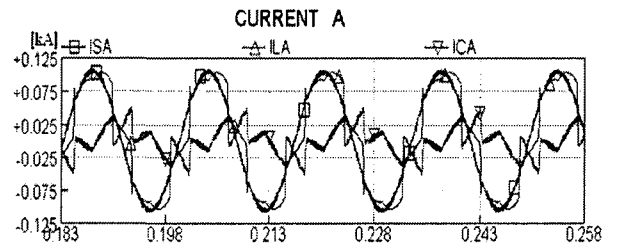
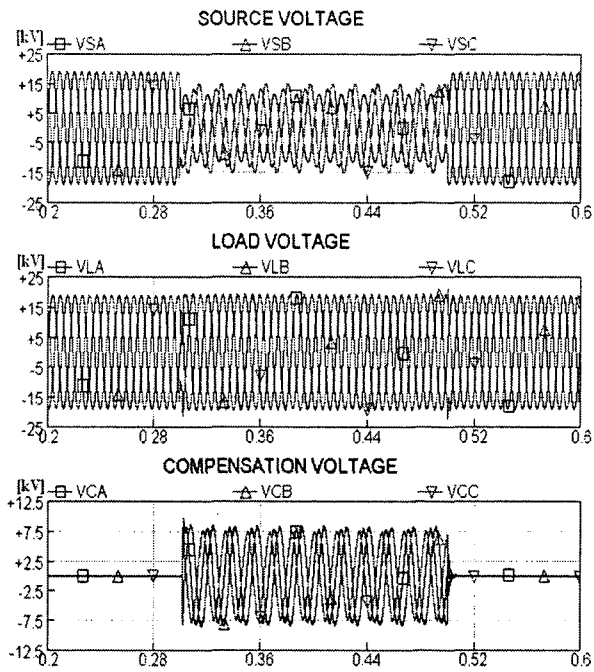
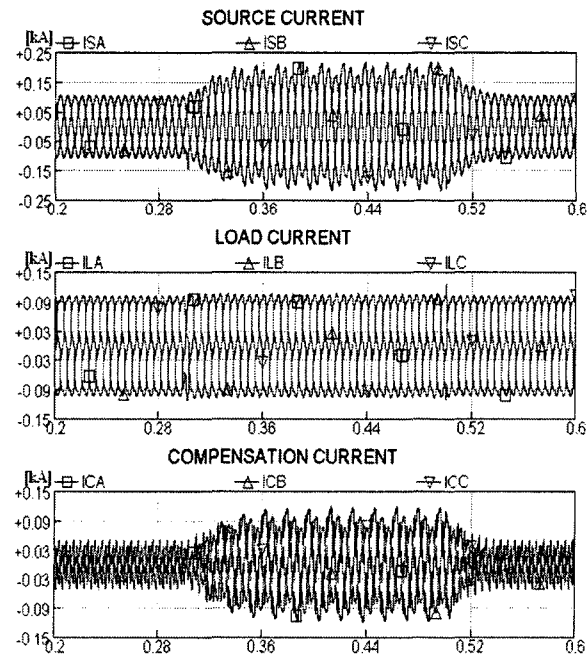


그림 11 병렬 인버터의 APF 동작 모드  
Fig. 11 APF operation of the shunt converter

그림 12는 배전선로의 전원 측 A, B, C상이 각각 40%, 30%, 20%의 sag가 발생하였을 경우에 따른 각 부의 파형을 나타낸 것이다. 그림 12(a)는 sag 발생 시 전원전압과 부하전압, 직렬인버터 보상전압을 나타내고 있으며, 12(b)는 전원전류, 부하전류, 병렬인버터 보상전류를 나타내고 있다. 정상시 UPQC는 병렬 인버터를 통해 선로의 고조파 전류를 보상하게 되며, sag 발생시에는 직렬 인버터에 에너지를 공급하게 된다. 이때, 전원 측 선로의 전류가 병렬인버터 쪽으로 급격하게 유입됨을 볼 수 있으며, 부하 측으로는 안정된 전력이 공급되어짐을 볼 수 있다.



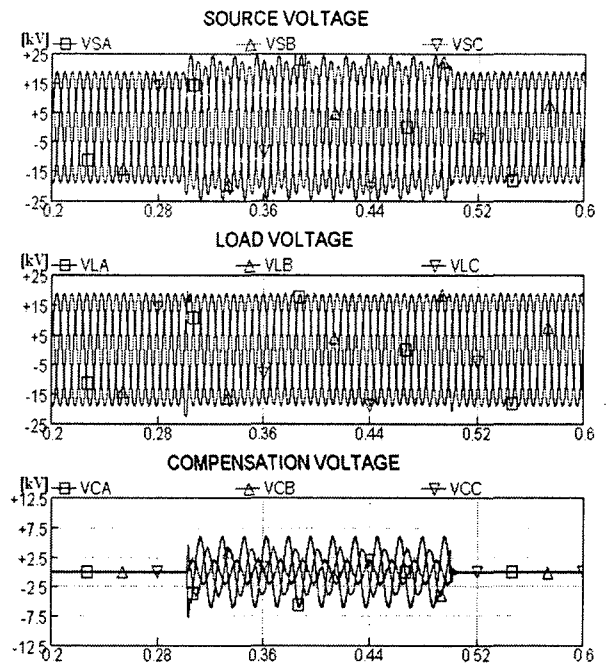
(a) 전원전압, 부하전압, 직렬인버터 보상전압



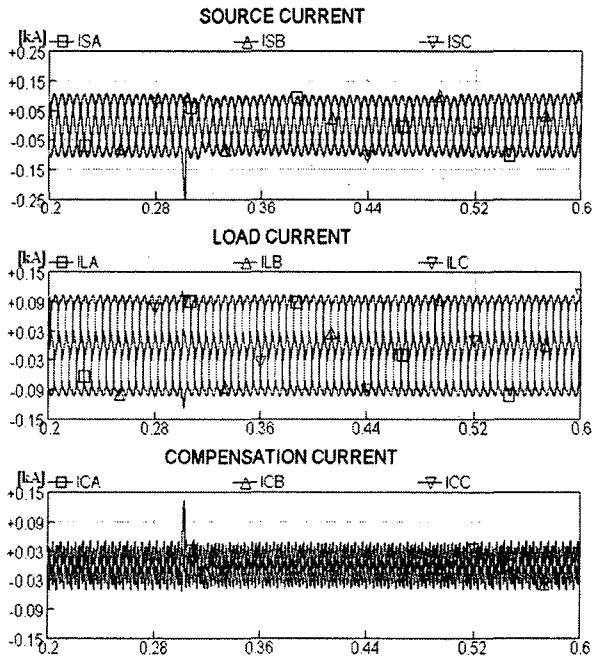
(b) 전원전류, 부하전류, 병렬인버터 보상전류

그림 12 전원전압 sag 모드 시 각부 결과파형

Fig. 12 Simulation results with voltage sag



(a) 전원전압, 부하전압, 직렬 인버터 보상전압



(b) 전원전류, 부하전류, 병렬 인버터 보상전류

그림 13 전원전압 swell 모드 시 각부 결과파형

Fig. 13 Simulation results with voltage swell

### 5. 축소모형 제작 및 실험 결과

그림 13은 배전선로의 전원 측 A, B, C상이 각각 30%, 20%, 10%의 swell이 발생하였을 경우에 따른 각 부의 파형을 나타낸 것이다. sag 시와 마찬가지로 전원전압은 UPQC에 의해 정확하게 보상되어 부하에는 일정한 전압이 나타남을 알 수 있고, 부하전류 또한 전원전류와 보상전류의 합이 됨을 알 수 있다.

제안하는 UPQC 시스템에 대하여 향후 실 시스템 적용가능성을 확인하기 위하여 축소모형을 제작하고 실험을 실시하였다. 축소모형은 그림 14와 같이 3상전원 시뮬레이터와 직접 제작한 UPQC 시스템, 그리고 부하장치로 배전 시스템 모델을 구성하였다. 표2는 실험에 사용된 회로정수이다.

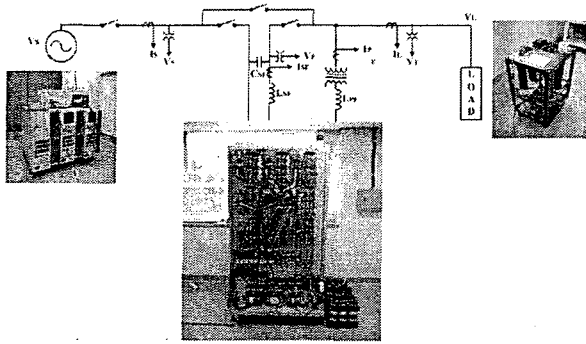


그림 14 제안하는 UPQC 시스템의 축소모형  
Fig. 14 A scale model of proposed UPQC system

표 2 축소모형의 회로정수

Table 2 Circuit parameters of the experimental model

회로정수	
전원전압	110[V], 60[Hz]
DC 링크 캐패시터	2000[μF]
병렬 인버터	
필터 L	2[mH]
단상 다중변압기 권선비	5[kVA], 6 : 1(1차:2차)
직렬 인버터	
필터 L	2[mH]
필터 C	50[μF]
부하조건	
비선형 부하	3상 다이오드정류기
R, L	40[Ω], 62[mH]

그림 15는 세 개의 H-브리지로 구성된 멀티브리지 인버터를 구성하여 임의의 정현파 기준신호와 600[Hz]의 반송파를 사용하여 각 H-브리지의 SPWM 출력전압파형과 세 개의 전압이 합성된 최종 출력파형을 확인한 결과이다. PSC(Phase Shift Carrier) 방식을 이용한 최종 출력파형은 약 3.6[kHz]의 스위칭 효과를 볼 수 있으며, 세 개의 출력전압의 합으로 7레벨의 전압을 형성하고 있음을 확인할 수 있다.

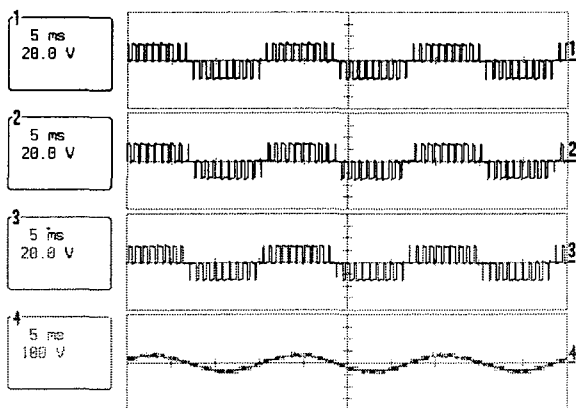


그림 15 멀티브리지 컨버터의 출력전압파형  
Fig. 15 Output voltage of multi-bridge converter

그림 16은 H-브리지 인버터 출력전압과 단상다중권선 변압기를 통해 합성된 최종출력전압을 FFT 분석한 결과이다. 합성된 최종 출력전압파형의 저차고조파가 H-브리지 하나의 출력전압에 비해 현저히 감소되었고 대부분의 고조파는 합성 스위칭 주파수인 3.6[kHz]대역의 고차 고조파가 주요한 성분으로 남아 있음을 확인할 수 있다.

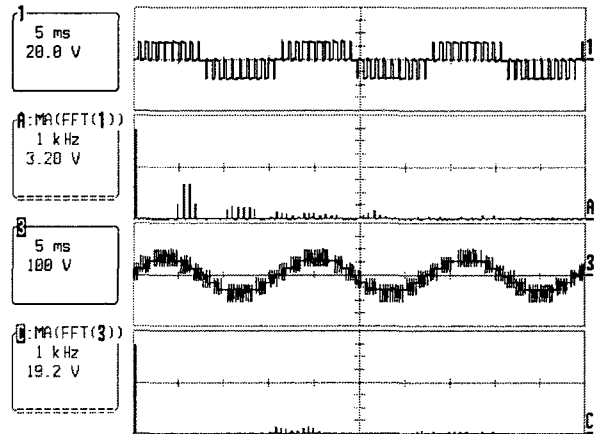


그림 16 인버터 출력전압 고조파 분석  
Fig. 16 Harmonics analysis of output voltage of inverter

병렬 인버터의 APF(Active Power Filter) 동작수행을 확인하기 위한 실험결과파형은 그림 17과 같다. 실험에서는 3상 다이오드 정류기를 이용하여 비선형부하를 모의하였다. 그림에서 1번은 병렬인버터 제어기에서 생성해낸 기준전류파형이고, 2번은 기준전류파형을 추종하고 있는 실제 인버터 출력전류파형이다. 3번은 병렬인버터의 보상전류에 의해 정현파에 가깝게 보상된 전원전류의 파형이고 4번은 부하전류의 파형이다.

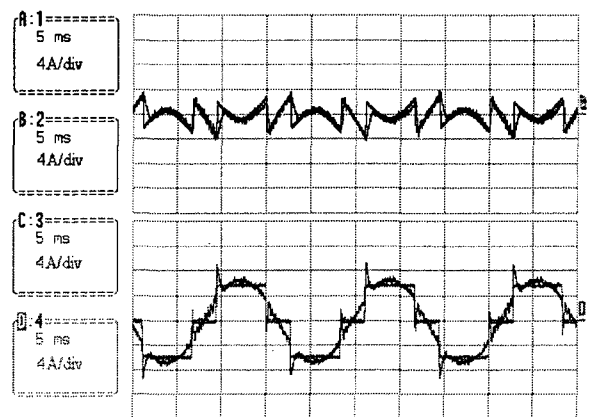
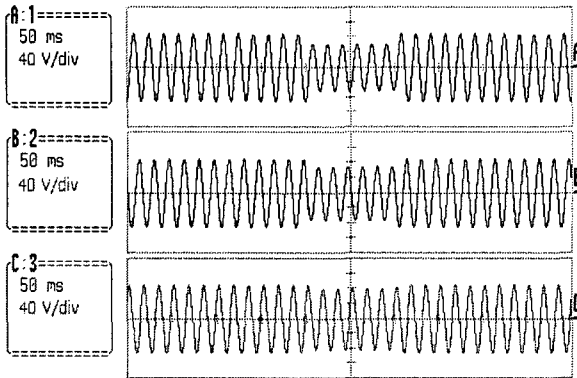


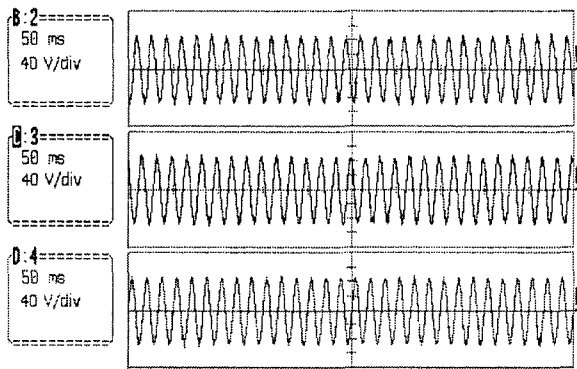
그림 17 병렬인버터 APF 동작모드  
Fig. 17 Harmonic current compensation

그림 18과 19는 직렬인버터의 DVR(Dynamic Voltage Restorer) 동작을 확인한 실험결과파형이다. 그림 18(a)와 같이 전원전압에 A상 30%, B상 20%, C상 10%의 불평형 순시전압강하 이벤트를 발생시켰을 때, 직렬인버터의 보상전압에 의해 부하전압은 그림 18(b)와 같이 A상, B상, C상 모

두 일정하게 유지되고 있음을 확인할 수 있다.



(a) 전원전압

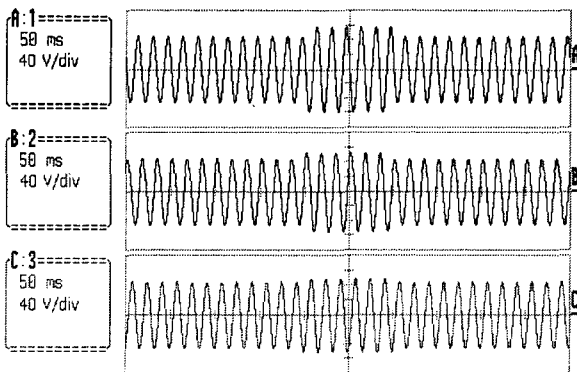


(b) 부하전압

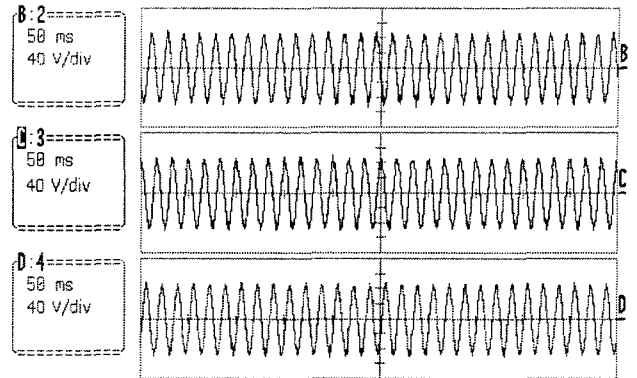
그림 18 순시전압강하 보상

Fig. 18 Voltage sag compensation

그림 19는 A상 30[%], B상 20[%], C상 10[%]의 불평형 순시전압상승 이벤트를 발생시켰을 때의 실험결과파형이다. 마찬가지로 직렬인버터 보상기능에 의해 부하전압이 일정하게 유지되고 있음을 확인할 수 있다.



(a) 전원전압



(b) 부하전압

그림 19 순시전압상승 보상

Fig. 19 Voltage swell compensation

이상의 실험으로 제안하는 시스템이 UPQC의 기능을 충실히 수행함을 확인할 수 있었다.

## 6. 결 론

본 논문에서는 배전선로에서 발생할 수 있는 각종 외란 (voltage sag, voltage swell, harmonics, over voltage, under voltage)에 대하여 연속적으로 보상하는 단상 다중권 선 변압기로 절연된 H-브리지 인버터를 이용한 새로운 UPQC를 제안하고 그 동작원리와 제어방식을 PSCAD/EMTDC를 이용해 시뮬레이션으로 분석하였다. 그리고 실 시스템의 적용 가능성을 축소모형 제작과 실험을 통해 확인하였다. UPQC에 있어서 직렬주입 변압기는 낮은 포화영향과 누설 임피던스를 갖도록 설계해야 하기 때문에 매우 중요한 요소로 간주되어진다. 제안하는 UPQC는 이러한 직렬 주입 변압기가 없이 선로에 직접 연결이 가능하며, 인버터의 브리지 수를 증가시킴으로써 유연하게 동작전압을 높일 수 있다는 장점이 있다.

본 논문에서 개발한 새로운 UPQC 모델은 향후 실 시스템 설계 시 중요한 자료로 사용될 수 있으리라 사료되며, 실 시스템 개발 시 전력품질개선 기기로서의 역할을 충분히 소화해 낼 것으로 기대된다.

### 감사의 글

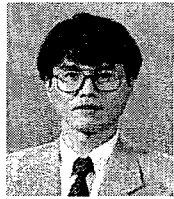
본 연구는 한국학술진흥재단 선도연구자사업(과제 번호 2003-041-D00248)의 지원에 의하여 이루어진 연구로서 관계부처에 감사드립니다.



참 고 문 헌

- [1] N. G. Hingorani, "Introducing Custom Power," IEEE Spectrum, June 1995, pp. 41-48.
- [2] M. Aredes, K. Heumann, E. H. Watanabe, "An universal active power line conditioner", IEEE Trans. on Power Delivery, Vol. 13, No.2, Apr 1998, pp.545-551.
- [3] Mauricio Aredes, etc. "A Combined Series and Shunt Active Power Filter", IEEE/KTH Stockholm Power Tech Conference, Stockholm. Sweden, June 1995, pp. 18-22.
- [4] H. Fujita, H. Akagi, "The unified power quality conditioner: the integration of series and shunt active filters", IEEE Trans. Power Delivery, Vol. 13, No.2, Mar 1998, pp.315-322.
- [5] F. Z. Peng, J. W. McKeever, D. J. Adams, "A power line conditioner using cascade multilevel inverters for distribution systems", IEEE Trans. on Industry Applications, Vol. 34, No.6, Nov/Dec 1998, pp. 1293-1298.
- [6] F. Z. Peng, J. S. Lai, "A Multilevel Voltage-Source Inverter with Separate DC Source for Static Var Generation", IEEE/IAS Annual Meeting. pp. 2541-2548, Orlando, FL, Oct. 8-12, 1995.
- [7] B. Han, S. Baek, H. Kim, G. Karady, "Dynamic Characteristic Analysis of SSSC Based on Multibrige Inverter", IEEE Trans. on Power Delivery, Vol. 17, No. 2, April 2002.
- [8] B. Han, H. Kim, S. Baek, "Performance analysis of SSSC based on three-level multi-bridge PWM inverter", Elsevier Science, Electric Power System Research, Vol. 61, No. 3, pp.195-202, June 2002.
- [9] 이범규, 배병열, 백승택, 한병문, "H-브리지 모듈로 구성된 UPQC(Unified Power Quality Conditioner)의 동작 분석", Trans. KIEE. Vol. 54A, No. 1, Jan 2005.

저 자 소 개



한 병 문 (韓炳文)

1953년 7월 5일생. 1976년 서울대 전기공학과 졸업(학사). 1988년 미 아리조나주립대 대학원 전기공학과 졸업(석사). 1992년 동 대학원 전기공학과 졸업(공학박). 미 Westinghouse 중앙연구소 선임 연구원.

현재 명지대 전기공학과 교수.

Tel : 031-330-6366

Fax : 031-321-0271

E-mail : erichan@mju.ac.kr



소 용 철 (蘇龍哲)

1959년 12월 12일생. 1985년 명지대 전기공학과 졸업(학사). 1991년 동 대학원 전기공학과 졸업(석사). 1996년 동 대학원 전기공학과 졸업(공학박). 한국생산기술연구원 선임 연구원. 현재 경기공업대 컴퓨터

응용제어과 부교수.

Tel : 031-496-4715

E-mail : ycsch@kinst.ac.kr



김 현 우 (金顯宇)

1963년 4월 15일생. 1986년 명지대 전기공학과 졸업(학사). 1988년 동 대학원 전기공학과 졸업(석사). 1996년 동 대학원 전기공학과 졸업(공학박). 현재 경민대 소방과학과 부교수.

Tel : 031-876-7598

E-mail : pfhwkim@hanmail.net