

논문 2006-43TC-10-11

Cascode 구조에 Shunt Peaking 기술을 접목시킨 밀리미터파 광대역 Amplifier

(Millimeter-wave Broadband Amplifier integrating Shunt Peaking
Technology with Cascode Configuration)

권혁자*, 안 단*, 이문교*, 이상진*, 문성운*, 백태종*, 박현창*, 이진구**

(Hyuk-Ja Kwon, Dan An, Mun-Kyo Lee, Sang-Jin Lee, Sung-Woon Moon, Tae-Jong Baek,
Hyun-Chang Park, and Jin-Koo Rhee)

요 약

본 논문에서는 cascode 구조에 shunt peaking 기술을 접목시킨 밀리미터파 광대역 amplifier를 설계 및 제작하였다. 밀리미터파 광대역 cascode amplifier의 설계 및 제작을 위해서 0.1 μm Γ -gate GaAs PHEMT와 CPW 및 passive library를 개발하였다. 제작된 PHEMT는 최대 전달 컨덕턴스는 346.3 mS/mm, 전류이득 차단 주파수 (f_T)는 113 GHz, 그리고 최대공진 주파수 (f_{max})는 180 GHz의 특성을 갖고 있다. 설계된 cascode amplifier는 회로의 발진을 막기 위해서 저항과 캐패시터를 common-gate 소자의 드레인에 병렬로 연결하였다. 대역폭의 확장 및 gain의 평탄화를 위해 바이어스 단들에 short stub 및 common-source 소자와 common-gate 소자 사이에 보상 전송선로를 삽입하고 최적화 하였으며, 입출력 단은 광대역 특성을 갖는 정합회로로 설계 하였다. 제작된 cascode amplifier의 측정결과, cascode 구조에 shunt peaking 기술을 접목시킴으로써 대역폭을 확장 및 gain을 평탄화 시킬 수 있다는 것을 확인하였다. 3 dB 대역폭은 34.5 GHz (19 ~ 53.5 GHz)로 광대역 특성을 얻었으며, 3 dB대역 내에서 평균 6.5 dB의 S_{21} 이득 특성을 나타내었다.

Abstract

We report our research work on the millimeter-wave broadband amplifier integrating the shunt peaking technology with the cascode configuration. The millimeter-wave broadband cascode amplifier on MIMIC technology was designed and fabricated using 0.1 μm Γ -gate GaAs PHEMT, CPW, and passive library. The fabricated PHEMT has shown a transconductance of 346.3 mS/mm, a current gain cut off frequency (f_T) of 113 GHz, and a maximum oscillation frequency (f_{max}) of 180 GHz. To prevent oscillation of designed cascode amplifier, a parallel resistor and capacitor were connected to drain of common-gate device. For expansion of the bandwidth and flatness of the gain, we inserted the short stub into bias circuits and the compensation transmission line between common-source device and common-gate device, and then their lengths were optimized. Also, the input and output stages were designed using the matching method to obtain the broadband characteristic. From the measurement, we could confirm to extend bandwidth and flat gain by integrating the shunt peaking technology with the cascode configuration. The cascode amplifier shows the broadband characteristic from 19 GHz to 53.5 GHz. Also, the average gain of this amplifier is about 6.5 dB over the bandwidth.

Keywords : broadband, millimeter-wave, cascode amplifier, shunt peaking technology, PHEMT

* 학생회원, ** 평생회원, 동국대학교 밀리미터파
신기술 연구센터
(Millimeter-wave INnovation Technology research
center, MINT)

※ 본 연구는 동국대학교 밀리미터파 신기술 연구센터(MINT)를 통한 한국과학재단의 우수연구센터(ERC) 지원금에 의해 수행되었습니다.

접수일자: 2006년4월28일, 수정완료일: 2006년10월2일

I. 서 론

무선 통신 산업의 급속한 발전과 광대역 멀티미디어 서비스 수요의 증가로 인해 기존의 마이크로파 대역은 점차 한계에 이르고 있다. 따라서 넓은 대역폭을 제공

할 수 있는 밀리미터파 대역을 이용한 부품이 개발되고 있으며, 이 부품을 이용한 시스템의 기술 개발도 증가되고 있다. 밀리미터파 대역의 기술 개발에 있어서, HEMTs (High Electromobility Transistors)와 MIMICs (Millimeter-wave Monolithic Integrated Circuits)은 고이득, 소형화, 그리고 저가격화의 특성 때문에 많이 사용되어 지고 있다.

광대역, 고이득, 그리고 고출력의 특성을 나타내는 밀리미터파 amplifier는 다양한 주파수 대역의 시스템에서 사용될 수 있기 때문에 개발된 부품의 효율성을 높일 수 있으며, 군사용뿐 아니라 상업적인 응용에 중요한 부품이다^[1,2]. 광대역 amplifier를 설계하기 위해서, cascode 구조는 common source 구조에 비해 밀리 효과의 영향을 상당히 줄임으로써 중간-대역 이득을 감소시키지 않고 고주파 응답을 확장시킨다. 또한, shunt peaking 기술은 출력단에 inductor를 병렬로 삽입함으로써 넓은 주파수 범위에서 일정한 gain을 갖도록 한다.

본 논문에서는 밀리미터파 대역에서 양호한 이득 및 광대역 특성을 갖는 cascode amplifier를 개발하기 위해 PHEMT를 설계 및 제작하였다. 또한, 회로 설계를 위한 active 와 passive 라이브러리를 구축한 후 cascode 구조에 shunt peaking 기술을 접목시킨 밀리미터파 광대역 amplifier를 설계 및 제작 하였다.

II. PHEMT의 설계 및 제작

밀리미터파 광대역 cascode amplifier의 설계 및 제작을 위하여 이중 델타 도핑 (double delta doping)된 이중 접합 (Hetero-junction) 에피 구조의 GaAs PHEMT가 개발되어졌다. 그림 1은 cascode amplifier 설계에 사용된 PHEMT의 에피 구조를 보여준다. Source와 drain 간의 오믹 특성 향상을 위하여 $5 \times 10^{18} \text{ cm}^{-3}$ 의 도핑농도를 갖는 300 Å 두께의 n+ GaAs 캡층 (Cap layer)을 성장 시켰다. 또한, 소자의 항복전압을 높여주고 2DEG 층의 면전하 밀도를 높이기 위하여 $\text{In}_{0.2}\text{Ga}_{0.8}\text{As}$ 채널층 상하의 진성 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ 층에 $5 \times 10^{12} \text{ cm}^{-2}$ 및 $1 \times 10^{12} \text{ cm}^{-2}$ 의 도핑 농도를 갖는 Si atomic planar doping을 삽입하였다. 설계된 에피 구조는 측정결과 상온에서 $2.63 \times 10^{12} \text{ cm}^{-2}$ 의 electron sheet density와 $6730 \text{ cm}^2/\text{V}\cdot\text{sec}$ 의 carrier mobility를 나타내었다.

설계된 에피 구조를 이용하여 게이트 길이가 0.1 μm, 단위 게이트 폭이 70 μm, 그리고 핑거 수가 2개인

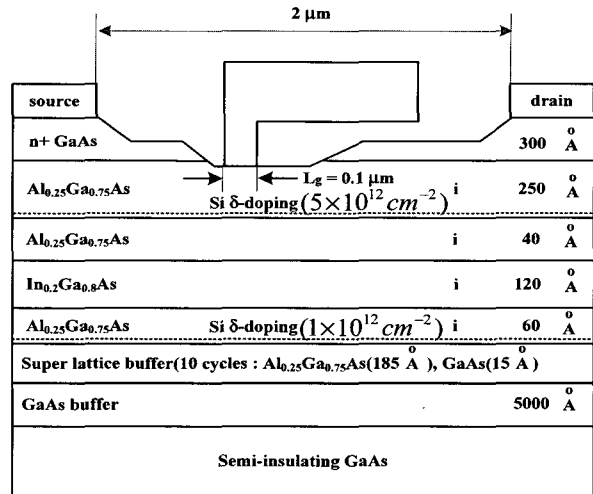


그림 1. PHEMT의 에피 구조

Fig. 1. The epi-structure of a PHEMT.

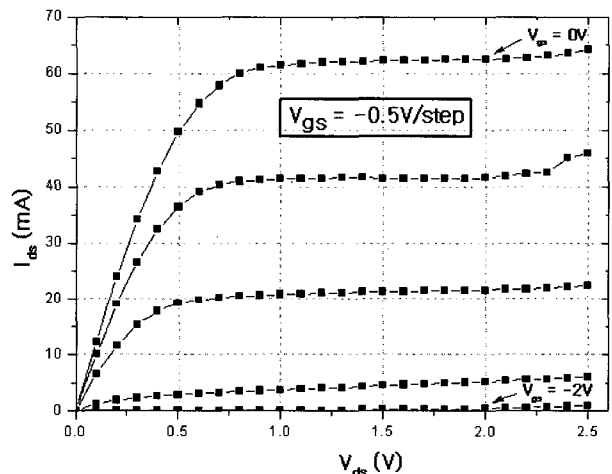


그림 2. PHEMT의 I-V 특성

Fig. 2. The I-V characteristics of a PHEMT.

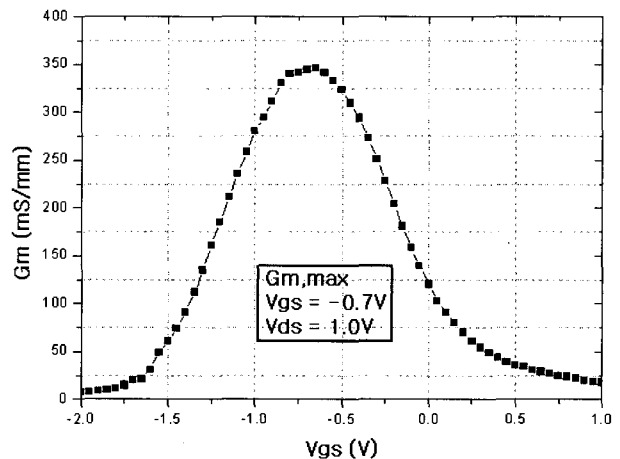


그림 3. PHEMT의 전달컨덕턴스 특성

Fig. 3. The transconductance characteristics of a PHEMT.

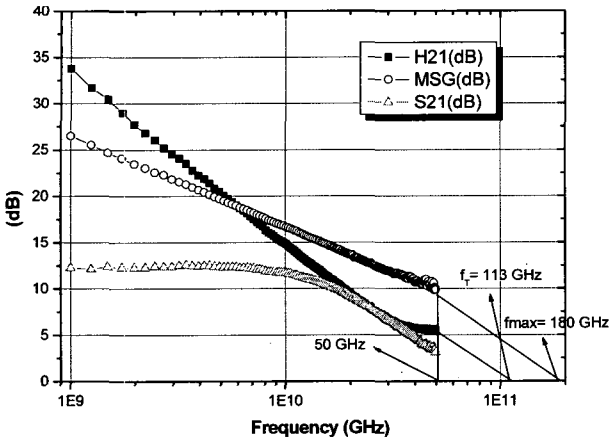


그림 4. PHEMT의 RF 특성
Fig. 4. The RF characteristics of a PHEMT.

PHEMT를 제작하였다. 그림 2는 제작된 PHEMT의 I-V 특성을 보여주며, 그림 3은 전달컨덕턴스 특성을 보여준다. 측정결과 소자의 편치오프 전압 (V_p) 은 -2.0 V, 드레인 포화전류 (I_{dss})는 61.6 mA, 그리고 최대 전달컨덕턴스 (g_m)는 346.3 mS/mm의 특성을 나타내었다.

PHEMT의 S-parameter 특성은 Agilent사의 8510C vector network analyzer를 이용하여 $1 \sim 50$ GHz의 주파수 영역에서 측정하였다. 그림 4은 $70 \mu\text{m} \times 2$ fingers인 PHEMT의 RF 특성으로, 50 GHz에서 3.9 dB의 S_{21} 이득, 113 GHz의 전류이득차단 주파수 (f_T), 그리고 180 GHz의 최대공진 주파수 (f_{max})를 보여준다.

III. Cascode Amplifier의 설계

1. Active 및 Passive 라이브러리

밀리미터파 광대역 cascode amplifier를 설계하기 위해서는 제작된 소자의 특성을 정확하게 표현하는 모델링 과정이 필요하다. 본 논문에서는 제작된 소자의 소신호 파라미터를 추출하는 프로그램을 개발하여 측정된 S-parameter로 소신호 파라미터를 추출하였다^[3]. 또한, 대신호 파라미터를 추출하기 위해서 EEHEMT1 (Eesof scalable nonlinear HEMT model)을 사용하였다. 추출된 대신호 파라미터를 사용한 시뮬레이션 값과 측정 값의 비교 결과 잘 일치하였다.

밀리미터파 대역의 경우 공진주파수의 제한으로 lumped 소자는 사용되어 질 수 없기 때문에 회로설계를 위한 전송선로는 CPW 라인을 사용하였다. CPW 라이브러리 구축을 위해 $35, 50, 75$ Ω 의 특성임피던스를 갖는 선로를 설계 및 제작하였으며, 각 특성 임피던스

라인의 Curve, Tee, Cross의 불연속 특성에 대한 모델을 구축하였다. 또한 900 \AA Ti 금속을 사용한 박막저항과 900 \AA Si_3N_4 박막을 이용한 MIM (Metal Insulator Metal) 캐패시터를 설계 및 제작하여 수동소자 모델을 구축하였다. 측정결과 박막저항은 $30.1 \sim 33.5 \Omega/\square$, 캐패시터는 $0.485 \sim 0.538 \text{ fF}/\mu\text{m}^2$ 의 값을 얻었다.

2. Cascode 구조

일반적으로, common source 구조는 회로 설계가 간단하고 저주파에서 높은 이득 특성을 나타내어 amplifier 설계에 많이 사용되어 진다. 그러나 common source 구조는 귀환 capacitance에 의해 야기 되는 밀러 효과로 인하여 전체 capacitance가 증가함에 따라 고주파 응답이 제한되어 진다. Cascode 구조는 common source 구조와 common gate 구조의 장점을 결합 시킨 것으로, 그림 5는 cascode 구조의 회로도를 보여준다.

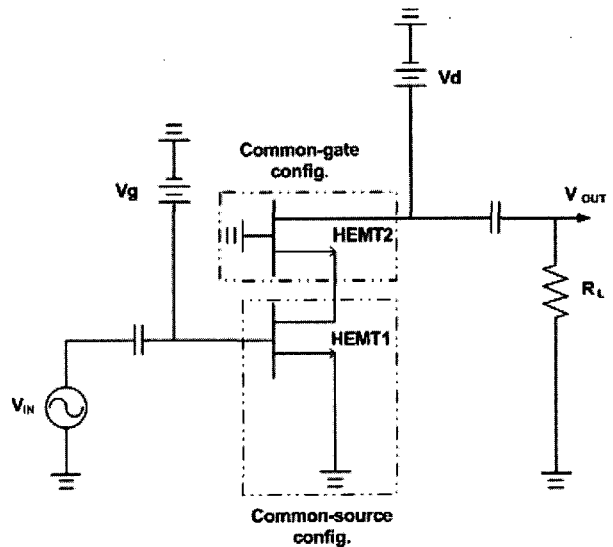


그림 5. Cascode 구조의 회로도
Fig. 5. The circuit of the cascode configuration.

Cascode 회로에서, HEMT1의 drain 전류는 common gate 구성인 HEMT2의 source로 공급된다. 따라서 HEMT1의 부하 저항은 R_s 이며, 이 작은 값의 부하저항이 밀러 증대 효과를 상당히 줄임으로써 고주파 응답을 확장시킨다. 또한, HEMT2의 drain 전류는 HEMT1의 drain 전류와 거의 같은 전류를 운반하기 때문에, 중간대역 이득을 감소시키지 않으면서 얻어지는 것이다^[4].

3. Shunt peaking 기술

Shunt peaking 기술이란 load에 인덕터를 삽입함으로써 amplifier의 대역폭을 확장시키는 것이다. 그러므

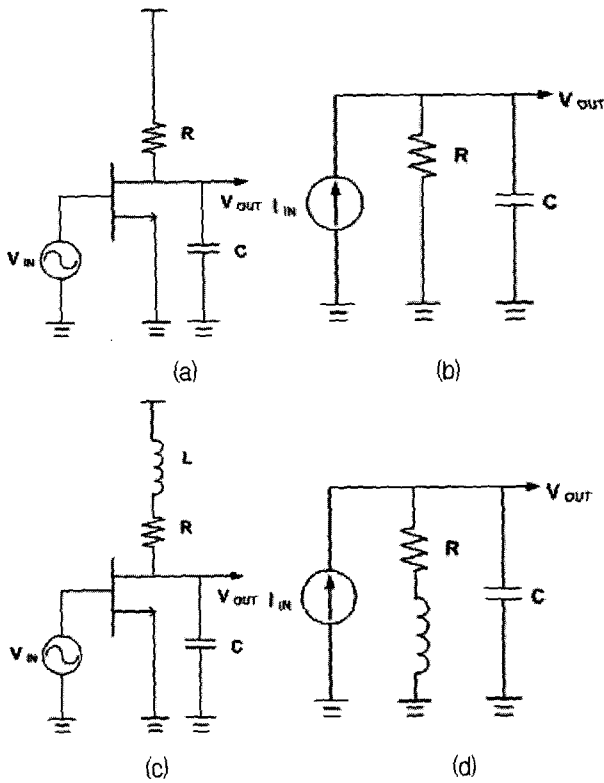


그림 6. Common source 및 shunt-peaked amplifier : (a) common source amplifier의 회로도, (b) common source amplifier의 소신호 모델, (c) shunt peaked amplifier의 회로도, (d) shunt peaked amplifier의 소신호 모델

Fig. 6. Common source and shunt peaked amplifier: (a) the circuit of the common source amplifier, (b) its small signal model, (c) the circuit of the shunt peaked amplifier, (d) its small signal model.

로 이 기술을 이용한 shunt peaked amplifier는 conventional common source amplifier에 비해 더 넓은 대역폭을 가진다. 그림 6은 conventional common source amplifier 및 shunt peaked amplifier의 회로도 및 transistor를 ideal로 가정할 때의 소신호 모델이다.

Conventional common source amplifier의 대역폭을 조절할 수 있는 소자는 R, C이며, 전달함수 V_{OUT}/I_{IN} 은 RC network의 임피던스이다. 그러나 shunt peaked amplifier의 대역폭을 조절할 수 있는 소자는 R, L, C이며, 전달함수 V_{OUT}/I_{IN} 은 RLC network의 임피던스이다. 수식 (1)은 RC network의 임피던스 식이며, 수식 (2)는 RLC network의 임피던스 식이다.

$$Z(s) = R \parallel \frac{1}{sC} = \frac{R}{sRC + 1} \quad (1)$$

$$Z(s) = (sL + R) \parallel \frac{1}{sC} = \frac{R[s(L/R) + 1]}{s^2LC + sRC + 1} \quad (2)$$

Amplifier의 gain은 g_m 과 $Z(s)$ 크기의 곱이므로 RC network와 RLC network의 주파수 함수로서의 $|Z(j\omega)|$ 는 수식 (3)과 수식 (4)와 같다.

$$|Z(j\omega)| = R \sqrt{\frac{1}{(\omega RC)^2 + 1}} \quad (3)$$

$$|Z(j\omega)| = R \sqrt{\frac{(\omega L/R)^2 + 1}{(1 - \omega^2 LC)^2 + (\omega RC)^2}} \quad (4)$$

수식 (3)과 수식 (4)를 비교하였을 때, RLC network는 RC network에 비해 주파수가 증가함에 따라 $|Z(j\omega)|$ 의 값을 증가시키는 zero 성분과 LC 공진주파수 이하의 주파수에서 $|Z(j\omega)|$ 의 값을 증가시키는 $1 - \omega^2 LC$ 성분이 존재한다. 이 두 개의 성분들이 shunt peaked amplifier가 conventional common source amplifier보다 더 넓은 주파수 범위에서 일정한 이득을 갖도록 한다. 그러므로 회로에 적당한 inductance를 갖는 inductor를 삽입하면 amplifier의 대역폭을 확장 및 gain을 평탄화 시킬 수 있다^[5].

4. Broadband cascode amplifier의 설계

본 논문에서는 밀리미터파 대역에서 대역폭의 확장 및 gain의 평탄화를 위해 cascode 구조에 shunt peaking 기술을 접목시킨 광대역 cascode amplifier를 설계 하였다. 그림 7은 설계된 광대역 cascode amplifier의 회로

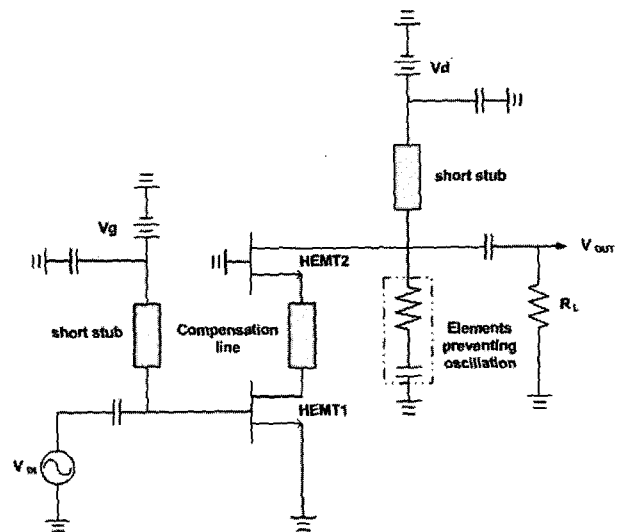


그림 7. 광대역 cascode amplifier의 회로도
Fig. 7. The circuit of the broadband cascode amplifier.

도를 보여준다.

광대역 cascode amplifier는 회로의 발진을 막기 위해서 저항과 캐패시터를 common-gate 소자의 드레인에 병렬로 연결하였다. 또한, 대역폭의 확장 및 gain의 평탄화를 위한 입출력 단의 병렬 inductance는 전송선로 라인이 inductor와 capacitor로 모델화 될 수 있다는 점에 착안하여 바이어스 회로들에 short stub 및 common-source 소자와 common-gate 소자 사이에 보상 전송선로를 삽입하여 구현하였다. 이 보상 전송선로는 귀환 인덕턴스를 가짐으로써 입출력 단 동시에 inductance를 제공한다. 그림 8은 설계된 광대역 cascode amplifier의 고주파 등가 회로이다.

Cascode amplifier는 광대역 및 평탄화 특성을 나타내는 적절한 inductance를 갖도록 하기 위해 short stub와 보상 전송선로의 길이가 최적화되었다. 그림 9은 short stub의 길이 변화에 따른 cascode amplifier의 시뮬레이션 된 S_{21} 이득 특성을 보여준다.

Short stub의 길이 변화에 따라 3 dB 대역폭이 변화

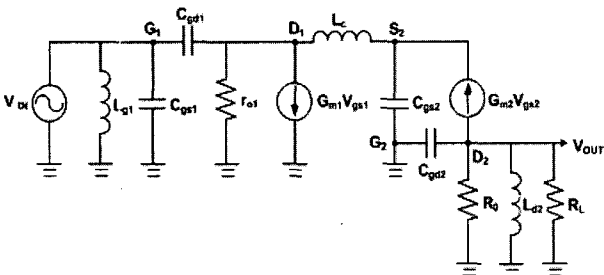


그림 8. 광대역 cascode amplifier의 고주파 등가 회로
Fig. 8. The high frequency equivalent circuit of the broadband cascode amplifier.

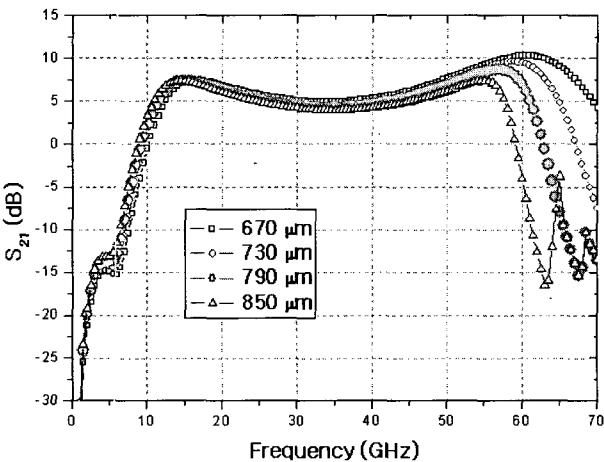


그림 9. Short stub의 길이 변화에 따른 시뮬레이션 된 S_{21} 이득 특성
Fig. 9. The simulated S_{21} gain characteristics versus frequency for different short stub lengths.

함을 알 수 있으며, 광대역, 평탄화, 그리고 발진을 고려하여 바이어스 단의 short stub의 길이는 $790 \mu\text{m}$ 로 선택하였다. 그림 10은 short stub의 길이가 $790 \mu\text{m}$ 일 때 보상 전송선로의 길이 변화에 따른 cascode amplifier의 시뮬레이션 된 S_{21} 이득 특성을 보여준다.

보상 전송선로의 삽입은 3 dB 대역폭내의 S_{21} 이득을 상당히 평탄화 시키는 것을 알 수 있다. 보상 전송선로가 없을 때, 15~53 GHz 주파수 범위에서 4.3~8 dB의 S_{21} 이득 특성을 나타내었다. S_{21} 이득의 평탄화를 위해서 보상 전송선로의 길이는 $300 \mu\text{m}$ 로 최적화 되었으며, 15~53 GHz 주파수 범위에서 6.4~8 dB의 S_{21} 이득 특성을 나타내었다. 입출력 단은 광대역 특성을 갖는 정합회로로 설계하였으며, 설계된 전체 회로 패턴은 Momentum™ 시뮬레이션을 통하여 검증하고 최적화를 수행하였다. 그림 11은 설계된 광대역 cascode amplifier의 최종 회로도를 보여준다.

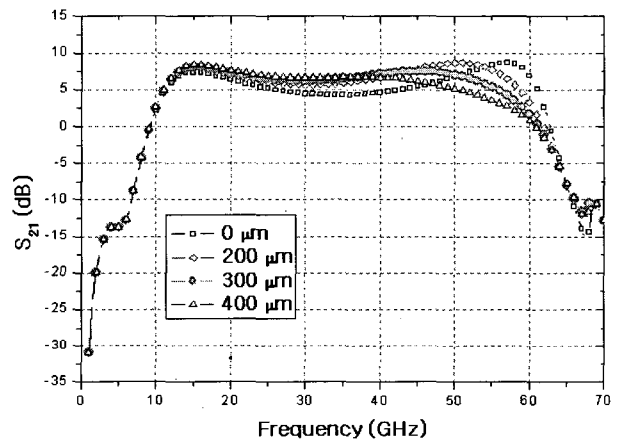


그림 10. 보상 전송선로의 길이 변화에 따른 시뮬레이션 된 S_{21} 이득 특성
Fig. 10. The simulated S_{21} gain characteristics versus frequency for different compensation transmission line lengths.

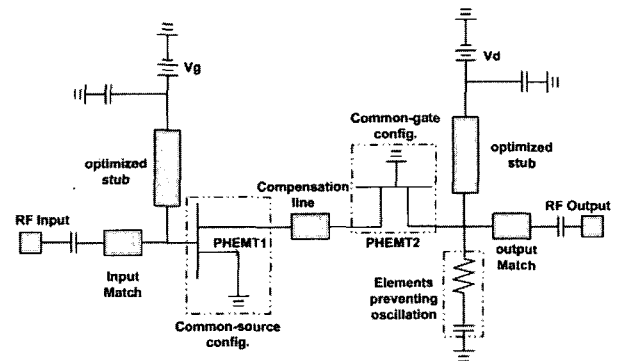


그림 11. 설계된 광대역 cascode amplifier의 최종 회로도
Fig. 11. The final circuit of the broadband cascode amplifier.

IV. Cascode Amplifier의 제작 및 측정

밀리미터파 광대역 cascode amplifier의 제작은 개발된 MIMIC 표준공정을 통하여 제작되었다⁶⁾. 그림 12는 제작된 광대역 cascode amplifier의 칩 사진이며, 칩의 크기는 $1.7 \times 1.5 \text{ mm}^2$ 이다.

제작된 광대역 cascode amplifier의 S-parameter 특성은 on-wafer 측정 시스템을 이용하여 분석 하였다. 그림 13은 광대역 cascode amplifier의 시뮬레이션 된 S-parameter 특성과 측정 된 S-parameter 특성의 비교 결과를 나타내었다.

광대역 cascode amplifier의 S-parameter 특성 측정 결과 20~50 GHz의 주파수 영역에서 5.5~7 dB의 S_{21} 이득 특성을 나타내었다. 시뮬레이션 결과와 측정 결과를 비교하였을 때, 주파수 범위가 8 GHz정도 감소하였

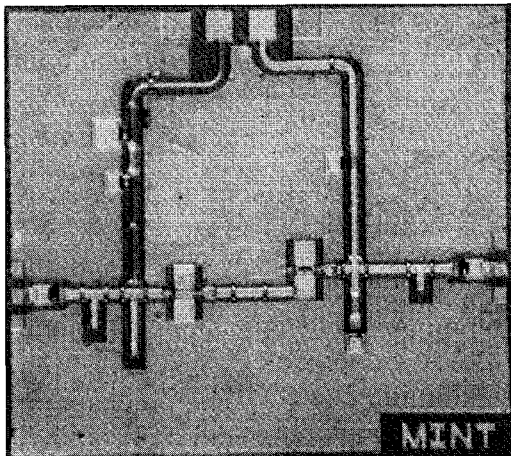


그림 12. 제작된 광대역 cascode amplifier의 칩 사진
Fig. 12. The photograph of the fabricated broadband cascode amplifier.

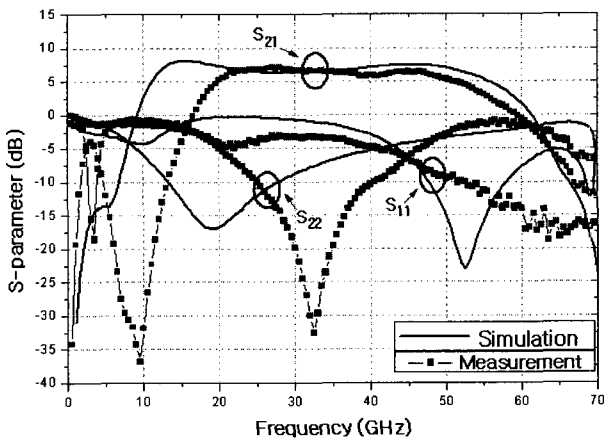


그림 13. 광대역 cascode amplifier의 측정 결과
Fig. 13. The simulated and measured S-parameter of the broadband cascode amplifier.

고, S_{21} 이득 또한 1 dB 감소하였다. 그러나 cascode 구조에 shunt peaking 기술을 접목시킴으로써 대역폭을 확장 및 gain을 평탄화 시킬 수 있다는 것을 제작 및 측정을 통해 확인하였다. 3 dB 대역폭은 34.5 GHz (19 ~ 53.5 GHz)로 광 대역 특성을 얻었으며, 3 dB대역 내에서 평균 6.5 dB의 S_{21} 이득 특성을 나타내었다. 또한, 28 GHz에서 최대 7 dB의 S_{21} 이득 특성을 나타내었으며, 입출력 반사 손실은 3 dB 대역폭에서 -3.3 dB 이하의 특성을 얻었다.

V. 결 론

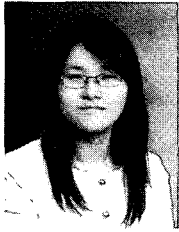
본 논문에서는 cascode 구조에 shunt peaking 기술을 접목시킴으로써 양호한 이득 및 광대역 특성을 갖는 밀리미터파 amplifier를 설계 및 제작 하였다. 밀리미터파 광대역 cascode amplifier의 설계 및 제작을 위하여 GaAs PHEMT를 개발하였다. 제작된 PHEMT는 게이트 길이가 $0.1 \mu\text{m}$, 단위 게이트 폭이 $70 \mu\text{m}$, 핑거 수가 2 개이며, 최대 전달 컨덕턴스는 346.3 mS/mm , 전류이득 차단 주파수 (f_T)는 113 GHz, 그리고 최대공진 주파수 (f_{max})는 180 GHz의 특성을 나타내었다. 광대역 cascode amplifier는 회로의 발진을 막기 위해서 저항과 캐패시터를 common-gate 소자의 드레인에 병렬로 연결하였다. 대역폭의 확장 및 gain의 평탄화를 위해 바이어스 회로들에 short stub 및 common-source 소자와 common-gate 소자 사이에 보상 전송선로를 삽입하고 최적화 하였다. 또한, 입출력 단은 광대역 특성을 갖는 정합회로로 설계 하였으며, 설계된 전체 회로 패턴은 MomentumTM 시뮬레이션을 통하여 검증하고 최적화를 수행하였다. 제작된 광대역 cascode amplifier의 S-parameter 특성 측정 결과 cascode 구조에 shunt peaking 기술을 접목시킴으로써 대역폭을 확장 및 gain을 평탄화 시킬 수 있다는 것을 확인하였다. 3 dB 대역폭은 34.5 GHz (19 ~ 53.5 GHz)로 광 대역 특성을 얻었으며, 3 dB대역 내에서 평균 6.5 dB의 S_{21} 이득 특성을 나타내었다.

본 논문에서 설계 및 제작된 cascode amplifier는 밀리미터파 대역에서 광대역 및 양호한 이득 특성을 나타내었으며, 밀리미터파 대역 시스템에 응용될 수 있을 것으로 사료된다.

참고 문헌

- [1] B. Kane, S. Weinreb, E. Fischer, and N. Byer, "High-sensitivity W-band MIMIC radiometer modules," *IEEE Microwave and Millimeter-Wave Monolithic Circuits Symp. Dig.*, pp. 59-62, May 1995.
- [2] D. C. W.Lo, L.Yurjiri, G. S.Dow, T. N.Ton, M.Mussetto, and B. R.Allen, "A W-band direct-detection radiometric imaging array," *IEEE Microwave and Millimeter-Wave Monolithic Circuits Symp. Dig.*, pp. 41-44, May 1994.
- [3] D. S. Park, H. C. Cho, Y. S. Chae, J. K. Rhee, "A New Cold PHEMT Equivalent Circuit for Extracting Extrinsic Resistance," *Asia-Pacific Workshop on Fundamental and Application of Advanced Semiconductor Devices*, pp. 115-119, 2000.
- [4] Sedra/Smith, *Microelectronic Circuits, 4th ed.* Oxford.
- [5] Thomas H. LeeE, *The Desing of Cmos Radio-Frequency Integrated Circuits*. Cambridge University Press.
- [6] W. S. Sul, D. H. Shin and J. K. Rhee, "Sub 0.1 μm asymmetric Γ -gate PHEMT process using electron beam lithography," *2002 MRS Spring meeting Proceeding*, pp. 169, 2002.

저 자 소 개



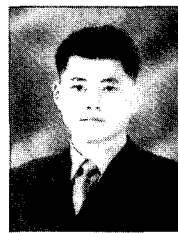
권혁자(정회원)
2005년 동국대학교 전자공학과
(공학사),
2005년~현재 동국대학교
전자공학과 석사과정
<주관심 분야 : 밀리미터파 수동
소자 및 MMIC 설계>



안 단(정회원)
1998년 동국대학교 전자공학과
(공학사),
2000년 동국대학교 전자공학과
(공학석사),
2006년 동국대학교 전자공학과
(공학박사),
2006년~현재 밀리미터파
신기술연구센터 연구원
<주관심분야: MMIC 설계, 밀리미터파 소자 모델
링>



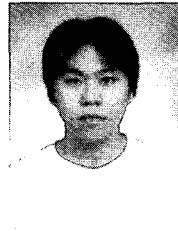
이문교(정회원)
1999년 배재대학교 전자공학과
(공학사),
2001년 동국대학교 전자공학과
(공학석사),
2001년~현재 동국대학교
전자공학과 박사과정
<주관심분야 : 무선통신 시스템, MIMIC 설계 >



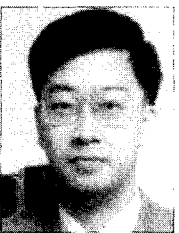
이상진(정회원)
2003년 중부대학교 정보통신학과
(공학사),
2005년 동국대학교 전자공학과
(공학석사),
2005년~현재 동국대학교
전자공학과 박사과정
<주관심 분야 : 밀리미터파 수동소자 및 MMIC
설계>



문성운(정회원)
2004년 동국대학교 전자공학과
(공학사),
2006년 동국대학교 전자공학과
(공학석사),
2006년~현재 동국대학교
전자공학과 박사과정
<주관심분야 : MMIC 설계>



백태종(정회원)
2003년 중부대학교
정보통신학과(공학사)
2005년 동국대학교 전자공학과
(공학석사)
2005년~현재 동국대학교
전자공학과 박사과정
<주관심분야 : MEMS 공정 설계, E-Beam
Lithography>



박현창(정회원)
1986년 서울대학교 전자공학과
(공학사),
1989년 미국 Cornell University
전자공학과 (공학석사),
1993년 미국 Cornell University
전자공학과 (공학박사),
1993년 미국 University of Virginia, Research
Associate,
1995년~현재 동국대학교 전자공학과 교수
<주관심분야 : 반도체 소자, MMIC, MEMS, 무
선 응용시스템>



이진구(평생회원)
1969년 국립항공대학교
전자공학과(공학사),
1975년 서울대학교 전자공학과
(공학석사),
1982년 Oregon State Univ.
전기공학과(공학박사),
1985년 Cray Research Scientist,
1985년 Microwave Semiconductors, USA,
Senior Engineer,
1995년~현재 한국 전자파학회 이사,
2005년 대한전자공학회 회장
1985년~현재 동국대학교 전자공학과 교수
1999년~현재 밀리미터파 신기술 연구센터 소장
<주관심분야 : MMIC설계, 소자 모델링>