

조건 안정 상태에서의 용량성 결합 정합 회로를 이용한 소형 마이크로파 증폭기 설계에 관한 연구

Design of Miniaturized Microwave Amplifier Using Capacitively-Coupled Match Circuit(CCMC) under Conditionally Stable State

유 승 갑 · 황 인 호 · 김 용 훈*

Seung-Kab Ryu · In-Ho Hwang · Yong-Hoon Kim*

요 약

본 논문에서는 조건 안정 증폭기 설계를 위한 안정도 여유 분석 과정을 소개하고, 분포형 DC 차단 회로와 임피던스 정합 회로의 기능을 동시에 갖는 용량성 결합 정합 회로(CCMC)에 대해 기존 연구 결과보다 간단화된 설계 방법을 제안하였다^[1]. 조건 안정 마이크로파 증폭기 설계에 있어, 안정도 여유 분석에 근거한 접근법은 정량적으로 분석된 안정도 여유도에 근거하여 최대 이득 정합 조건을 결정하는데 유용하게 사용된다^[2]. 이러한 설계 방법은 조건 안정 상태에서 정합점 결정 시 반복적인 시행 착오를 줄일 수 있는 장점이 있다. 또한, 논문에서 제안하는 CCMC 설계 기법은 정합 회로의 구조를 정형화시킴으로써 기존 방법에 비해 합성 변수가 적은 장점이 있다^[1]. 제안 방법의 검증을 위해 박막 공정으로 제작된 24 GHz 조건 안정 증폭기는 대역 평탄도 1 dB, 소신호 이득 10 dB로 설계 값과 잘 부합하는 결과를 보였다.

Abstract

In the paper, we suggest a simpler synthesis technique for capacitively-coupled match circuit(CCMC) which have a function of DC block and impedance matching simultaneously, and introduce a stability margin analysis technique for designing microwave amplifier under conditionally stable state^[1]. Stability margin analysis is used to determine optimum match point that ensure maximum gain under the given stability margin^[2]. It can reduce time consuming work for selecting match points in the conditionally stable state. Also, suggested miniaturization scheme of matching network is distinguished from previous work with respect to reducing deterministic parameters for CCMC synthesis^[1]. To verify utility of suggested method, 24 GHz gain block is fabricated under conditionally stable state using an internal thin-film fabrication process. Measured results show a stable gain of 10 dB and flatness of 1 dB, which is well coincident with simulated one.

Key words : Capacitively-Coupled Match Circuit, Stability Margin, Conditionally-Stable Amplifier

I. 서 론

마이크로파 및 밀리미터파 대역에서는 집중 정수 회로의 부유 성분(parasitic component)으로 인해 그

사용이 제한적이다. 주파수 대역이 높은 경우, 증폭기 구성 소자의 하나인 DC 차단 회로는 대부분 분포 정수 회로로 구현되며, 부유 성분에 대한 고주파 특성 해석이 가능하지만 크기가 큰 문제가 있다.

한국전자통신연구원 부설 국가보안기술연구소(National Security Research Institute)

*광주과학기술원 기전공학과(Department of Mechtronics Engineering, GIST)

· 논문 번호 : 20060628-066

· 수정완료일자 : 2006년 9월 18일

본 논문에서 소개하는 용량성 결합 정합 회로 (CCMC: Capacitively-Coupled Match Circuit)의 개념은 DC 차단 회로와 임피던스 정합 회로 기능을 하나의 용량성 결합 회로로 통합하는 것이다. 논문에서 제안하는 CCMC의 설계 방법은 합성 회로 구조를 정형화 시켜 설계 변수를 줄일 수 있다는 점에서 기존의 방법과 차별성을 갖는다^[1]. 본 논문에서는 제안하는 소형화 정합 회로 설계 방법을 이용하여 20 GHz 대역 조건 안정 증폭기의 설계 및 제작 결과를 소개하도록 한다.

마이크로파 및 밀리미터파 대역의 트랜지스터 소자는 대부분 조건 안정 상태 특성을 갖는다. 조건 안정 상태는 중단 부하 또는 입력 부하의 특성에 따라 발전할 가능성을 갖고 있으므로 정합 점 설계 시 입력 및 부하 임피던스에 대해 발전을 피하도록 주의 깊게 결정해야 한다. 조건 안정 상태에서 증폭기 설계는 동시 공액 정합을 할 수 없다^{[3],[4]}. 동시 공액 정합 조건이 성립되지 않는 경우, 부하와 입력의 임피던스를 동시에 고려해서 정합 점을 계산할 수 없으므로, 부하의 정합점에 따라 입력의 정합점이 안정도 영역에 위치하는지 추적 설계를 해야만 한다. 이 과정은 여러 번의 반복적인 시행 착오를 만들게 하는 동시에 주어진 트랜지스터 소자의 최적 설계를 하는데 어려움이 있다. 본 논문에서는 이러한 시행 착오 없이 안정도 여유도를 정량적으로 계산함으로써 여러 번 반복 설계하는 기존의 조건 안정 증폭기

설계를 분석적 방법으로 하는 기법 또한 소개한다.

논문의 2장에서는 안정도 여유 분석 과정과 용량성 정합 회로 설계 과정을 기술하고, 3장에서는 24 GHz에 적용 설계 및 제작한 결과를 소개하며, 마지막으로 4장에서는 논문의 내용을 정리하도록 한다.

II. 안정도 분석 및 정합 회로 설계

그림 1은 고주파 증폭기의 전형적인 정합 구조를 나타내고 있다. 그림 1에서 보면, 입력 및 부하 정합 회로는 트랜지스터 소자의 임피던스로부터 입력 및 부하의 중단 임피던스에 1차적으로 정합시키고, DC 차단 회로를 통해 중단 임피던스에 재 정합하는 중복적인 구조를 갖고 있다. 이러한 중복적인 정합 구조와 DC 차단 회로의 개별적인 기능 블록을 하나의 결합 선로를 이용하여 두 기능을 동시에 수행함으로써 회로 면적을 줄이고자 하는 것이 CCMC의 개념이다.

본 논문에서 제시하는 CCMC 회로망 합성법은 그림 2의 정형화 구조를 이용함으로써 기존의 방법에 비해 합성 변수를 줄여 설계 구조를 단순화 할 수 있다. CCMC 회로망 설계를 위해서는 세 개의 합성 변수가 필요하며, 합성 변수는 평행 결합 선로의 특성 임피던스 Z_{PC} 와 결합 선로의 길이 x , 결합 선로의 끝 점에서 트랜지스터의 연결 점까지의 전송 선로 길이 L_S 로 구성된다. 안정도 여유도는 입력 및 부하측에서 각각 고려되며, 입력 측의 안정도 여유를 SSM(Source Stability Margin), 부하 측의 안정도 여

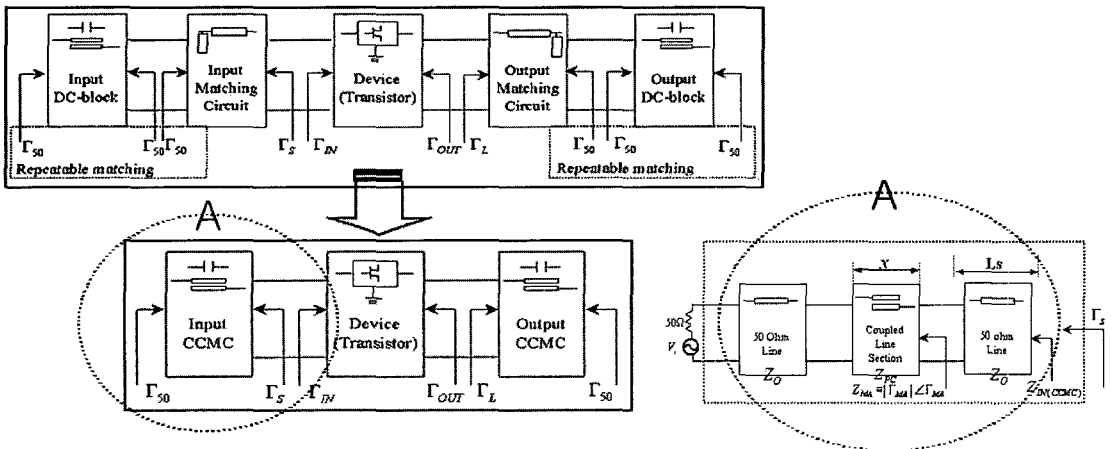


그림 1. 용량성 결합 정합 회로(CCMC)를 이용한 소형화 마이크로파 증폭기의 개념 블록도
Fig. 1. Block diagram of miniaturized amplifier using capacitively-coupled match circuit(CCMC).

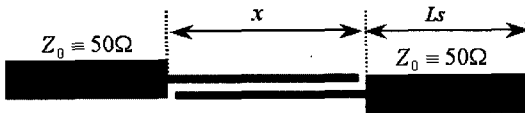


그림 2. 용량성 결합 정합 회로(CCMC) 회로 구조
Fig. 2. Structure of CCMC.

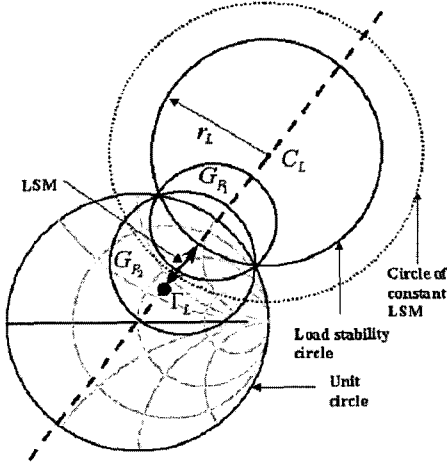


그림 3. 입력 및 부하 측 안정도 분석
Fig. 3. Stability analysis for source and load.

유를 LSM(Load Stability Margin)으로 정의한다. SSM 및 LSM은 주어진 트랜지스터 소자의 안정도 값을 의미하며, 그림 3에서 나타낸 것과 같이 임피던스 도상에서 안정도 원과 정합점 사이의 물리적 이격 거리를 나타내는 지표이다. 그림 3에서 G_{P1} 과 G_{P2} 는 안정도 원을 의미하며, C_L 및 r_L 는 부하측 안정도 원의 중심점 및 반경을 나타낸다^[2].

그림 4는 결합 선로의 임피던스를 Z_{even} 과 Z_{odd} 로 나타낸 특성 임피던스 Z_{PC} 에 대해 선로의 길이 x 에 따른 impedance contour를 나타내며, 이는 스미스 도상에서의 임의의 정합점으로 이동할 수 있음을 시사한다. 그림 4에서 중간 임피던스를 Z_{MA} , 반사 계수를 Γ_{MA} 로 정의하면, Z_{PC} 및 x 에 대한 해는 그림 1에서와 같이 Z_{MA} 및 Γ_{MA} 에 대한 해를 구하는 것과 동일하고, 전송 선로 방정식에서 유도한 식 (1)~(3)을 이용하여 유도할 수 있다.

$$Z_{MA} = Z_{PC} \frac{Z_o + jZ_{PC} \tan\left(\frac{2\pi}{\lambda_g} x\right)}{Z_{PC} + jZ_o \tan\left(\frac{2\pi}{\lambda_g} x\right)} \quad (1)$$

$$\Gamma_{MA} = \frac{Z_{MA} - Z_o}{Z_{MA} + Z_o} = a + jb \quad (2)$$

$$|\Gamma_{MA}| = \sqrt{a^2 + b^2} = |\Gamma_S| \quad (3)$$

식 (1)~(3)은 입력측 정합을 고려할 때를 기준으로 한 것이다.

Γ_S 는 트랜지스터의 안정도 분석을 통해서 결정할 수 있으며, 그 과정은 식 (4)~(16)과 같이 유도할 수 있다. $\Gamma_{IN(TR)}$ 은 그림 1에서 나타낸 것과 같이 트랜지스터 소자 입력에서 바라본 반사계수를 나타내고, 식 (4)는 입력 공액 정합을 나타낸 것이다.

$$\Gamma_S = \Gamma_{IN(TR)}^* \quad (4)$$

$$\Gamma_L = \rho \exp[j \arg C_L] \quad (5)$$

$$|\Gamma_{IN(TR)}| = \left| S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} \right| \quad (6)$$

$$|\Gamma_{IN(TR)}| = \left| S_{11} + \frac{S_{12}S_{21}\rho e^{j \arg(C_L)}}{1 - S_{22}\rho e^{j \arg(C_L)}} \right| \quad (7)$$

$$\rho = \frac{L \pm \sqrt{L^2 - ML}}{N} \quad (\rho < 1) \quad (8)$$

$$L = \text{Re}[A]\text{Re}[B] + \text{Im}[A]\text{Im}[B] - R^2 \text{Re}[D] \quad (9)$$

$$M = |A|^2 - R^2 \quad (10)$$

$$N = |B|^2 - R^2 \quad (11)$$

$$A = C_S - S_{11}^* \quad (12)$$

$$B = e^{-j \arg(C_L)} [C_S S_{22}^* - \Delta^*] \quad (13)$$

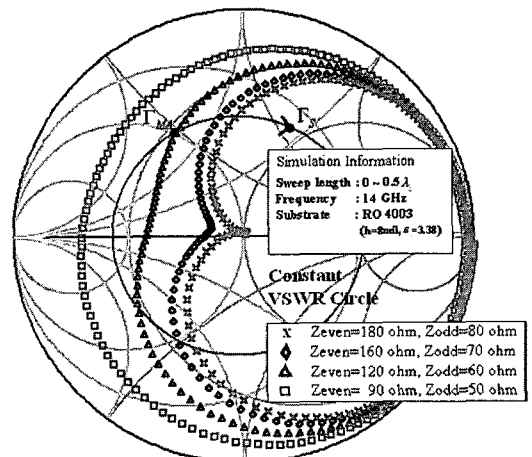


그림 4. 용량성 결합 선로의 impedance contour
Fig. 4. Impedance contour of coupled line.

표 1. 24~25 GHz 조건 안정 마이크로파 증폭기 설계 파라미터 및 계산 결과

Table 1. Design parameters and computed results for 24~25 GHz microwave conditional stable amplifier.

DESIGN PARAMETERS					
Input parameters for stability margin analysis				Synthesized Input CCMC network	
Freq	24.5 GHz	C_S	$3.386 \angle -174.5$	Z_{even}	140 ohm
Device	Fujitsu, FHR20X	r_s	2.462	Z_{odd}	38 ohm
V_{ds}	2 V	C_L	$152.7 \angle 119.3$	x/h	2.579
I_{ds}	5 mA	r_L	151.8	L_s/h	2.48
S_{11}	$0.498 \angle 173.8$	LSM	0.23	Synthesized Input CCMC network	
S_{12}	$0.149 \angle 29.1$	ρ_1	2.005	Z_{even}	140 ohm
S_{21}	$2.807 \angle 27.2$	ρ_2	0.628	Z_{odd}	38 ohm
S_{22}	$0.283 \angle -121.0$	K	0.895	x/h	2.185
Substate	A1203(99.5 %)	Bonding	Au wire-bonding	L_s/h	4.331
COMPUTED RESULTS					
Computed parameters by stability margin analysis					
Γ_S	$0.628 \angle -174.5$	SSM	0.296	$VSWR_{IN}$	2.646
Γ_L	$0.666 \angle 119.6$	MSG	12.7 dB	$VSWR_{OUT}$	1.0

$$D = S_{22}^* e^{-j \arg(C_L)} \quad (14)$$

$$R = SSM + r_s \quad (15)$$

$$\Delta = S_{11} S_{22} - S_{12} S_{21} \quad (16)$$

Γ_L 은 부하를 바라본 반사계수를 나타내며, 식 (4)와 같이 조건 안정 상태에서 입력을 공액 정합하는 경우, 주어진 조건에서 최대 안정도를 갖도록 식 (5)와 같이 결정한다. C_S 및 C_L 은 입력 및 부하 측 안정도 원의 중심점을 의미하며, r_s 와 r_L 은 입력과 부하 안정도 원의 반경을 나타낸다. ρ 는 안정도 여유에 대한 정량적인 지표로서 안정도 원과 설계된 정합점의 최단 거리를 나타낸다. 최단 거리는 그림 3에서 나타낸 직선 경로로 안정도가 최대화 되는 지점을 의미한다.

그림 4에서와 같이 계산된 입출력 정합점을 스미스도 상에 나타내고, 결합 선로의 impedance contour 특성을 이용하여 L_s 및 x 를 결정할 수 있다. 식 (17)~(19)는 L_s 및 x 에 대한 유도 과정을 나타낸다.

$$\Gamma_{IN(CCMC)} = Z_o \frac{Z_{MA} + jZ_o \tan\left(\frac{2\pi}{\lambda_g} L_s\right)}{Z_o + jZ_{MA} \tan\left(\frac{2\pi}{\lambda_g} L_s\right)} \quad (17)$$

$$\Gamma_{IN(CCMC)} = \frac{Z_{IN(CCMC)} - Z_o}{Z_{IN(CCMC)} + Z_o} = \Gamma_S \quad (18)$$

$$L_s = |\angle \Gamma_{MA} - \angle \Gamma_S| \quad (19)$$

식 (4)~(19)는 조건 안정 상태의 트랜지스터 증폭기 구현시에 입력을 정합시키고, 부하를 부정합시키는 과정을 나타낸 것이며, 첨자 S 와 L , SSM 과 LSM , In 과 Out , 1과 2를 바꿈으로써 그 역 과정에 대한 유도식으로도 표현될 수 있다.

III. 안정도 분석을 이용한 증폭기 설계

논문에서 제안하는 구조 및 설계 방법의 검증을 위해 24~25 GHz 마이크로파 증폭기를 알루미늄 박막 공정을 이용하여 설계 제작하였다. 트랜지스터 소자는 Fujitsu사의 FHR20X로 사용하였으며, 알루미늄 기판은 순도 99.9%, 두께 10 mil 특성을 갖는 것으로 선택하였다. 증폭기 설계에 필요한 파라미터는 표 1에 나타내었고, 각 변수는 위에서 유도한 수식을 이용해서 얻은 결과이다.

식 (4)~(16)에 대한 ρ 의 해는 ρ_1 과 ρ_2 로 구해지며, 그 중 1보다 작은 ρ 를 선택하도록 한다. 표 1에서와 같이 FHR20X의 소신호 산란 계수로부터 구한 ρ 값 중 ρ_2 에 해당하는 0.628을 선택하면, 입력 정합을 위한 반사 계수는 $\Gamma_S = 0.628 \angle -174.5^\circ$ 가 된다. 일반적으로 안정도 여유가 작을수록 VSWR 특

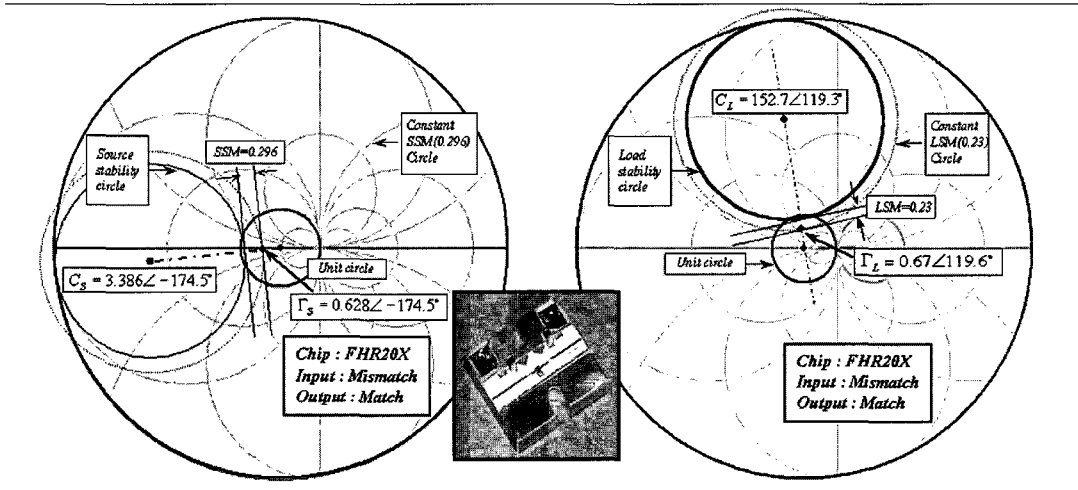


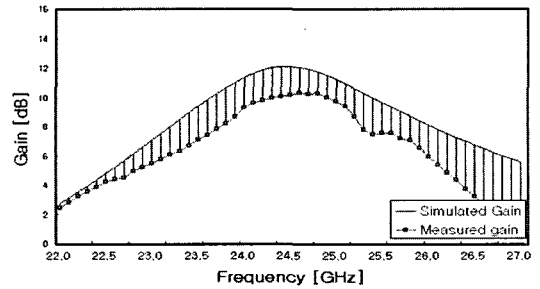
그림 5. 안정도 여유 분석에 근거한 FHR20X의 입출력 정합점 설계 및 제작된 증폭기
 Fig. 5. Matching network design procedure based on stability margin analysis and fabricated amplifier.

성은 좋아지게 되는데 본 논문에서는 부정합 포트에서 VSWR 3이하의 특성을 갖도록 입력 및 출력의 안정도를 표 1과 같이 하였다.

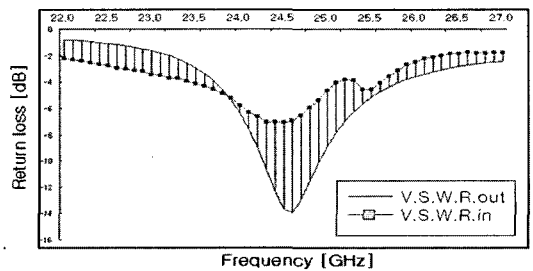
그림 5는 식 (1)~(16)의 분석 과정에 대한 각 파라미터의 물리적 의미를 표현한 것이다. 황동 케리어 위에 제작된 마이크로 증폭기는 그림 5에서와 같이 24~25 GHz에서 소신호 이득 10 dB, 대역 평탄도 1 dB, 입력 VSWR 3:1의 특성을 보였으며, 설계 예상치에 비해 이득이 다소 작으나 측정 지그의 손실을 감안할 때 설계와 잘 부합하는 결과이다. CCMC에 의한 정합 설계는 이득 대역폭이 기존의 스테브 정합 방식에 비해 다소 줄어드는 면이 있으며, 협대역 응용 분야에 적합한 구조이다.

IV. 결 론

본 논문에서는 실제 증폭기의 구현에 있어 회로 면적을 최소화시키기 위해 마이크로 대역의 분포형 DC 차단 회로와 임피던스 정합 회로를 통합한 용량성 결합 정합 회로(CCMC)의 새로운 합성 방법을 제안하였다. 또한 조건 안정 상태에서의 마이크로 증폭기를 설계함에 있어, 이득 특성을 최대한 얻으면서 입출력 정합점 설계에 있어 반복적 시행 착오를 없애기 위한 안정도 여유도 분석 방법을 소개하였다. 제안한 방법은 회로 구조의 정형화를 통해



(a) 소신호 이득 특성
 (a) Performance of small signal gain



(b) 반사 손실 특성
 (b) Performance of return loss

그림 6. 제작된 증폭기의 소신호 이득 및 반사손실
 Fig. 6. Gain and return loss of implemented amplifier.

CCMC의 기존 설계 방법보다 합성 변수를 줄일 수 있었으며, 제작된 증폭기를 통해 그 실효성을 증명하였다.

참 고 문 헌

[1] H. Uchida, "Miniaturized millimeter-wave HMIC amplifiers using capacitively-coupled matching circuits and FETs with resistive source stubs", *IEICE Trans. Electronics*, vol. E82-C, no. 11, pp. 2087-2093, 1999.

[2] K. W. Eccleston, "Design formulae for microwave amplifiers employing conditionally-stable transis-

tors", *IEICE Trans. on Electron*, vol. E82-C, no. 7, pp. 1054-1060, 1999.

[3] M. L. Edwards, "A deterministic approach for conditionally stable amplifiers", *IEEE Trans. on Microwave and Tech.*, vol. 43, no. 7, pp. 1567-1575, Jul. 1995.

[4] M. L. Edward, "Conditionally stable amplifier design using constant u-contours", *IEEE MTT-S Digest*, pp. 863-866, 1996.

유 승 갑

1999년 2월: 한국항공대학교 항공전자공학과 (공학사)
 2001년 8월: 광주과학기술원 기전공학과 (공학석사)
 2001년 8월~2004 2월: Millitron Inc. R&D Research Staff
 2004년 2월~현재: 한국전자통신연구원 부설 국가보안기술연구소 연구원
 [주 관심분야] 밀리미터파 통신, 광대역 수신기, Mixed-Signal Integrated Circuit

김 용 훈



1974년 2월: 경희대학교 전자공학과 (공학사)
 1976년 2월: 연세대학교 전자공학과 (공학석사)
 1990년 7월: 독일 Stuttgart 대학교 Dr.-Ing. (공학박사)
 1990년~1994년: 한국항공우주연구소 책임연구원 실장

1995년~현재: 광주과학기술원 교수
 2000년~현재: (주)밀리시스 대표이사
 [주 관심분야] 밀리미터파 통신, 레이더시스템, ITS

황 인 호

1980년 2월: 한양대학교 전파 및 통신공학과 (공학사)
 1982년 2월: 중앙대학교 전자공학과 (공학석사)
 1986년 2월~2000년 1월: 국방과학연구소 선임연구원
 1992년 3월~1999년 2월: 한국과학기술원 전기 및 통신공학과 (공학박사)
 2000년 2월~현재: 한국전자통신연구원 부설 국가보안기술연구소 책임연구원 팀장
 [주 관심분야] 정보보호, 이동통신, 통신신호처리, EMI/EMC