

PRAM 기술 전망

The Prospect of the Phase-change Random Access Memory Technology

IT 핵심부품기술 특집

박영삼 (Y.S. Park)	기능성전자소자팀 선임연구원
윤성민 (S.M. Yoon)	기능성전자소자팀 선임연구원
유병곤 (B.G. Yu)	기능성전자소자팀 팀장

목 차

-
- I. 서론
 - II. PRAM 구조 및 동작특성
 - III. PRAM 개발동향
 - IV. Embedded PRAM 기술전망
 - V. 결론

세계 최고 권위의 반도체 시장 조사기관인 Gartner Dataquest는 2004년 세계 메모리 시장 규모는 480억 달러로 2003년의 335억 달러 대비 43% 성장하였다고 보고하고 있다[1]. 또한 DRAM은 55%, 플래시 메모리는 35%를 차지하고 있으며, 이들 두 메모리가 전체 메모리 시장을 양분하고 있다[1]. DRAM은 cost 및 random access가 가능하다는 장점을 가지고 있지만 휘발성이라는 단점을 가지고 있으며, 플래시 메모리는 cost 및 비휘발성의 장점을 보유하고 있으나 random access가 불가능하다는 단점을 보유하고 있다. 하지만, PRAM은 DRAM과 플래시 메모리의 장점만을 융합한 통합형 메모리로서, 현재 가장 각광받고 있으며 양산화에 가장 근접한 메모리이다. 본 고에서는 PRAM의 구조 및 동작특성, 개발동향 및 향후 전망에 대해 논의하고자 한다.

I. 서론

최근, 디지털 기술의 발전과 인터넷 보급이 활성화되면서 PC 뿐만 아니라 모든 단말기가 네트워크에 상시 접속되어, 누구든지 시간과 장소에 제약 없이 다양한 서비스를 제공 받을 수 있는 유비쿼터스 환경의 사회로의 진입이 가시화되고 있다. 이러한 기술을 가능하게 하는 핵심 기술 중의 하나가 차세대 메모리 기술이다.

차세대 메모리의 응용 분야로서 우리는 휴대전화, PDA, 모바일 PC 등의 휴대기기용 기술 개발에 힘을 쏟고 있다. 휴대기기가 요구하는 사양은 서버, 데스크톱 PC, 노트북 PC 등에서 요구하는 사양과는 다르다. 휴대기기에서는 특히 cost가 장기적으로 가장 중요한 요구 사항이다. 다음으로는 저 소비전력과 비휘발성이 중요하다. 휘발성 메모리는 전원을 지속적으로 인가하여 기기의 상태를 보존해 주어야 하지만, 비휘발성 메모리는 전원이 꺼져도 저장된 정보가 보존되기 때문에 소비전력을 크게 낮출 수 있다. 다음으로 요구되는 중요한 특성 중 하나는 logic compatibility이다.

이상의 열거된 관점에서 보면, 현재 양산중인 메모리들은 각각 근본적인 문제점을 안고 있음을 알 수 있다. 컴퓨터 주기억장치 등에 사용되는 DRAM은 cost가 낮고 random access가 가능하지만, 휘발성이라는 단점을 가지고 있다. 캐시 메모리 등으로 사용되는 SRAM은 random access가 가능하고 속도가 빠르다는 장점을 가지고 있지만, 휘발성이며, 셀이 커서 cost가 높다는 제한적인 요소를 가지고 있다. 한편 비휘발성 메모리의 대표주자인 플래시 메모리는 cost, 저 소비전력 및 logic compatibility 측면에서 유리하지만 random access가 불가능하기 때문에 동작속도가 느리다는 단점을 보유하고 있다.

이러한 근본적인 문제를 극복하기 위해서, 기존의 DRAM, SRAM 및 플래시 메모리들의 장점만을 융합한 차세대 메모리의 개발이 진행되어 오고 있다. 차세대 메모리에는 MRAM, FeRAM, 그리고

PRAM과 고분자메모리 등이 있다. 이들 중 PRAM이 가장 우수한 특성을 보유하고 있으며[2],[3], 현재 가장 양산화에 근접해 있다[4].

초기 PRAM 연구는 원천특허를 보유한 S.R. Ovshinsky와 ECD-Ovonics사[5]-[7]를 중심으로 소수의 연구그룹에 의해 진행되어 오다가, 2001년 IEDM에서 Intel사의 S. Lai와 Ovonyx사의 T. Lowrey가 공동 발표한 논문은 PRAM 개발의 기폭제가 되었다[2]. 이후 Samsung사, STMicroelectronics사, Hitachi사 등의 기업체와 ETRI 등의 연구소 등이 활발한 연구를 진행하여 많은 논문을 보고하고 있다.

반도체 소자 관련 세계 2대 학회로 손꼽히는 IEDM과 Symposium on VLSI는 이들 연구기관들의 발표 경연장이 되어 왔다. Samsung사는 고집적화 관련 연구를 진행하여 2004년 VLSI[8] 및 IEDM[9]에서 64Mbit, 2005년 VLSI에서 256Mbit 개발[4]을 보고하고 있으며, Hitachi사는 2005년 IEDM에서 리셋 전류 0.1mA 및 동작전압 1.5V에서 동작하는 PRAM 개발 결과를 발표할 예정이다[10].

본 논문에서는 PRAM의 구조 및 동작특성, 개발 동향 및 향후 전망 등에 대해 언급하고자 한다.

II. PRAM 구조 및 동작특성

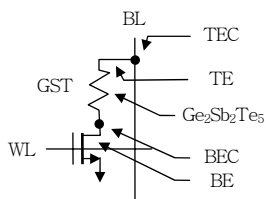
대표적인 상변화 재료는 칼코게나이드계 합금을 들 수 있으며, $\text{Ge}_2\text{Sb}_2\text{Te}_5$ (GST)가 대표적이다. 칼코게나이드계 합금은 CD-ROM이나 DVD-RAM 등에서 이미 사용되어 대량생산의 실적이 있는 재료로서, 레이저를 이용한 결정(높은 광학적 반사율)과 비정질(낮은 광학적 반사율)간의 가역적인 상변화에 의한 반사율의 차이를 이용하고 있다.

한편, PRAM은 칼코게나이드 합금에 대한 전류나 전압 인가에 의해 발생하는 Joule heating에 의해 결정(낮은 전기저항) 및 비정질(높은 전기저항)간의 가역적인 상변화가 일어나는데, 이때의 저항차를 이용하여 정보를 저장한다.

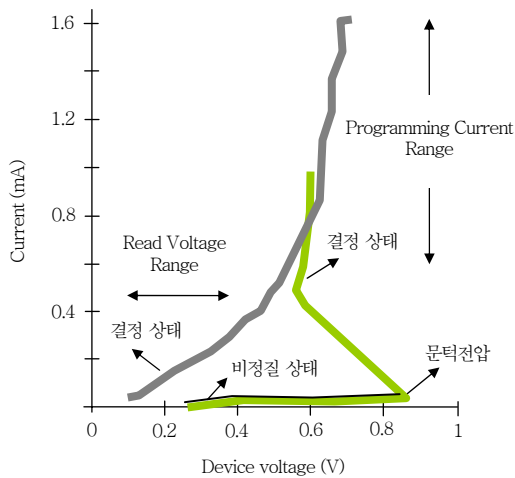
(그림 1)은 PRAM의 등가회로로서, DRAM의 1T(트랜지스터)1C(capacitor)와 유사하다[11]. 단지 DRAM과의 차이점은 capacitor가 PCM으로 대체되어 있다는 점이다.

PRAM의 메모리 동작을, 각각 전압 vs 전류 특성과 전류 vs 저항 특성으로 나타낸 결과는 각각 (그림 2), (그림 3)과 같다[12].

(그림 2)에 의하면, 결정화된 셋(SET) 상태에서는 낮은 저항의 금속과 같은 거동을 보인다. 이에 비해, 비정질화된 리셋(RESET) 상태에선 저항이 높다. 리셋 상태에서 문턱전압 이상의 전압이 인가되면 특성이 반전된다. 즉, 리셋 상태에서 전압을 높여 $600\mu\text{A}$ 가 흐르게 하도록 하면 셋 상태가 된다. 0.4V 보다 낮은 전압을 사용하여 읽음으로써, 읽기에 의한 상변화가 일어나지 않도록 한다. (그림 3)을 보면, 결정 상태에서부터 전류를 높여 가면, 일정 값을 넘은 시점에서 비정질 상태가 된다는 것을 알 수 있



(그림 1) PRAM의 등가회로

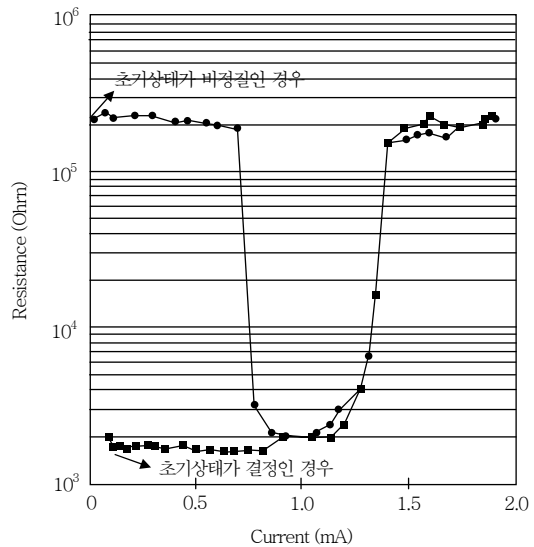


(그림 2) 전압 vs 전류 특성

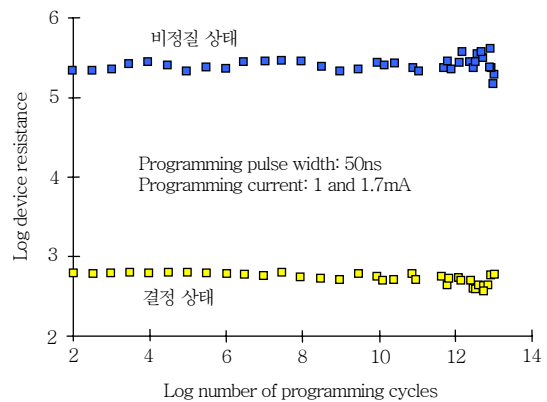
다. 반대로 비정질 상태에서부터 전류를 높여 가면, 일단 결정 상태가 되었다가 다시 비정질 상태가 된다.

Cycling(바꾸어 쓰기) 특성은 (그림 4)와 같다 [12]. 한 개 셀에 대해 10^{13} 회의 cycling 동작을 반복하여 그 이력을 추적한 결과, 결정화된 셋 상태와 비정질화된 리셋 상태 사이에 충분한 저항 차가 확보되어 있음을 알 수 있다. 즉, 10^{13} 회의 cycling 동작을 반복한 경우, 셋 상태는 $1\text{k}\Omega$ 보다 저항이 낮고, 리셋 상태는 $100\text{k}\Omega$ 정도의 값을 나타내고 있다.

(그림 5)는 data retention 특성을 확인하기 위한



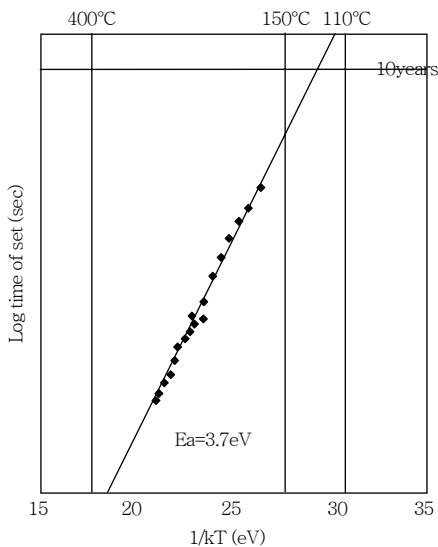
(그림 3) 전류 vs 저항 특성



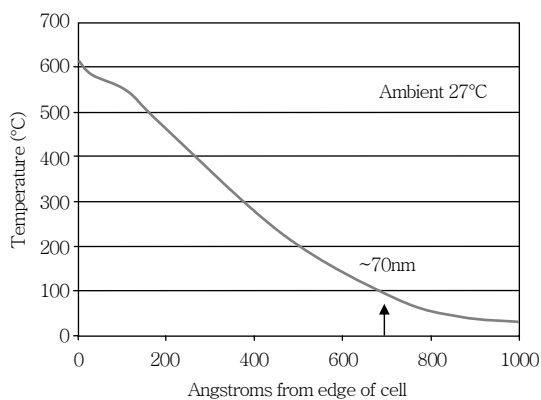
(그림 4) Cycling(바꾸어 쓰기) 특성

측정 결과이다[12]. 고유 활성화 에너지는 3.7eV로 높은 편인데, 이 값이 높을수록 retention 특성이 좋을 의미를 의미한다. 또한 110°C에서 10년 이상의 retention 특성을 확보하였음을 알 수 있다.

PRAM의 미세화에 있어서 이슈 중의 하나는 (그림 6)과 같이, 리셋 동작을 위해 급냉시킬 때 리셋된 셀의 주변은 여전히 고온 상태에 머무르게 있게 되어, 열 효과를 받을 수 있다는 점이다[12]. 이러한 문제점은 향후 구조 개량이나 신재료 도입 등에 의해 해결될 것으로 판단된다.



(그림 5) Data Retention 특성



(그림 6) 20ns 리셋 펄스 후의 온도 분포

Ⅲ. PRAM 개발동향

1. ECD-Ovonic사와 Ovonyx사

ECD-Ovonic사를 창업한 S.R. Ovshinsky는 1960년대 결정 및 비정질간의 상변화에 의한 저항 변화를 메모리로 응용 가능하다고 세계 최초로 보고 하였으며[5]-[7],[13],[14], 상변화 메모리는 그의 이름을 따 OUM으로 명명되었다. S.R. Ovshinsky와 ECD-Ovonic사가 보유중인 상변화 메모리의 원천 특허의 라이선스는 대부분 Ovonyx사에 양도되어 있다[12].

ECD-Ovonic사는 PRAM 뿐만 아니라 대체 에너지 전반을 연구하는 회사인 반면, Ovonyx사는 PRAM 개발을 주력으로 삼고 있는 회사이다. Ovonyx사는, ECD-Ovonic사의 자회사 형태의 성격을 가지고 있다. Ovonyx사는 실제 일부 공정을 진행할 수 있는 장비를 제외하면 자신들의 fab을 보유하고 있지 않고 있기 때문에, 1999년 창업된 이래 메이저 반도체 메이커와의 기술 제휴를 추진하고 있다. 2000년 Intel사를 필두로, 2000년 STMicroelectronics사, 2004년 Nanochip사, 2005년 Elpida사 등 현재 많은 기술 제휴 실적을 보유하고 있다[12].

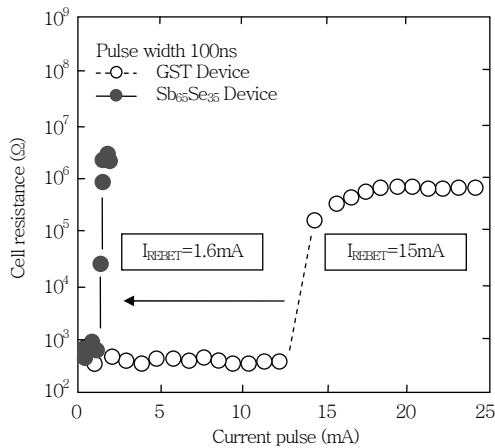
2. Intel사

2000년 2월 Intel사는 Ovonyx사에 투자를 하고 PRAM 공동연구를 한다고 발표하였으며, Ovonyx사의 PRAM 관련 기술을 양도받았다[12].

2001년 IEDM[2] 및 2003년 IEDM[3]에서 Intel사의 S. Lai는, PRAM은 고속, 저전력, low cost 및 비휘발성의 특성을 모두 겸비한 차세대 통합형 메모리로서 탁월한 특성을 보유하고 있다고 보고하고 있다.

3. ETRI

ETRI에서는 신규 상변화 재료 채용을 통한 리셋 전류 감소 및 셋 동작속도 향상에 대한 연구 결과를



(그림 7) 신규 SbSe 재료를 채용한 상변화 소자는 기존 GST 재료를 채용한 상변화 소자 대비 리셋 전류가 1/10 수준으로 감소

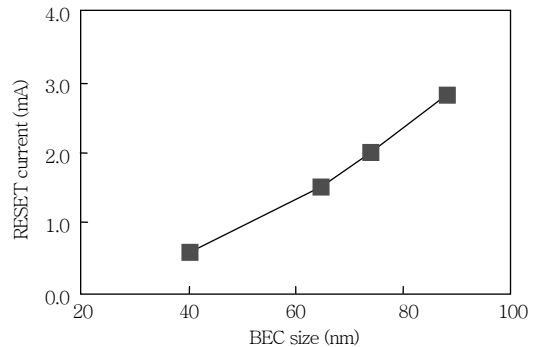
보고하고 있다. 0.5 μ m의 동일한 contact 크기로, 기존 GST 상변화 재료를 채용한 소자와 신규 SbSe 상변화 재료를 채용한 소자를 함께 제작하여 그 특성을 비교한 결과, 신규 상변화 재료를 채용함으로써 셋 동작속도는 4배 향상, 리셋 전류는 1/10 수준으로 감소한다고 보고하고 있다(그림 7) 참조[15].

4. Samsung사

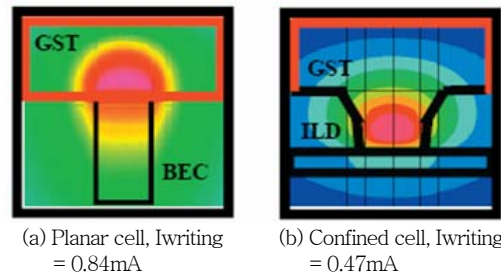
Samsung사는 고집적화를 거듭하여 2005년 VLSI에서 256Mbit까지 집적도를 향상시켰다고 보고하고 있다[4]. Samsung사는 고집적화에 있어서 가장 큰 걸림돌인 리셋 전류 감소를 위해 contact size를 감소시키고[4],[16], GST-confined 구조를 도입하고 있다[4],[16].

(그림 8)로부터 리셋 전류 감소의 가장 효과적인 방법은 contact size의 감소이며, 리셋 전류는 contact size에 비례함을 알 수 있다[11]. Samsung사는 2004년 IEDM에서 50nm contact size에서 리셋 전류는 0.4mA 수준까지 감소한다고 보고하고 있다[9].

(그림 9)는 기존의 planar cell과 GST-confined cell 간 열 시뮬레이션에 의한 열 분포 및 리셋 전류를 비교한 결과이다[17]. GST-confined 구조는 기



(그림 8) 리셋 전류는 Contact Size에 비례



(그림 9) GST-confined 구조 도입에 따른 열 집속 및 리셋 전류 감소

존 planar 구조 대비 열 집속 효과를 높임으로써 50nm 동일 contact size에서 리셋 전류를 0.84mA에서 0.47mA 수준으로 감소시킴을 알 수 있다[17]. GST-confined 구조는 현재 Samsung사에서 채택하여 사용중인 구조이다.

5. Kanazawa 대학과 Hitachi사

Kanazawa 대학은 일본 내에서 가장 오랫동안 PRAM 관련 연구를 수행한 기관으로, 상변화 재료 선택 및 전기적 특성 검증 등에 대한 다양한 노하우를 보유하고 있다[18],[19]. 최근에는 multi-bit 구현을 위한 메모리 어레이 설계 기술에 대해서도 활발한 연구를 진행하고 있다[20].

한편 기업으로서는 Hitachi사가 2003년 IEDM에서 발열전극으로 기존 TiN 대신 텅스텐을 도입함으로써 리셋 전류를 50 μ A까지 감소시킬 수 있다고

보고하고 있다[21]. 또한 2005년 IEDM에서는 GST 상변화 재료에 산소를 도핑함으로써 리셋 전류 0.1 mA 및 동작전압 1.5V 조건에서 동작하는 PRAM 개발 결과를 발표할 예정이다[10].

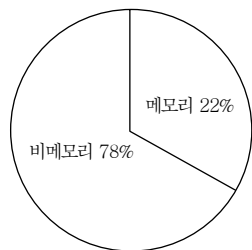
6. STMicroelectronics사

2000년 12월, STMicroelectronics사는 CD-ROM에 이용되고 있던 상변화 기술이 메모리에 응용될 수 있다는 판단으로, Ovonyx사로부터 기술 라이선스를 획득하고, Ovonyx사와 공동으로 연구개발을 착수하였다[12]. 그 후 2004년 신규 소자 구조를 도입함으로써 리셋 전류 $600\mu A$, 10^{11} cycling 특성 및 $110^{\circ}C/10$ 년 data retention 특성을 확보하였다[22]. 또한 $0.18\mu m$ CMOS 공정을 이용하여 칩면적이 $0.32\mu m^2$ 를 가진 8Mbit PRAM을 개발하였다[23].

IV. Embedded PRAM 기술전망

1. 메모리, MPU 및 MCU 시장 규모 비교

Gartner Dataquest는 (그림 10)과 같이 2004년 세계 반도체 시장은 2,260억 달러이며 그 중 메모리 시장은 22% 수준인 480억 달러, 비메모리 시장은 78% 수준인 1,780억 달러를 차지하고 있다고 보고하고 있다[1]. (메모리 vs 비메모리 분류 정의: 1) 메모리는 정보의 저장만이 가능하고, 논리 및 연산 불가능, 2) 비메모리는 정보의 논리 및 연산 기능이 가능)



(그림 10) 2004년 세계 반도체 시장 규모 비교

메모리 시장은 공정 디자인 룰(design rule) 축소에 의한 집적도 증가가 최대의 화두이다. 세계 메모리 시장을 석권하고 있는 Samsung사는 공정 디자인 룰 축소를 위해 매년 천문학적인 자금을 투자하여 라인 및 반도체 장비를 증설하고 있다.

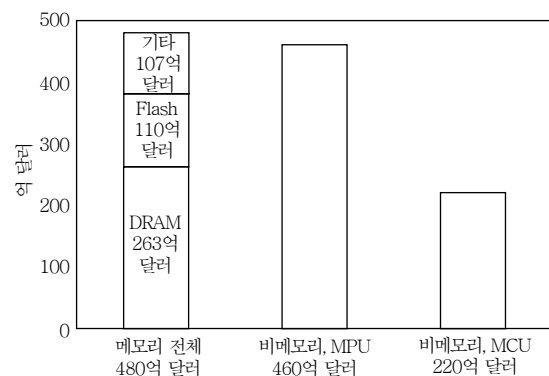
한편 비메모리 시장은 전체 반도체 시장의 78%를 차지하고 있으며, 마이크로컴포넌트(범용 용도의 프로세서)와 ASIC(특정 용도의 주문형 반도체)의 순으로 큰 시장 규모를 가지고 있다[1].

마이크로컴포넌트 시장 내에서는 CPU, 코어 혹은 중앙처리장치 등으로 불리는 MPU가 460억 달러로 가장 큰 시장 규모를 자랑하고 있다[1]. (그림 11)과 같이 MPU 시장 하나만으로도 전체 메모리 시장과 대등한 규모를 가지고 있으며, Intel사가 독점하고 있다. 세계 1위의 반도체 메이커인 Intel사의 매출의 대부분은 MPU 시장, 하나에서 얻고 있다.

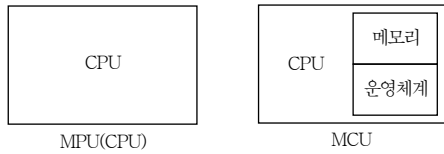
마이크로컴포넌트 시장 내에서는 MPU 다음으로 MCU, MPR 및 DSP의 순으로 큰 시장 규모를 가지고 있다.

2004년 기준, MCU는 마이크로컴포넌트 시장 내에서 MPU 다음으로 큰 시장 규모인 220억 달러를 차지하고 있는데, 이는 메모리 전체 시장의 절반을 차지할 정도로 큰 시장이다[1]. MCU 시장에서 점유율 1위를 기록하고 있는 르네사스사는 전체 반도체 시장에서 Intel사, Samsung사에 이어 3~4위의 매출 규모를 자랑하고 있다.

MCU는 MPU로서의 기능뿐만 아니라 메모리 및



(그림 11) 메모리, MPU 및 MCU 시장 비교



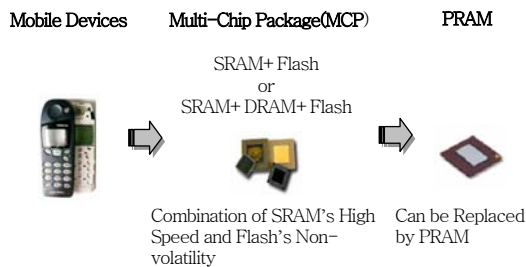
(그림 12) MPU(CPU)와 MCU 개략도

자체 운영체계를 가져 독립적인 동작이 가능한 프로세서이다. 즉, MPU는 PC나 서버에 탑재되어 메모리나 운영체제 등의 주변 부품의 도움 없이는 스스로 동작할 수 없는 반면, MCU는 스스로 독립적인 동작이 가능하기 때문에 휴대폰, 가전제품 및 자동차 등의 제어 지향형의 응용처를 가지고 있다(그림 12) 참조).

2. Embedded PRAM 기술전망

Embedded technology는 정보의 연산 및 처리를 담당하는 MPU 및 logic에 정보의 저장을 담당하는 메모리 등을 접목시키는 기술로, MCU가 가장 대표적인 시장이다. Embedded 되는 대표적인 기존 메모리로는 SRAM 및 플래시가 있다. 앞서 언급한 바와 같이 SRAM은 휘발성 및 cost 문제, 플래시 메모리는 random access가 불가능하기 때문에 이들은 각각 제한적인 용도로만 사용되어 왔다.

최근에는 두 개의 서로 다른 칩을 함께 패키징하는 MCP 기술을 통하여 위의 단점을 보완하고 있다. 하지만, SRAM과 플래시 메모리의 장점만을 융합한 PRAM이 embedded 된다면 embedded technology 시장을 단번에 석권할 수 있는 것으로 판단된다(그림 13) 참조).



(그림 13) PRAM 개발로 MCP 대체

V. 결론

PRAM의 상용화를 위해서는 신뢰성 확보 등의 과제가 아직 남아 있다. Stand-alone向의 메모리 시장 돌파를 위해서는 기가비트 수준의 집적도를 달성할 수 있는 기술이 개발되어야 한다. 또한 embedded向의 비메모리 시장 진출을 위해서는 칩당 수십 mA 수준의 리셋 전류 획득을 위한 기술 개발이 필요하다. 이는 새로운 재료 개발과 소자 구조의 고안 등에서 찾을 수 있을 것으로 기대된다. 또한 향후에는 multi-bit 구현을 위해, 메모리 어레이 설계 기술 및 새로운 개념의 메모리 셀의 착안 등에 대한 연구들이 더욱 활성화될 것으로 기대된다.

약어 정리

ASIC	Application Specific Integrated Circuit
CMOS	Complementary Metal Oxide Semiconductor
CPU	Central Process Unit
DRAM	Dynamic Random Access Memory
DSP	Digital Signal Processor
ECD	Energy Conversion Devices
FeRAM	Ferroelectric Random Access Memory
IEDM	International Electron Devices Meeting
MCP	Multi-Chip-Packaging
MCU	Micro Controller Unit
MPR	Micro Peripheral
MPU	Micro-Processor-Unit
MRAM	Magnetic Random Access Memory
OUM	Ovonic Unified Memory
PCM	Phase Change Memory
PDA	Personal Digital Assistants
PRAM	Phase-change Random Access Memory
SRAM	Static Random Access Memory
VLSI	Very Large Scale Integration

참고 문헌

[1] Richard Gordon, *Gartner Dataquest Annual Report, "Market Share: Memory, Final Rankings, Worldwide, 2004(Executive Summary),"* Apr. 2005.

- [2] S. Lai and T. Lowrey, "OUM - A 180nm Nonvolatile Memory Cell Element Technology, For Stand Alone and Embedded Applications," *IEDM Tech. Dig.*, 2001, p.803.
- [3] S. Lai, "Current Status of the Phase Change Memory and Its Future," *IEDM Tech. Dig.*, 2003, p.255.
- [4] S.J. Ahn et al., "Highly Reliable 50nm Contact Cell Technology for 256Mb PRAM," *Symp. on VLSI Tech. Dig.*, 2005, p.98.
- [5] <http://www.ovonics.com>
- [6] S.R. Ovshinsky, *US Patent No.3271591*, 1966. 9.
- [7] S.R. Ovshinsky, Electrically Erasable Phase Change Memory, *US Patent No.5166758*, 1992. 11.
- [8] S.H. Lee et al., "Full Integration and Cell Characteristics for 64Mb Nonvolatile PRAM," *Symp. on VLSI Tech. Dig.*, 2004, p.20.
- [9] S.J. Ahn et al., "Highly Manufacturable High Density Phase Change Memory of 64Mb and Beyond," *IEDM Tech. Dig.*, 2004, p.907.
- [10] N. Matsuzaki et al., "Oxygen-Doped Ge₂Sb₂Te₅ Phase-Change Memory Cells Featuring 1.5V/100 μ A Standard 0.13 μ m CMOS Operations," *to be presented in IEDM Tech. Dig.*, 2005.
- [11] W.Y. Cho et al., "A 0.18 μ m 3.0V 64Mb Nonvolatile Phase-Transition Random Access Memory(PRAM)," *IEEE J. Solid State Circuits*, Vol.40, No.1, 2005, p.293.
- [12] <http://www.ovonyx.com>
- [13] S.R. Ovshinsky, "Amorphous Semiconductor Switches," *American Ceramic Society Bulletin*, Vol.47, No.4, 1968, p.383.
- [14] S.R. Ovshinsky, "Reversible Electrical Switching Phenomena in Disordered Structures," *Physical Review Letter*, Vol.21, No.20, 1968, p.1450.
- [15] S.M. Yoon et al., "Lower Power and Higher Speed Operations of Phase-Change Memory Device Using Antimony Selenide(Sb_xSe_{1-x})," *Ext. Abstract of SSDM*, 2005, p.1050.
- [16] Y.N. Hwang et al., "Writing Current Reduction for High Density Phase Change RAM," *IEDM Tech. Dig.*, 2003, p.893.
- [17] S.L. Cho et al., "Highly Scalable On-Axis Confined Cell Structure for High Density PRAM beyond 256Mb," *Symp. on VLSI Tech. Dig.*, 2005, p.96.
- [18] K. Nakayama et al., "Nonvolatile Memory Based on Phase Transition in Chalcogenide Thin Film," *Jpn. J. Appl. Phys.*, Vol.32, 1993, pp.564-569.
- [19] K. Nakayama et al., "Nonvolatile Memory Based on Phase Change in Se-Sb-Te Glass," *Jpn. J. Appl. Phys.*, Vol.42, 2003, p.404.
- [20] M. Takata et al., "Multiple Programming Method and Circuitry for a Phase Change Nonvolatile Random Access Memory(PRAM)," *IEICE Trans. Electron.*, Vol.E87-C, No.10, 2004, p.1679.
- [21] N. Takaura et al., "A GeSbTe Phase Change Memory Cell Featuring a Tungsten Heater, Electrode for Low-Power, Highly Stable, and Short-Read-Cycle Operations," *IEDM Tech. Dig.*, 2003, p.897.
- [22] F. Pellizer et al., "Novel μ Trench Phase-Change Memory Cell for Embedded and Stand-Alone Non-Volatile Memory Applications," *Symp. on VLSI Tech. Dig.*, 2004, p.18.
- [23] F. Bedeschi et al., "An 8Mb Demonstrator for High Density, 1.8V Phase Change Memories," *Symp. on VLSI Circuit Dig.*, 2004, p.442.