

지상파 DMB 수신 칩 설계 기술 동향

Technical Trend of Terrestrial-DMB Receiver Chip Design

IT 핵심부품기술 특집

이주현 (J.H. Lee)	응용SoC개발팀 선임연구원
구본태 (B.T. Koo)	응용SoC개발팀 선임연구원
김성도 (S.D. Kim)	RF/Analog SoC설계팀 선임연구원
엄낙웅 (N.W. Eum)	응용SoC개발팀 팀장

목 차

-
- I. 서론
 - II. EUREKA-147 시스템
 - III. T-DMB 수신 칩 기술
 - IV. 칩 개발현황 및 향후 과제

DMB는 이동중에도 고품질 멀티미디어 방송의 시청을 가능하게 하는 새로운 디지털 방송 규격으로 우리나라에서는 IT839 전략의 신 성장 산업인 디지털 TV와 함께 '8대 서비스' 품목에 포함되어 차세대 성장 엔진 사업으로 선정되었고 2005년 상반기에 ETSI 표준으로 제정되었으며 2005년 12월 본 방송을 실시함으로써 세계 최초로 지상파 DMB 방송 시대를 눈앞에 두고 있다. 지상파 DMB 방송은 실시간 전자 상거래, 교육프로그램, 데이터 방송 서비스, TV 쇼핑, 재난 방송 등 그 활용 분야가 무궁무진하여 미래 생활의 패턴을 변화시킬 것으로 생각되고 있다. 한편 DMB 방송은 세계적으로는 유럽 노키아사의 'DVB-H', 일본의 MBCo의 '위성 DMB', 미국 Qualcomm사의 'MediaFLO'와 함께 세계 시장에서 경쟁하고 있다. 지상파 DMB 방송 수신을 위한 제품들은 전용 단말기 혹은 핸드폰, PDA 등에 장착되어 사용자에게 다가갈 것으로 예상되고 있으며 이를 위한 수신 칩 셋 개발 노력이 뜨겁게 이루어지고 있다. 본 고에서는 지상파 DMB를 위한 칩 셋 기술과 칩 셋 개발 동향에 대해 살펴 보고자 한다.

I. 서론

DMB란 고품질의 비디오/오디오 방송을 도보중은 물론 지하철, 차량 탑승 등 언제 어디서든 시청하고자 원하는 사용자들의 요구를 충족시키기 위해 개발된 것으로 크게 지상파 DMB(Terrestrial-DMB, 이하 T-DMB)와 위성(Satellite-DMB) 등으로 나뉘고 있다. 현재 우리나라에서 본격적인 시행을 앞두고 있는 DMB 방송은 Band-III(174~216 MHz) 주파수 대역에서의 지상파 방송으로서 유럽의 EUREKA-147 DAB 시스템에 그 기본을 두고 있으며 멀티미디어 송/수신에 필요한 성능을 만족시키기 위해 Outer Decoder로 Convolutional Inter-leaver와 Reed-Solomon Decoder를 채택하여 오류 정정 능력을 향상시키고 멀티미디어 영상의 지원을 위한 H.264 즉, MPEG4 Part10 AVC을 채택하였으며 멀티미디어 오디오 방송을 위해 BSAC의 기술을 결합한 것이다.

T-DMB 수신 칩 설계 기술은 크게 RF 칩 설계 기술, ADC 설계 기술, baseband 설계 기술, H.264 디코더 설계 기술, BSAC 오디오 디코더 설계 기술로 나누어 볼 수 있으며 최근 휴대용 기기의 컨버전스 경향에 따른 다기능화 추세를 고려하여 칩 셋 또한 이러한 요구에 부합되기 위해서는 소형화 및 저전력화 설계 기술 또한 매우 중요한 기술이라 할 수 있다.

본 고에서는 최근 화두가 되고 있는 T-DMB의 수신 칩의 설계기술과 그 동향에 대해 살펴보고자 한다.

II. EUREKA-147 시스템

T-DMB 방송 시스템은 EUREKA-147 방식을 기반으로 하여 제정된 표준이므로 T-DMB 방송 시스템을 이해하기 위해서는 EUREKA-147 방식에 대한 이해가 선행되어야 할 것이다.

EUREKA-147 방식은 디지털 라디오 방송을 위

한 ITU-R의 여러 개의 권고안 가운데 Digital System A로 불리고 있으며, 초단파/극초단파대(VHF/UHF), 지상파 및 위성 디지털 음성방송으로 차량수신용, 휴대수신용, 고정수신용으로 권고하고 있으며 다음과 같은 특징들이 있다[1].

- 단일 주파수망(SFN) 구현으로 이동중 끊김 방지
- 강력한 이동(150km 이상) 및 휴대 수신 가능
- 유연한 서비스, 다중화 기능 제공
- 아날로그 대비 1/10의 저 출력으로 동일 커버리지
- 멀티패스에 강하여 이동중 수신 품질 우수

EUREKA-147 방식은 1.536MHz의 대역폭을 사용하며, 다수의 CD 음질 오디오 서비스가 가능하도록 MPEG Audio Layer II에 기반한 고품질 오디오 압축 기술(MUSICAM)을 사용한다. 이동체 수신에서 다중 경로 페이딩 및 도플러 확산에 대처하기 위해 COFDM 전송 방식을 사용하며 변조방식은 $\pi/4$ -DQPSK를 사용하며 오류 정정 부호화 방식으로는 1/4 길쌈 부호(convolutional code)를 기반으로 한 RCPC를 사용하고, 오디오 및 데이터의 연집오류(burst error)를 방지하기 위한 384msec의 데이터에 대해 인터리빙(interleaving) 기술을 적용한다. 또한, 제한된 대역폭과 주어진 채널 환경 하에서 여러 개의 오디오 및 데이터를 최적 데이터율로 전송하기 위해 UEP 및 EEP을 두고 있으며 오디오 데이터의 경우 오류에 대한 민감성을 고려하여 UEP을 사용한다. 전송규격은 지상 단일주파수방송망(SFN) 밴드 I, II, III의 지역방송에 적합한 전송모드 I, 밴드 I, II, III, IV, V와 L 밴드에 적합한 전송모드 II와 IV 그리고, 3GHz 이하의 지상방송, 위성방송, 케이블, 지상 및 위성방송에 적합한 전송모드 III의 4가지 전송모드를 정의하고 있다[2]. <표 1>에 EUREKA-147 규격의 각 모드별 전송 파라미터가 나타나 있으며 (그림 1)에 EUREKA-147 전송 프레임의 구조가 나타나 있다.

T-DMB는 현재 전송모드 I 을 사용하고 있다.

〈표 1〉 EUREKA-147 방식 전송 파라미터

Mode	I	II	III	IV
Carriers	1,536	384	192	768
Guard Interval Duration(ms)	246	62	31	123
Useful Symbol Duration(ms)	1	250	125	500
Symbol Duration(ms)	1.246	312	156	623
Null Symbol Duration(ms)	1.297	324	168	648
Frame Duration(ms)	96	24	24	48
FIC Symbol	3	3	8	3
MSC Symbol	72	72	144	72

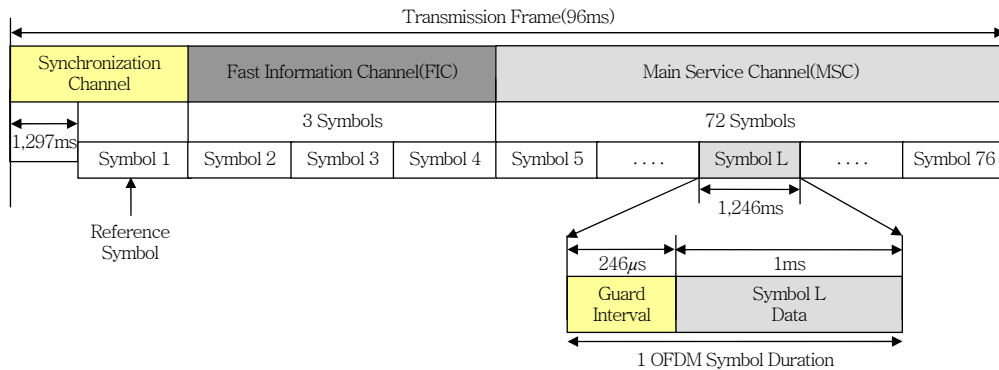
Ⅲ. T-DMB 수신 칩 기술

DMB 단말기는 (그림 2)의 블록도와 같이 RF, ADC, baseband 그리고 multimedia 처리 칩으로 구분된다. 이제 다음에서 각각에 대한 기술 동향을 설명한다.

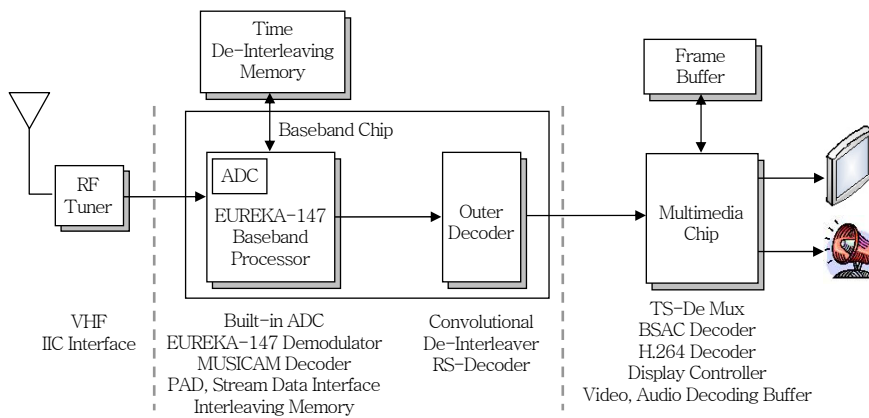
1. RF 수신 칩 기술

T-DMB 수신을 위한 RF 수신 칩은 <표 2>와 같은 규격을 가진다[3].

일반적으로 RF 수신 칩에 적용되는 방식으로는 Super-Heterodyne 방식, Direct Conversion 방식(Zero-IF 방식), Low-IF 방식, Digital-IF 방식 등이 있으며 다음에서 각각의 방식이 가지는 기술적



(그림 1) EUREKA-147 전송 프레임 구조



(그림 2) T-DMB 단말기 전체 블록도

(표 2) T-DMB RF 수신 칩 규격

항목	규격
동작 주파수 대역	174~216MHz
채널 대역폭	1.536MHz
BER	10e ⁻⁶ (after outer decoding)
C/N Ratio	14dB
RF 입력 강도	-81~-10dBm

특징들과 장단점을 설명한다.

가. Super-Heterodyne 방식

1918년 Edwin Armstrong에 의해 발명되어 근 80년간 사용되어온, 이미 잘 검증되었고 우수한 성능을 보장할 수 있는 방식이라고 할 수 있다.

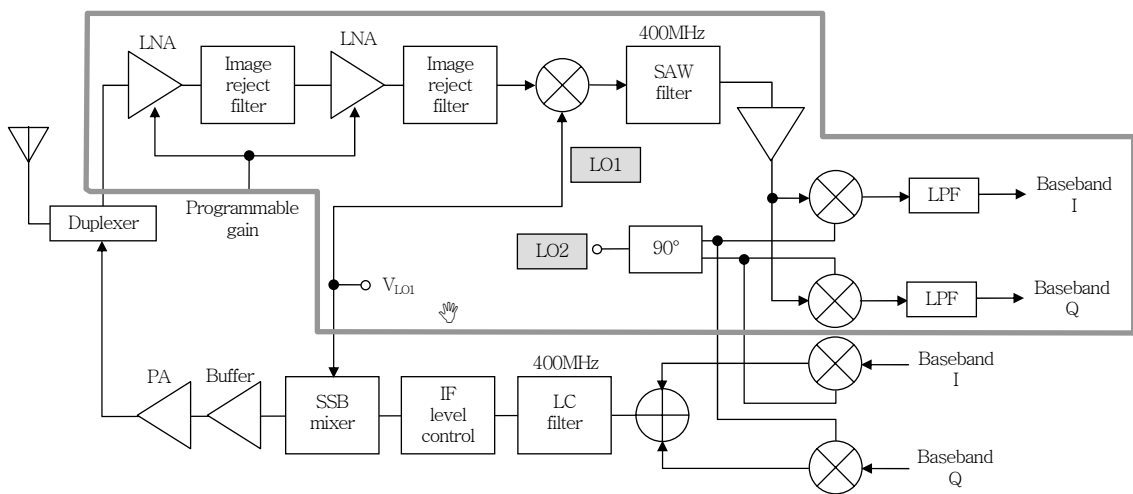
이 방식은 RF 신호에서 선택된 채널에 해당하는 신호 대역만을 중간단계의 1차적인 IF 신호로 변환한 후 다시 기저대역(baseband)으로 변환하는 방식으로 기본적으로 2개의 LO가 필요하여 다른 방식들에 비해 전력소모가 많고 면적이 증가하는 단점이 있으며 사용되는 BPF로써 SAW 필터를 대부분 사용하게 되어 비용이 비싸고 SoC를 통해 단일 칩으로 구현하기가 어렵다.

ATMEL, PHILIPS 등에서 과거에 발표하여 유럽에서 DAB를 위해 사용되어 왔던 RF 수신 칩이 이

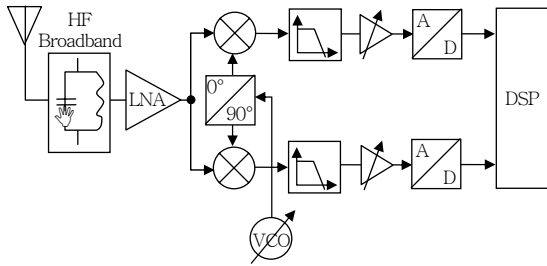
러한 방식을 따르고 있다[4]. 이러한 대부분의 칩들은 (그림 3)에서와 같이 SAW 필터와 같은 외부 소자를 활용하고 있어 단일 칩 형태가 아닌 모듈 형태로 수신기에 장착되어 있고 이러한 형태는 이동 휴대 단말기를 위한 수신 칩에 적용하기에는 비용, 소비전력, 크기 등에서 문제점이 있다.

나. Direct Conversion 방식

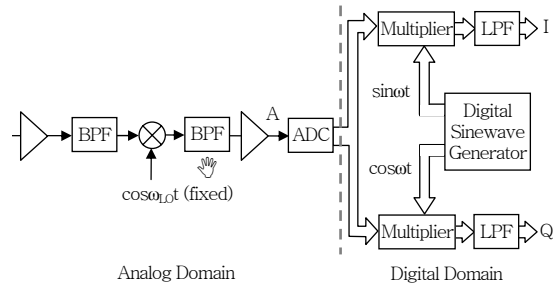
(그림 4)에 Direct Conversion 방식의 RF 수신기에 대한 블록도가 나타나 있다. Direct Conversion 방식은 RF 신호를 IF 주파수 대역을 거치지 않고 RF 신호에서 선택한 채널을 곧바로 기저 대역으로 변환하는 방식으로 전체적인 구성이 간단해지고 전력 소비가 낮으며 칩 외부 소자가 필요 없어 비용이 싸고 SoC 설계가 용이하여 단일 칩 구성을 위해 알맞은 방식이라고 할 수 있다. 하지만 변환된 신호의 I/Q mismatch 문제, DC offset 문제(주파수대가 Band-III인 T-DMB에서는 심각하지는 않지만 성능을 열화시킬 수 있음), flicker noise, LO radiation, even-order distortion 등의 문제점[5] 등이 아직 완벽하게 해결되지 않아 계속 연구중인 방식으로 이러한 문제점이 해결된다면 다른 방식들에 비해 SoC를 통한 칩 설계에 있어 장점을 가질 수 있다.



(그림 3) PHILIPS Super-Heterodyne 방식의 RF 수신 칩 블록도



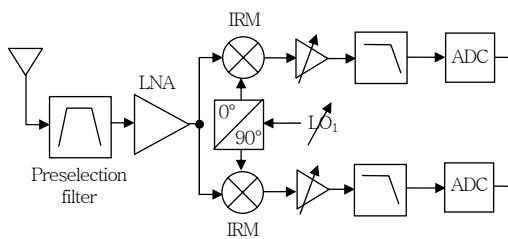
(그림 4) Direct Conversion 방식의 RF 수신기 블록도



(그림 6) Digital-IF 방식의 RF 수신 칩 블록도

다. Low-IF 방식

Low-IF 방식에 대한 블록도가 (그림 5)에 나타나 있다. Low-IF 방식은 RF 신호에서 선택된 채널의 대역의 신호를 기저 대역에 가까운 신호로 곧바로 변환하는 방식으로 Heterodyne 방식과 Direct Conversion 방식의 장점을 결합한 방식이라고 할 수 있다. 이 방식에서는 DC offset과 같은 문제점들이 Direct Conversion 보다는 완화가 될 수 있고 칩 외부에 다른 소자를 사용할 필요가 없어 비용적인 측면에서 장점이 있으며 SoC를 이용한 칩 제작에도 적합하여 현재 T-DMB용 RF 수신 칩에 가장 적합한 방식이다. 이 방식을 사용한 칩으로는 ETRI의 T-DMB RF 수신 칩과 인티그런트의 수신 칩이 있다[6].



(그림 5) Low-IF 방식 RF 수신 칩의 블록도

라. Digital-IF 방식

(그림 6)에 Digital-IF 방식을 사용한 RF 수신 칩의 블록도가 나타나 있다. 이 방식은 RF 신호의 모든 대역 즉, 모든 채널을 IF 대역으로 변환하며 아날로그 처리단계를 최소화 하기 위해 IF 신호를 샘플

링하여 디지털 데이터로 변환하여 변환된 디지털 데이터에서 원하는 대역의 채널을 선택하여 다운 컨버전(down-conversion)과 복조를 수행하여 In-Phase와 Quadrature-Phase에 대한 디지털 데이터가 RF 수신 칩에서부터 출력된다.

이 방식을 구현하기 위해서는 우수한 성능의 ADC가 필요하며, 디지털 영역에서 신호의 이득(gain)을 증폭할 수 없어 아날로그 부분에서 더 큰 증폭이 필요하여 아날로그 부분에 높은 성능이 요구된다. 또한 디지털 데이터를 출력하는 관계로 칩의 핀 수가 많아지는 점 또한 단점으로 작용할 수 있다. 하지만 이 방식은 I/Q 밸런스가 잘 맞는 장점이 있고 디지털 필터를 사용할 수 있어 필터의 파라미터 변경이 가능한 등의 장점 또한 가지고 있다.

마. T-DMB RF 수신 칩의 방식 비교

현재 T-DMB RF 수신 칩의 방식으로는 Low-

〈표 3〉 Direct Conversion과 Low-IF 방식 비교

	Direct Conversion	Low-IF
기술적 난이도	해결해야 할 기술적 문제점 남아 있음	현재 기술로 구현 가능
ADC	2 ADC 필요	1 ADC 필요
소비전력	Direct Conversion < Low-IF	
칩 크기	Direct Conversion < Low-IF	
외부소자	필요 없음(SoC에 적합)	
호환성*	호환성 없음 기존 baseband 칩 수정 필요	호환 가능

* 기존 Heterodyne 수신기를 사용하는 baseband 칩과의 호환성

IF가 가장 널리 사용되고 있으며 저전력과 소형화의 장점 때문에 Direct Conversion 방식에서의 전환에 대한 많은 연구가 진행중이다. <표 3>에 Low-IF 방식과 Direct Conversion 방식에 대한 비교가 나타나 있다.

2. Baseband 프로세서 칩 설계 기술

T-DMB를 위한 baseband 프로세서는 (그림 2)에 나타난 바와 같이 ADC, EUREKA-147 baseband 칩, 그리고 T-DMB를 위해 새롭게 추가된 Outer Decoder 블록으로 크게 나누어 볼 수 있다. 다음에서는 이러한 각각의 부분에 대한 기술을 살펴 보도록 한다. (그림 7)은 T-DMB baseband 프로세서의 상세 블록도이다.

가. ADC

T-DMB에서 요구하는 ADC의 사양은 RF 칩의 방식과 baseband 프로세서의 ADC 출력데이터 처리 블록의 설계에 따라 조금 차이가 있을 수 있으나 일반적으로 다음과 같은 사양을 요구한다.

- Resolution: 8~10bit
- Sampling Rate: 10~25Msps
- Input BW: 50MHz
- Power: < 20mW
- Band-gap Reference 내장

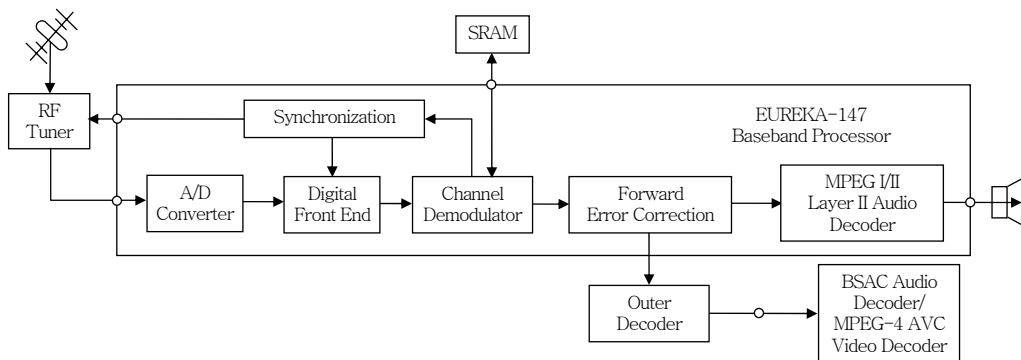
• Power-Down Mode 지원

T-DMB에서의 ADC 데이터의 bit resolution은 8~10bit를 주로 사용하고 있으며 Philips사의 SAA3500이 8bit를 사용한 경우이며[7], ATMEL의 U2739M 칩이 10bit를 사용한 경우이다[8].

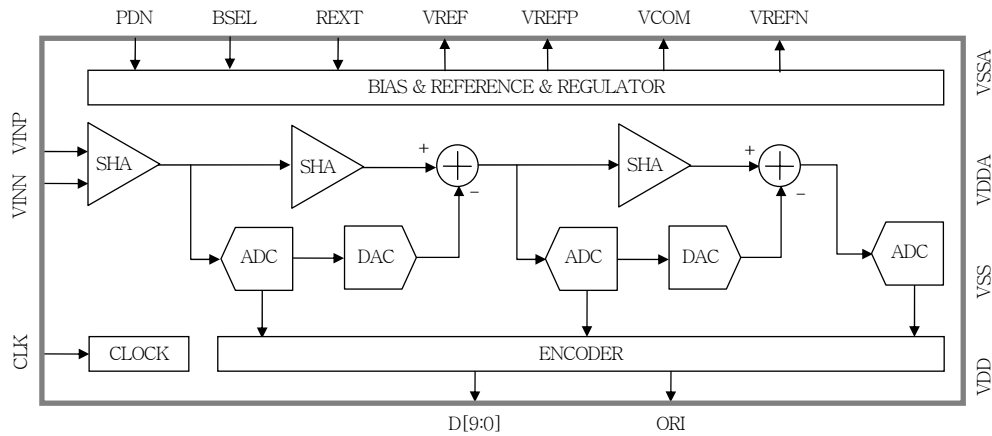
일반적인 ADC의 경우 실제 성능이 설계 시뮬레이션 결과보다 1bit 정도 resolution이 저하되는 것을 고려하면 설계 시의 사양으로는 9~11bit 정도의 bit resolution 사양을 고려하는 것이 필요할 것이다.

샘플링 레이트의 경우는 종래의 Super Heterodyne 방식의 칩의 경우 IF 주파수를 38.192MHz로 출력하는 경우가 대부분이며 최신의 Low-IF 방식에서는 2.048MHz 등이 사용되고 있다. 이러한 경우 2.048MHz와 38.192MHz의 IF 출력을 가지는 RF 칩과 모두 호환성을 가지기 위해 대부분의 칩에서 샘플링 주파수를 8.192MHz를 사용하고 있으며 다른 방식을 사용하는 RF 칩을 고려한다면 다른 값도 가능하나 대부분 방식에서 10~25MHz 정도의 샘플링 레이트면 지원이 가능하다.

ADC 칩의 구현 방식은 크게 pipeline 방식과 sigma-delta 방식이 많이 사용되고 있는데 높은 bit resolution에 장점이 많은 sigma-delta 방식과 고속 동작에 장점이 있는 pipeline 방식의 장단점을 고려하여 저전력과 소형화에 유리한 측을 선택하면 될 것이다. (그림 8)에는 T-DMB를 위한 ADC의 방식



(그림 7) Baseband 프로세서 칩 블록도



(그림 8) 4-4-4 Pipeline 구조의 ADC 블록도

으로 선호되고 있는 pipeline 방식의 ADC의 블록도가 나타나 있다.

T-DMB 방송은 주로 휴대용 단말기를 목표로 하고 있는 만큼 ADC의 전력 소모 측면도 중요한 고려 사항이며 T-DMB용 ADC 칩의 소비 전력은 대부분 20mW 이하이다.

나. EUREKA-147 Baseband 프로세서

(그림 9)에 ATMEL사의 baseband 프로세서 칩이 나타나 있다. 대부분의 EUREKA-147 baseband 프로세서는 이와 유사하게 다음과 같은 기능을 포함하고 있다[9],[10].

- Digital Front End
- Auto MODE Detection
- Timing-Synchronization
- Frequency-Synchronization
- AGC(Automatic Gain Control)
- FFT(Fast Fourier Transform)
- DQPSK Demodulator
- Frequency & Time-Interleaving
- De-puncturing & Viterbi Decoder
- Inverse Energy Dispersal
- MUSICAM Decoder

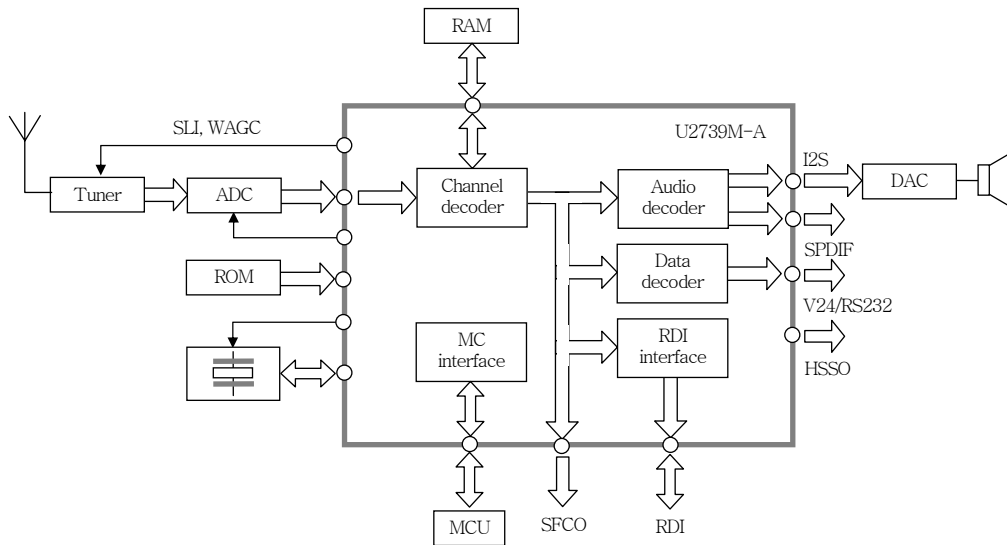
EUREKA-147 baseband 프로세서의 설계 방식

은 크게 SDR 방식과 hardwired logic으로 구현하는 방식으로 크게 구분할 수 있다. SDR 방식은 DSP와 같은 프로세서를 사용하므로 개발 시간이 적게 걸리고 향후 멀티미디어 프로세서와의 통합에 있어 DSP를 통합하여 소프트웨어를 수정하는 방법으로 통합에 용이한 점, 다중 표준의 지원에 유리한 점(예를 들면 DVB-H와 DMB 동시지원 등) 등의 장점이 있다.

반면 고성능 DSP와 같은 프로세서는 일반적으로 hardwired logic으로 구현된 SoC 보다는 소비 전력이 많고 최적화에 한계가 있으므로 칩 크기 또한 상대적으로 커지게 된다. 또한 외부 DSP를 라이선싱하여 사용하여 SoC를 제작하는 경우 로열티를 부담해야 하는 점, 외부에 부가적으로 프로그램 ROM을 장착해야 하는 점 등이 단점이라고 할 수 있다. ATMEL의 칩이 이러한 경우에 해당한다[7].

이와는 달리 fully hardwired logic으로 구현된 경우에는 T-DMB 방식에 적당하도록 저전력화 및 소형화를 위한 최적화가 가능하여 소형/저전력의 baseband 프로세서를 구현하는 것이 가능하다.

<표 4>에 DSP를 포함하고 있는 EUREKA-147 baseband 프로세서들에 대한 비교가 나타나 있으며 최근의 T-DMB를 위한 baseband 프로세서가 소비 전력이 수십 mW 수준에서 발표되는 것[11],[12]과 비교하여 보면 상당한 차이가 있는 것을 알 수 있다.



(그림 9) ATMELE Baseband Processor U2739M

<표 4> EUREKA-147 Baseband 프로세서 비교

Company	DSP Included EUREKA-147 Baseband Processor			
	SAA3500H [7]	U2739M [8]	Sony	SH7490 [13]
Spec.				
Clock(MHz)	24.576	24.576	24.576	16.384
Memory	내장 0.5Mb	외장 4Mb	내장 2Mb	외장 2Mb
MUSICAM	No	Yes	Yes	Yes
Outer Decoding	No	No	No	No
Technology	0.5 μ m	0.35 μ m	0.35 μ m	NA
Power Consumption	>600mW	860mW	750mW	600mW

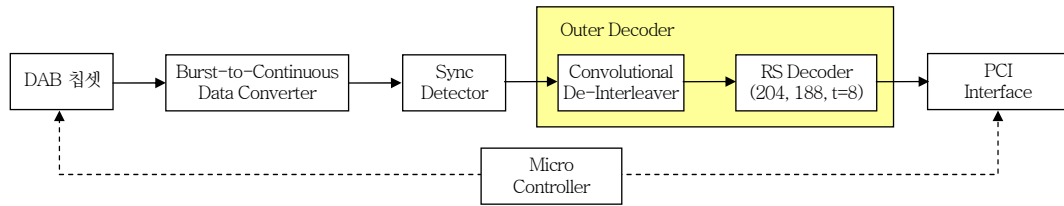
EUREKA-147 baseband 프로세서에는 time 인터리빙을 위해 384ms에 해당하는 데이터를 시간적으로 인터리빙 한다. 이러한 동작을 위해 메모리 소자가 필요하게 되며 EUREKA-147 시스템의 모든 채널의 데이터를 동시에 인터리빙 하기 위해서는 약 3~4Mbit의 (Viterbi decoder의 soft-decision을 위한 metric의 bit width에 따라 차이는 있으나 3~4bit soft decision을 가정하면) 메모리 용량이 필요하게 되며 이러한 메모리는 baseband 프로세서와 동일한 실리콘 die에 포함시키기에 문제가

있으므로 패키징 과정에서 메모리 웨이퍼 die를 적층(stacking)하여 동일 패키지에 포함시키는 방법을 사용하고 있다.

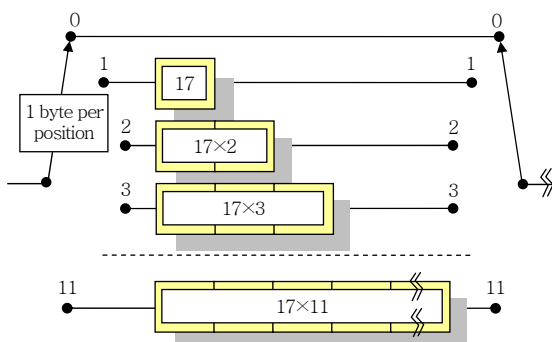
또한 멀티미디어 프로세서와의 통합을 고려한다면 멀티미디어 프로세서에서 사용하는 메모리와의 통합을 고려하여야 할 것이다. 또한 이러한 경우 EUREKA-147 시스템의 MUSICAM에 대한 디코딩 동작을 T-DMB 멀티미디어 프로세서에서 담당하도록 하는 것이 효과적이며 실제로 baseband 프로세서와 멀티미디어 칩이 통합된 칩일 경우 MUSICAM 디코딩은 멀티미디어 칩에서 수행하도록 최근 칩들이 개발되고 있다.

다. Outer Decoder

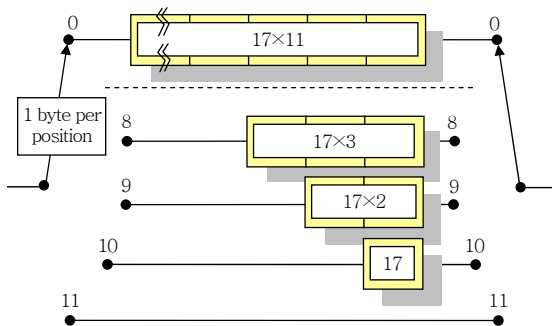
Outer Decoder는 EUREKA-147 시스템에서 멀티미디어 송수신에 필요한 데이터의 BER 성능을 향상시키기 위해 도입된 오류 정정 시스템으로서 Convolutional Interleaver와 Reed-Solomon Decoder(204, 188)를 사용한다. EUREKA-147에는 Convolution Encoder와 Viterbi Decoder가 사용되고 있지만 EUREKA-147 시스템 자체가 10^{-4} 정도의 BER 요구사항을 가지는 MUSICAM과 같은



(그림 10) T-DMB Outer Decoder 구조



(그림 11) Convolutional Interleaver 구조



(그림 12) Convolutional De-Interleaver 구조

정도의 데이터 송수신에 적합하게 설계 되었으므로 10^{-6} 정도의 BER 성능을 요구하는 멀티미디어 시스템에 곧바로 사용될 수 없으므로 추가적인 오류 정정 시스템이 도입되었다.

(그림 10)은 EUREKA-147 baseband 프로세서와 Outer Decoder 구조를 보여준다. EUREKA-147 baseband 프로세서에서 출력되는 데이터는 수신된 모든 데이터를 포함하거나 선택된 서브채널만을 포함할 수도 있다. 그렇지만 Outer Decoder는

선택된 서브채널의 데이터에 대해서만 디코딩을 수행하므로 Outer Decoder 앞 단에서 원하는 서브채널 데이터를 추출하는 처리가 선행되어야 한다. 또한 MPEG-2 TS 패킷 204byte의 첫번째 sync byte(0x47)를 찾아서 Outer Decoder에 sync 신호와 함께 전달해 주어야 한다.

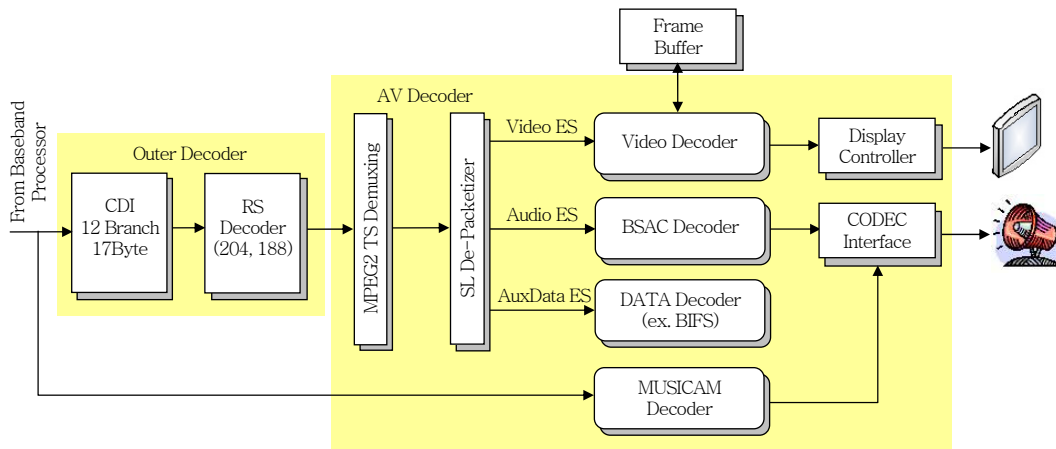
Convolutional 디인터리빙은 DVB-T 표준을 따른다[14]. Convolutional 디인터리빙은 outer interleaver로서 바이트 단위로 동작하며, (그림 11)의 Convolutional 인터리빙과 대칭을 이루는 구조를 가지고 있고 (그림 12)와 같다. 디인터리빙의 동기는 첫번째로 인식된 동기 바이트를 디인터리빙의 '0' 브랜치에 할당함으로써 이루어진다.

3. 멀티미디어 프로세서 칩 설계 기술

T-DMB 시스템에 포함되어 있는 멀티미디어 관련 표준은 MPEG4 Part10 AVC/H.264[15]에 의한 영상과 BSAC 표준[16]에 의한 오디오 규격이다(그림 13) 참조).

T-DMB 시스템에서 baseband 프로세서에 의해 처리된 데이터는 MPEG2 TS 규격에 맞는 바이트(byte) 스트림 형태로 멀티미디어 프로세서에 전달되며 이것을 처리하기 위해서는 멀티미디어 프로세서는 크게 다음과 같은 요소 기술을 포함하고 있어야 한다.

- TS Demuxing 기술
- H.264 Decoding 기술
- BSAC Decoding 기술
- Object Synchronization 기술



(그림 13) T-DMB 멀티미디어 프로세서 블록도

가. TS Demuxing 기술

수신된 TS 스트림은 해석되어서 NAL 유닛이 추출되며 이로부터 SL 패킷을 추출하여 각각의 오디오 및 비디오 ES로 분류되게 된다. 이때 MUSICAM은 Outer Decoder가 적용되지 않으므로 EUREKA-147 baseband 프로세서의 출력을 받아 바로 디코딩을 수행하면 될 것이다.

이러한 비트스트림을 처리하여 규격 상의 파라미터 값을 추출하고 각각의 ES로 분리하게 H.264 디코더나 BSAC 디코더에 비트스트림을 전달하는 동작은 하드웨어로 구현하기 보다는 소프트웨어로 구현하는 것이 효율적이므로 대부분의 T-DMB 멀티미디어 프로세서는 내부에 소프트웨어의 수행을 위해 RISC 또는 DSP를 내장하여 TS Demuxing 기능을 수행한다.

나. H.264 Decoding

H.264 표준은 ITU-T H.264 혹은 ISO/IEC MPEG4 Part-10의 이름으로 알려져 있으며 종래의 영상 코덱에 비해 뛰어난 압축률과 네트워크를 통한 전송에 필요한 기능들을 갖춘 점이 큰 특징이라고 할 수 있다.

H.264는 baseline, main, extended 프로파일로 구성되어 있는데 T-DMB는 이 중 baseline 프로파

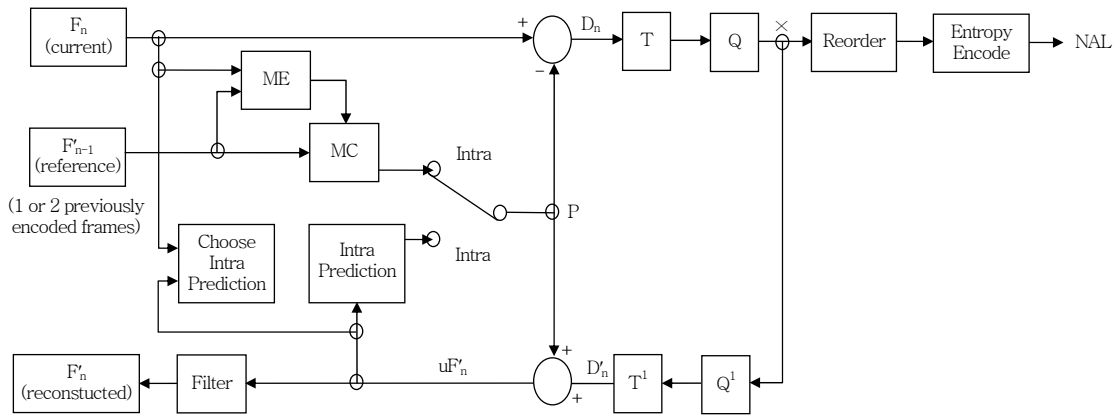
일을 만족하도록 하며 CIF(352×288)/QCIF/QVGA/WDF 크기의 화면에서 초당 30fps를 만족하도록 규정하고 있다[3]. 또한 단말기 구현의 효율성을 위해 ASO, Bidirectional Prediction, Redundant Coded Picture, Slice Group, FMO의 기술은 사용하지 않도록 규정되어 있다.

H.264 encoder의 블록도가 (그림 14)에 나타나 있다. H.264에는 다음과 같은 기술 요소들이 포함되어 있다.

- Motion Estimation
- Motion Compenstation
- Motion Prediction(Intra/Inter)
- Transform Coding
- Quantization
- Entropy Coding
- Deblocking Filter

H.264 Decoder는 TS demuxing 블록에서 출력되는 H.264 비디오 ES 스트림을 이용하여 비디오 디코딩 동작을 수행한다.

저전력화를 위해 일반적으로 각각의 주요 기능 블록들은 하드웨어 엔진으로 구현되고 이들 하드웨어 블록들의 컨트롤은 RISC 프로세서를 추가하여 소프트웨어로 컨트롤하는 것이 근래 일반적인 추세라고 할 수 있다. 또한 (그림 14)의 각각의 블록에서



(그림 14) H.264 Encoder 블록도

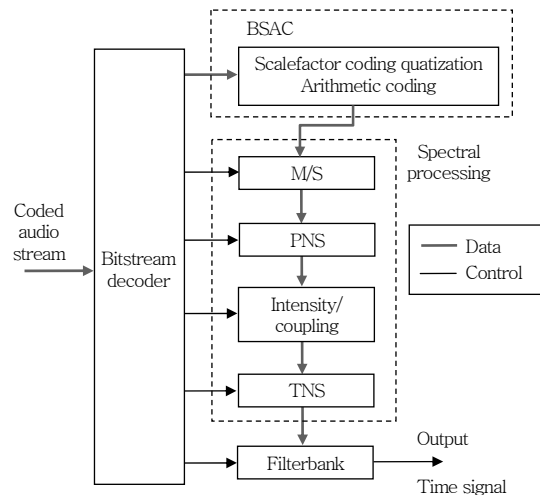
처리된 중간결과들을 저장하기 위해 대용량 및 고속의 프레임 버퍼가 필요하게 되며 SDRAM 또는 DDR 메모리가 사용되고 있다.

LCD 컨트롤러는 H.264 디코더 칩에 내장된 경우가 대부분이며 이러한 경우 화면 표시를 위한 OSD 기능과 여러 종류의 화면에 표시하기 위한 scaling 기능 및 flip/rotation 기능, 그리고 외부 디스플레이 장치 연결을 위한 NTSC/PAL 변환기 등이 칩의 설계에 고려되어 필요한 경우 장착이 되고 있다.

다. BSAC 오디오 디코딩

TS Demuxing으로 분리된 오디오 ES 스트림은 일반적으로 프레임 버퍼 등에 저장된 후, DSP에서 오디오 ES 데이터를 요청하여 AU 단위로 오디오 스트림을 불러와 디코딩을 수행한다. AU 단위의 스트림은 44.1kHz 또는 48kHz 샘플링된 오디오 데이터이며 디코딩된 오디오 데이터는 I2S 시리얼 포맷으로 외부의 오디오 코덱으로 전달된다. 오디오 코덱 칩은 대부분 외부에 장착이 되며 대부분의 오디오 코덱 칩은 I2S와 같거나 혹은 이와 유사한 직렬 인터페이스를 사용한다.

(그림 15)는 BSAC 오디오 디코딩 알고리즘 순서를 나타낸다[15]. 코드화된 오디오 스트림을 프레임 버퍼를 통해 bitstream decoder에서 받아들여



(그림 15) T-DMB BSAC 오디오 디코딩 흐름도

DSP의 X 또는 Y 메모리에 저장하고, scalefactor 코딩, De-Quantization을 수행한다. M/S는 음향적인 마스킹 레벨로서 제어하는 스테레오 오디오의 품질을 개선하며 MS 기법으로 압축률을 높일 수 있다. PNS는 매우 낮은 비트율에서 적용을 하며 주파수 성분은 랜덤 넘버 생성기를 이용하여 재생하고, 스케일 이차대역에 대한 에너지 크기만 전달하는 블록이다.

IS 블록은 채널 쌍에서 두 채널 사이의 오디오 품질을 증가시키고 스테레오폰과 같은 경우의 신호에는 비트율을 줄이기 위해 사용된다. TNS 블록은 각

각의 변환 윈도 내에서 양자화 손실의 일시적인 형태를 제어하는 데 사용된다.

라. Object Synchronization

T-DMB 수신 칩에서 object synchronization 기술은 멀티미디어 영상의 립싱크 등과 같이 MPEG4 규격의 오브젝트들의 동기를 위한 것으로 MPEG2 TS 스트림의 PCR 정보와 MPEG4 SL 패킷의 OCR 및 CTS 등의 파라미터가 사용된다.

각각의 전송 주기는 PCR은 100ms 이내이며 OCR, CTS는 각각 700ms 이내이다. 이러한 정보를 이용하여 수신 칩에서는 오브젝트들의 동기를 맞추어 주어야 한다.

마. Implementation

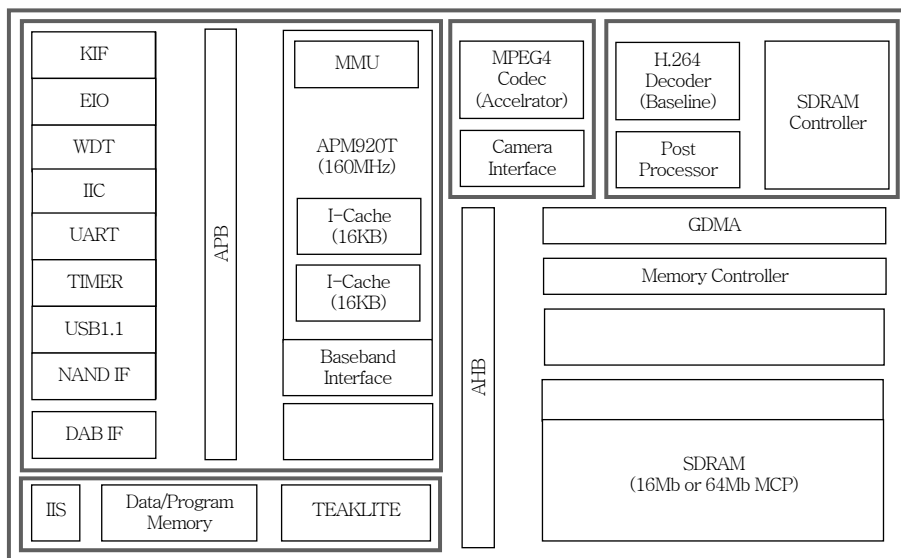
T-DMB 멀티미디어 기술을 구현하는 방법으로 크게 DSP와 같은 고 성능 프로세서 기반의 소프트웨어 디코딩 기법과 최적화된 하드웨어 구현 방법이 있을 수 있으며 이 두 가지 방법의 혼합된 형태 또한 가능하다.

최근 대부분의 T-DMB 멀티미디어 프로세서 칩

은 위 두 가지 방식의 혼합된 형태를 취하고 있다. (그림 16)에는 C&S Tech사의 NEPTUNE II 프로세서의 블록도가 나타나 있다. 이 칩은 160MHz 동작의 ARM920T 코어와 27MHz 동작의 하드웨어 H.264 디코더가 포함되어 있다.

T-DMB 칩이 모두 하나의 칩으로 통일되어 휴대폰 등의 단말기에 포함되게 되면 멀티미디어 프로세서가 휴대폰 시스템의 메인 칩과 T-DMB 칩과의 인터페이스에 대한 작업을 처리하게 될 가능성이 많은데 이는 RF, ADC, baseband 프로세서는 외부의 제어 없이도 초기 세팅에 의해 독자적으로 동작이 가능하여 별다른 컨트롤러 칩을 내장하지 않는 경우가 최근의 칩들의 경향이므로 단말기에서 다른 칩들과 T-DMB 칩 사이의 통신 역할을 수행할 수 있는 것은 멀티미디어 칩에 속한 RISC 또는 DSP 칩이 될 가능성이 높다. 그러므로 칩의 인터페이스를 설계할 시에는 목표로 하는 응용 단말기의 구조에 대해 미리 고려할 필요가 반드시 있으며 최근의 대부분의 칩들은 가장 단순한 Async-SRAM과 같은 인터페이스를 대부분 가지고 있다.

시스템 디자이너의 멀티미디어 칩 선택 기준은 얼마나 작은 크기로 얼마나 적은 소비 전력을 가지



(그림 16) C&S Technology Neptune 블록도

는가 하는 점 (사양에 대한 기준은 당연히 만족해야 한다), 그리고 얼마나 손쉽게 단말기 상의 다른 부품들과 쉽게 연결되어 안정적이고 효율적으로 동작하는가 하는 점일 것이다.

IV. 칩 개발현황 및 향후 과제

지금까지 T-DMB 수신 칩의 기술과 최신 동향에 대해서 살펴 보았다. T-DMB 수신 칩 기술은 앞에서 살펴 본 바와 같이 크게 RF 수신 칩, ADC 칩, baseband 프로세서 칩, 멀티미디어 프로세서 칩에 대한 기술로 정리해 볼 수 있을 것이다.

RF 수신 칩 기술은 당분간은 Low-IF 방식의 칩들이 개발될 것이며 현재 Direct Conversion 방식에 대한 연구가 활발히 이루어지고 있으므로 향후에는 Direct Conversion 방식 또한 각광을 받을 것으로 전망된다. 이미 ETRI, 인티그런트에서 Low-IF 방식의 RF 칩의 개발 완료를 발표하였다.

ADC 칩은 특별한 기술적 이슈보다는 저전력화와 소형화가 T-DMB를 위한 칩 설계 기술의 주 관심이 될 것이며 ETRI에서는 2004년 10mW급의 소비 전력을 가지는 ADC 칩을 개발하여 기업체를 위한 기술이전 작업에 착수한 상태이다.

T-DMB 칩은 휴대 단말기를 목표로 하는 만큼 소형화/저전력화가 필수적이며 이를 위해 최근에는 RF, ADC, baseband, 멀티미디어 칩들의 통합이 활발히 진행중에 있다.

Baseband 프로세서와 멀티미디어 프로세서는 이제는 따로 설계되는 경우는 거의 없을 것이며 디지털 칩으로서 거의 대부분 함께 통합설계 될 것으로 생각된다. 이렇게 하여 MUSICAM 디코더의 멀티미디어 프로세서에서의 처리와 인터리빙에 필요한 메모리, 오디오/비디오 디코딩에 필요한 프레임 메모리 등의 통합을 통하여 더욱 효율적인 칩의 설계가 가능할 것이다.

넥실리온에서는 0.13 μ m 공정을 사용하여 소비 전력을 수십 mW 급으로 낮춘 baseband 및 멀티미디어 통합 칩을 발표하였으며[11], 아이앤씨 테크

놀로지는 Super Heterodyne 방식 RF 및 baseband 칩을 통합한 “StarDMB2030”[17]을 발표하였다.

최근의 휴대폰과 같은 컨버전스 제품에 적용하기 위해서는 더욱 경쟁력 있는 칩의 개발이 필요하며 이러한 요구를 충족시키기 위해 RF, ADC, baseband, 멀티미디어의 모든 칩의 통합이 T-DMB 수신 칩의 개발에 있어 필수적인 사안이 될 것이다. 이를 위해 ETRI에서는 RF, ADC, baseband, 멀티미디어 칩을 모두 통합한 칩을 개발중이며 2005년 말에 선보일 예정이다.

T-DMB가 성공하기 위해서는 이러한 저전력 소형화 칩을 만들기 위한 노력이 매우 중요하다고 할 수 있으며 이외에도 Band-III라는 주파수 대역으로 인해 현재의 휴대폰과 같은 소형 단말기에 비해 어쩔 수 없이 상당히 긴 길이를 가지는 안테나 문제도 시급히 해결되어야 할 과제로 남아 있다.

약어 정리

ADC	Analog-to-Digital Converter
ASO	Arbitrary Slice Order
AU	Access Unit
AVC	Advanced Video Coding
BPF	Band Pass Filter
BSAC	Bit Sliced Arithmetic Coding
COFDM	Coded Orthogonal Frequency Division Multiplexing
DMB	Digital Multimedia Broadcasting
DQPSK	Differential Quadrature Phase Shift Keying
EEP	Equal Error Protection
ES	Elementary Stream
ETSI	European Telecommunications Standards Institute
FMO	Flexible Macro block Ordering
IF	Intermediate Frequency
IS	Intensity Stereo
LO	Local Oscillator
M/S	Mid/Side
NTSC	National Television Systems Committee

PAL	Phase Alternation Line System
PNS	Perceptual Noise Substitution
RCPC	Rate Compatible Punctured Code
SDR	Software Defined Radio
SFN	Single Frequency Network
SL	Sync Layer
SoC	System On Chip
TNS	Temporal Noise Shaping
TS	Transport Stream
UEP	Unequal Error Protection
UHF	Ultra High Frequency
VHF	Very High Frequency

참 고 문 헌

- [1] Wolfgang Hoeg and Thomas Lauterbach "Digital Audio Broadcasting Principles and Applications," ISBN 0 471 85894 3, 2001.
- [2] ETSI EN 300 401 v1.3.3, Radio Broadcasting Systems; Digital Audio Broadcasting to Mobile, Portable and Fixed Receivers, 2001. 5.
- [3] TTAS.KO-07.0026 초단파 디지털라디오방송(지상파 DMB) 비디오 송수신 정합표준, 2003.
- [4] ATMEL Application Note, "DAB Tuner with U2730B and U2731B," 2000.
- [5] Jon Strange and Doug Grant "직접변환 아키텍처 실현 위해 해결해야 할 문제들," 전자엔지니어, Jan. 16-31, 2003.
- [6] 인티그런트, <http://www.integrant.biz>
- [7] PHILIPS SAA3500H datasheet, "Digital Audio Broadcast Channel Decoder," 2000. 6. 14.
- [8] ATMEL U2739M-B datasheet, "DAB One-Chip Channel-and Source Decoder," 2001.
- [9] Richard Van Nee, Ramjee Prasad, and 조용수 역, "무선 멀티미디어 통신을 위한 OFDM 기초," ISBN 89 7163 146 5 93560, 2000.
- [10] Richard Van Nee and Ramjee Prasad, OFDM for Wireless Multimedia Communications, 2000.
- [11] Nexillion <http://www.nexillion.com>
- [12] PnpNetwork, <http://www.pnpnetwork.com>
- [13] Hitachi Semiconductor, "SH7490 DAB Digital Base-band Decoder," 18 Mar. 1999.
- [14] "ETSI EN 300 744," Digital Video Broadcasting - Terrestrial, 2001.
- [15] ISO/IEC 14496-10 Advanced Video Coding, 2003.
- [16] ISO/IEC 14496-3 Coding of Audio-Visual Objects - Part 3: Audio-Second Edition, 2003.
- [17] I&Ctechnology, <http://www.inctech.co.kr>