

고려대학교 반도체기술연구소(<http://scr.korea.ac.kr>, 02-3290-4274)

고려대학교 반도체기술연구소는 1996년 4월 반도체 관련 고급기술 인력의 효율적인 양성과 반도체 관련 여러 분야의 협동 연구를 통한 국내 반도체 산업 기술 발전에 이바지함을 목적으로 설립되었다. 연구소 참여 연구실의 연구 분야로는 반도체 회로설계 기술, 통신용 광/초고속파 소자 및 광/초고속파 시스템, 실리콘 및 화합물 반도체소자, 신소재·재료 및 새로운 응용기술개발, 나노디바이스, 고성능 고주파수 디바이스, 프로세서 및 시스템 소프트웨어 등이 있다. 앞으로는 특성화된 연구소만이 그 능력을 발휘하고 인정받을 수 있다고 본다. 이에 반도체기술연구소에서는 공동 연구의 활성화를 위해 정부 및 각 산업체와의 기술연구 및 공동연구를 활성화하여 다양한 학문분야의 상호교류를 통한 학제간 연구의 활성화 기업과의 연구교류를 통하여 국제협동연구의 활성화를 도모하고 있다. 중소기업과 연계된 산학 연구 활성화를 목적으로 교내 입주회사 및 창업지원센터, 그리고 중소기업들을 위한 연구 및 지원 프로그램 개발과 제도화 추진함으로써 상호 연계된 사업을 추진하며 여기서 도출된 결과로 특허 및 상품화를 해나갈 계획이다. 또한 연구 분야의 특성상 연구기자재 확충에 힘쓰며 공동사용 기자재를 중심으로 필요한 연구기자재를 확보하는데 심혈을 기울이고 있다.

ASIC 연구실 (김수원 교수, <http://asic.korea.ac.kr>, 02-923-2081)

고려대학교 ASIC Design Laboratory는 1988년부터 현재까지 총 22명의 박사 졸업생과 74명의 석사 졸업생을 배출하였으며, 현재 10명의 박사과정 재학생들과 14명의 석사과정 재학생들이 우리나라의 반도체 회로 설계 분야를 세계적인 수준으로 도약시키기 위해서 끊임없는 노력을 기울이고 있다. 본 연구실은 transceiver 회로 설계와 analog and mixed Signal 회로 설계에 관한 연구를 중점적으로 진행하고 있다. 특히, transceiver 회로 설계에 관한 연구는 high speed serial data link용 10Gb/s transceiver 설계, digital audio용 optical transceiver 설계, Phase Locked Loop(PLL), Delay Locked Loop(DLL) 설계, Clock and Data Recovery(CDR) 설계로 세분화되어 활발히 진행되고 있다. 한편, analog and mixed signal 회로 설계에 관한 연구는 저전력 Analog-to-Digital Converter(ADC) 설계, audio용 Digital-to-Analog

Converter(DAC) 설계, DRAM용 Analog Circuits 설계, 의료기기용 Ultra Low Power Analog Circuits 설계를 중심으로 진행되고 있다. 본 연구실은 특화된 연구 분야를 집중 육성하고 체계적인 교육 시스템을 구축하여, 향후 5년 이내에 특정 연구 분야에서 얻어진 권위 있는 업적 성취를 기반으로 세계적인 수준의 연구실로 도약할 것이다.

ULSI 연구실 (김석기 교수, <http://ulsi.korea.ac.kr>, 02-927-2398)

2000년, IC(Integrated Circuit)의 발명자인 Jack Kilby는 순수 학문 분야가 아니었음에도 불구하고 Nobel Prize를 받았다. 이는 곧, IC의 개발이 산업 전반에 걸쳐 매우 커다란 영향을 미쳤다는 것을 뜻한다. ULSI(Ultra Large Scale Integration) 연구실은 circuit과 system들의 최적화된 design을 이뤄내는데 그 역점을 두고 있다. ULSI 연구실은 AT&T, Honeywell, Hughes, Samsung Electronics를 거쳐 현재 고려대학교 교수로 재직하고 계신 김석기 지도교수님에 의해 1996년에 설립되었다. Samsung Electronics, National Semiconductor, Hynix Semiconductor, IT-SoC 등 여러 회사 및 기관의 프로젝트를 통해서 ULSI 연구실은 ASIC(Application specific Integrated Circuit)과 SoC(System On a Chip) 분야의 design에서 주목할 만한 성과를 거두고 있다. ULSI 연구실은 크게 SoC1, SoC2, SoC3의 세 team으로 나눌 수 있다. SoC1 team은 Camera Processor, MDDI(Mobile Display Digital Interface), H.264 등의 digital system들을 연구하고 있으며, SoC2 team은 ADC, DAC 등의 Data Converter를 연구하고 있다. SoC3 team은 LCD(Liquid Crystal Display), PLC(Power Line Communication), PLL 및 DLL(Phase/Delay Locked Loop) 등을 연구하고 있다. 현재까지 6명의 박사과 51명의 석사를 배출하였으며, 이들은 Samsung, LG, Hynix와 같은 굴지의 기업들에서 자신들의 역량을 펼치고 있다. 현재 11명의 박사과 13명의 석사 과정을 이수하고 있는 학생들이 있으며, 한 주 한 번씩의 정기 meeting과, 봉사활동, 야외활동, 선배들과의 정기적인 만남 등을 통해 학업뿐만이 아닌 졸업 후 사회 구성원으로 나아가기 준비도 철저히 하고 있다.

Advanced Integrated System 연구실 (김철우 교수, <http://kilby.korea.ac.kr>, 02-3290-3797)

집적시스템 연구실(Advanced Integrated System

Lab.)은 고급 반도체 설계 인력 양성 및 첨단 기술 선도를 목표로 2002년에 만들어 졌다. 짧은 기간임에도 불구하고 15건의 해외 학회 논문과 13건의 해외 저널 논문, 그리고 8건의 해외 특허와 6건의 국내 특허를 보유하는 등 놀라운 성과를 기록하고 있다. 주된 연구 분야로는 mixed-mode IC와 차세대 반도체, 그리고 저전력 SoC 등이 있으며, 세부적으로는 저전력 PLL/DLL 구조 분석 및 설계, 무선통신용 마이크로프로세서 코어 설계, 10Gbps Transceiver (SERDES), 자동차 MCU용 ADC 개발, 고속 메모리용 I/O 등에 대한 연구를 삼성전자와 Hynix, System 2010, ITRC 등의 지원을 받으며 진행하고 있다. 집적시스템 연구실은 전국에서 회로 설계하는 연구실로는 유일하게 과기부에서 주관하는 젊은 과학자 자원 프로그램에 선정된 연구실이다. 대학원생 모두가 교수님과 함께 의욕적으로 연구 활동을 하고 있으며, 졸업 후 회사나 연구소 등에서 훌륭한 연구 및 개발을 할 수 있도록 역량을 키워나가고 있다.

Compiler and Advanced Computer System 연구실 (김선욱 교수, <http://compiler.korea.ac.kr>, 02-3290-3794)

컴파일러 및 고성능 컴퓨터 연구실은 다른 연구실과는 다르게 시스템 소프트웨어인 컴파일러를 기반으로 한 SoC 및 프로세서 설계, DSP 컴파일러 개발 등에 관한 연구를 수행하고 있다. 컴파일러 연구실은 2002년에 설립되었으며 박사과정 2명, 석박사통합과정 6명, 석사과정 1명의 학생들이 연구에 참여하고 있다. 컴파일러는 기본적으로 개발하고자 하는 프로그램을 분석할 수 있는 도구이기 때문에 최적화 설계하는데 큰 성과를 얻을 수 있다. 주 연구 분야로는 자바 언어를 이용한 Java-to-C 언어 번역기, JIT 컴파일러, JVM 개발, Java Processor 개발, Java 기반의 Reconfigurable Processor를 위한 컴파일러 등의 연구를 수행하였으며, 그 밖에 자동차용 ASIP(Application Specific Instruction-set Processor) 연구, 10Gbps 통신을 위한 SDP(Socket Direct Protocol) Processor 연구, DSP 컴파일러 개발 및 최적화, 디지털 필터 설계 등의 연구를 수행하고 있다. 또한 근래에는 다른 SoC 관련 연구실과 함께 저전력 컴파일러 및 프로세서 구조 연구, 휴대폰용 RFID Baseband Modem Processor 개발에 심혈을 기울이고 있다. Ⓛ

OCP-IP

(Open Core Protocol International Partnership)

OCP-IP(Open Core Protocol International Partnership)는 시스템 수준의 통합 요건을 포괄적으로 충족하는 최초의 완벽 지원/공개 라이선스/코어 중심 프로토콜을 제공하는 비영리 단체이다. OCP-IP는 2001년 12월에 가상 구성요소를 신속히 생성·통합할 수 있도록 하는 소켓 표준으로 OCP(Open Core Protocol)를 보급하고 지원하기 위해 설립되었으며, IP 코어의 재사용성을 높여주고, 설계 시간과 위험을 줄여주고, SoC 설계를 위한 제조비용을 절감시켜준다.

OCP는 설계자들이 특정한 버스 프로토콜이나 설계 구현과 독립적으로 코어를 구축할 수 있게 해준다. 이로써 복수의 SoC 설계에서 OCP 호환 코어의 재사용이 쉬워진다. OCP는 코어 자체를 반복해서 수정할 필요성을 없애 주고, 코어의 자연스러운 인터페이스 기능을 모두 정의하여 검증 및 테스트 벤치를 보존한다. 이들은 따라서 항상 일정하고 보편적으로 이해되는 방식으로 제시된다.

OCP-IP 참여단체

OCP-IP 운영위원회(Governing Steering Committee)에 참여하는 단체는 다음과 같다.

- Nokia, Sonics Inc., STMicroelectronics, Texas Instruments, Toshiba Semiconductor Group

IP 회사, 통합 장치 제조업체, 시스템 회사, 디자인 하우스 등을 비롯한 그룹의 회원 수는 빠른 속도로 100개를 넘어섰다. OCP-IP는 또한 다음을 포함한 다른 업계 표준 단체들과 전략적 제휴를 맺었다.

- ECSI, Si2, OSCI, VSIA

VSIA는 OCP 소켓을 지지하며 OCP-IP는 VSI Alliance의 Adoption Group이다. OCP의 성공은 OCP가 소켓을 정의한 데 따른 결과이다.

OCP의 이점

코어의 재사용 가능성을 극대화하기 위한 솔루션은 잘 구상되고 명시된 코어 중심 프로토콜을 네이티브 코어 인터페이스로 채택할 것을 요구한다. 코어 설계자는 채택된 업계 표준을 선택함으로써 자신의 기업 내에서 자체 개발한 코어에 대한 재사용을 보장할 뿐 아니라 지적 재산 라이선스 계약에 따라 기업 외부에서도 재사용이 가능하도록 할 수 있다. 마지막으로, 제3자 IP를 라이선스하여 자신의 SoC 설계에 통합할 수 있는 능력이 극대화된다. 다

시 말해서, SoC 설계의 민첩성과 더불어 IP를 라이선스 할 경우 설계 솔루션을 신속하게 구현할 수 있는 능력을 얻게 되는 것이다.

간추리자면, 진정한 코어 재사용을 위해서는 설계자가 코어를 SoC에 통합할 때 코어가 반드시 완벽하게 원래의 상태로 유지되어야 한다. 이것은 오직 버스 대역폭, 버스 주파수, 또는 버스 전기 부하의 변화가 코어 수정을 요구하지 않을 때만 가능하다. 다시 말해서, 완벽한 소켓은 코어들을 SoC 인터커넥트 메커니즘의 변동과 변화로부터 격리시킨다.

이러한 소켓의 존재는 프로토콜, 검사기, 모델, 테스트 벤치, 테스트 생성기 등을 위한 지원 툴과 부수적인 개발을 가능케 해준다. 이로써 코어 인터커넥트를 개조하지 않고도 플러그 앤 플레이 모듈성을 제공하는 독립 코어를 개발할 수 있게 된다. 이와 더불어 시스템 설계와 병행한 코어 개발이 가능하여 귀중한 설계 시간이 절약된다.

OCP-IP 회원 혜택

웹사이트 혜택:

- 회원 전용 웹사이트 이용
- 토론 포럼 이용
- 벤더 목록 무료 제공
- IP 및 EDA 제품/설계 서비스 목록 무료 제공
- 이메일 기술 지원

기타 혜택:

- 핫라인 기술 지원
- 산업용 등급 툴 이용
- 모든 회원 제품, 툴, 서비스 무료 제공
- OCP-IP 행사, 작업 그룹, 회원 모임 등에 참석
- EDA/SoC 커뮤니티의 주요 업계 리더들과 제휴할 수 있는 능력
- OCP 증진에 기여하고 초안과 채택된 형식의 스펙에 액세스할 수 있는 능력
- OCP 표준과 산업용 등급 검사기 및 소프트웨어 툴에 관한 교육 자료 및 설명서 무료 제공

회원 신청서와 OCP 스펙은 www.ocpip.org에서 구할 수 있다. 