

A Study for DPDT Switch Design with Defected Ground Structure

安加藍* · 鄭明燮** · 朴准奭† · 林在鳳** · 曹洪九***
 (Ka-Ram An · Myeung-Sub Jeoung · Jun-Seok Park · Jae-Bong Lim · Hong-Goo Cho)

Abstract - In this paper a DPDT(Double-Pole Double Through) switch with defected ground structure(DGS) is proposed. The equivalent circuit for the proposed switch structure is derived according to based on equivalent circuit of proposed DGS unit structure. The equivalent circuit parameters of DGS unit are extracted by using the circuit analysis method. The on/off operation of the proposed switch is obtained by varying the capacitance of the varactor diode at the defected ground plane. In the case of ON state, the insertion loss of the fabricated DPDT was shown under 1dB. And in OFF state, we found the rejection characteristic over 20dB at the designed frequency 2.45GHz. The experimental results show excellent insertion loss at on state and isolation at off state.

Key Words : DPDT, Switch, DGS, Antiresonance Frequency, Low Pass Filter

1. 서 론

최근 접지면에 식각된 패턴을 주기적으로 배열 한 PBG(Photonic Band Gap) 구조가 마이크로파와 밀리미터파 대역에서의 소자 응용을 위해 많은 연구가 진행되고 있다.^{[1]-[3]} 또한 접지면에 식각된 패턴의 주기적인 배열 없이 단지 하나 또는 몇 개의 결함(Defect)으로 이루어진 구조인 DGS(Defected Ground Structure)를 이용한 위상 변환기, 필터, 전력분배기 등의 소자응용도 연구 되어지고 있다.^{[4]-[6]}

본 논문에서는 DGS를 이용한 WLAN(Wireless Local Area Network)용 스위치를 연구하였다. 일반적으로 전기적 스위치들은 스위치를 구성하는 주 전송선로에 다이오드와 같은 전기적 소자를 직접 삽입함으로써 구성되고, 이러한 전기적 스위치들은 작은 치수와 시스템을 구성하는 다양한 부품과의 회로적 결합의 용이성으로 인하여 무선 통신 분야에서 광범위하게 사용되고 있다. 그러나 이러한 반도체 소자를 이용한 스위치들은 높은 삽입 손실과 낮은 전력비를 갖는 단점이 있다. 삽입손실 특성과 전력비를 개선하기 위해 흔히 기계적인 스위치들이 사용되어지나, 이러한 구조 역시 비교적 긴 스위칭 시간을 요구하는 단점이 있다. 본 논문에서는 낮은 삽입손실 구현과 전력비 개선을 위해 DGS를 이용한 스위치 구조를 제안 하였다. 제안된 DGS 스위치의 동작특성을

설명하고, 회로 시뮬레이션과 전자장 시뮬레이션을 통하여 설계하였다. 이 논문에서는 비랙터 다이오드를 사용하여 DGS 구조의 접지면의 커패시턴스 값을 변화시켜서 스위칭 작용을 하도록 설계함으로써 수신과 송신을 분할 방식으로 사용되는 DPDT(Double Pole Double Through) 스위치를 설계하고 구현 하였다.

2. 본 론

2.1 단위 DGS 구조

그림 1은 본 논문에서 스위치 구현을 위하여 접지면에 식각된 단위 DGS 구조의 모양을 나타냈다.

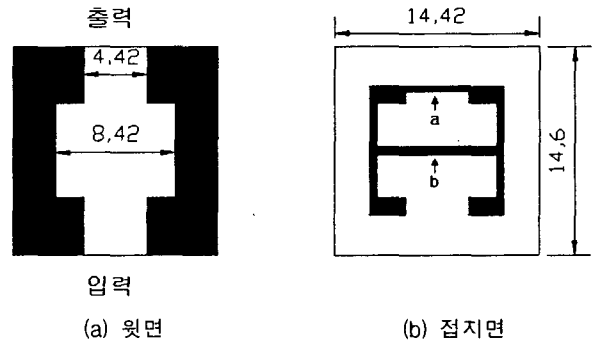


그림 1. 제안된 단위 DGS의 윗면(왼)과 접지면(오)
 Fig 1. Proposed unit DGS lattice (a) Bottom (b) Defected Ground

그림1 (a)에서 패턴은 마이크로 스트립 전송선로이며 선로의 폭은 특성 임피던스 50Ω을 갖는 4.42mm로 구현하였고, 그

† 교신저자, 正 會 員 : 國民大學 電子工學科 副教授 · 工博
 E-mail : jspark@kookmin.ac.kr
 * 學生會員 : 國民大學 電子工學科 碩士課程
 ** 正 會 員 : 國民大學 電子工學科 工博
 *** 正 會 員 : 國民大學 電子工學科 正教授 · 工博
 接受日字 : 2004년 10월 29일
 最終完了 : 2005년 1월 25일

림1 (b)는 접지면을 식각한 구조이다. 제작에 사용된 DGS구조의 치수는 그림1에 나와 있다. 격리도의 개선을 위하여 다단으로 단위 DGS를 연결하였다. 각각의 단위 DGS 구조 사이의 간격은 2mm로 설정하였다. 다단으로 사용한 DGS구조는 전자장 시뮬레이션을 하여 3.93GHz에서 3dB 차단 주파수 특성을 갖도록 설계하였다. 식각면에 위치한 제어소자인 다이오드의 설정 전압의 변화에 따라 커패시턴스를 변화시켜 공진 주파수를 이동시키는 구조로 설계하였다. 여기서 공진 주파수의 이동은 통과대역의 변화를 의미하며, 특정 주파수 대역을 통과시키고 억제하는 작용을 함으로써 스위치의 on/off 특성을 얻을 수 있다. 따라서 버랙터 다이오드의 커패시턴스 변화를 통하여 특정 주파수 대역에서의 스위치 특성을 구현할 수 있다. 제시한 DGS 구조에서 그림1의 (b)에서 b 부분에 삽입된 버랙터 다이오드의 변화에 의해 특정 주파수의 스위치 특성을 얻기 위해서는 그림1의 (b)에서 a 부분에 칩 커패시터를 삽입해야 한다. 이 부분에 칩 커패시터를 삽입함으로써 다이오드가 전압에 따라 커패시턴스 값이 바뀌면서, 공진주파수를 이동시킬 수 있다. 본 논문에서는 높은 Q 특성을 갖는 TEKELEC compositants사의 0.3pF의 커패시턴스 값을 갖는 소자를 사용하였다.

2.2 스위치의 on/off 조건

제안된 DGS 스위치는 외부에서 전압을 조절함으로써 감쇄극의 위치를 변화시키는 구조이다. 제안된 DGS 스위치의 on/off 상태는 감쇄극의 위치의 변화를 이용하여 구현하기 때문에 공진기 형식의 스위치 종류라고 할 수 있다. 공진기 특성을 가지는 전송선로의 on/off 상태를 해석하기 위해서 ABCD 파라미터를 사용하였다. 스위치의 등가회로는 그림 2와 같이 표현된다. 스위치는 2-port 네트워크이고 전송선로와 스위치회로 그리고 다시 전송선로로 종속 연결되어 있다.

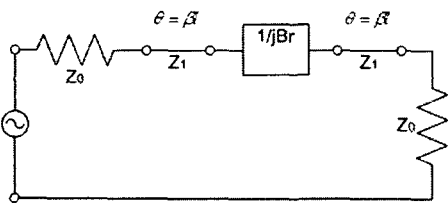


그림 2. 스위치 특성의 등가회로

Fig 2. Equivalent Circuit of switch for deriving on/off conditions

전체 ABCD-파라미터는 식(1)과 같이 전송선로와 DGS 등가회로의 ABCD 행렬의 곱으로부터 얻을 수 있다.

$$\begin{bmatrix} \cos \beta l & jZ_1 \sin \beta l \\ j \sin \beta l / Z_1 & \cos \beta l \end{bmatrix} \cdot \begin{bmatrix} 1 & 1/j\beta r \\ 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} \cos \beta l & jZ_1 \sin \beta l \\ j \sin \beta l / Z_1 & \cos \beta l \end{bmatrix} \quad (1)$$

식 (1)에서 Br은 병렬 LC 공진회로의 서셉턴스 값이고 Z1은 마이크로스트립 전송선로의 특성 임피던스이다. 식(1)로부터 S21은 변환 식에 의해 쉽게 구할 수 있고 분모는 실수부와 허수부로 이루어져 있다.

$$S_{21} = 2(A + BZ_0 + CZ_0 + D) = 2 \left[2 \cos 2\beta l + \frac{\sin 2\beta l}{Z_1 B_r} + jX \right] \quad (2)$$

여기서

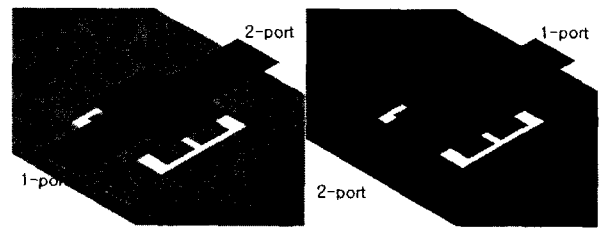
$$X = \left(\frac{Z_1}{Z_0} + \frac{Z_0}{Z_1} \right) \sin 2\beta l - 0.5 \left(\frac{Z_0}{Z_1^2 B_r} + \frac{1}{Z_0 B_r} \right) \cos 2\beta l + 0.5 \left(\frac{Z_0}{Z_1^2 B_r} - \frac{1}{Z_0 B_r} \right) \quad (3)$$

이고, 여기서 Z0은 부하 임피던스이다. 스위치가 on 상태이면 S21의 크기는 1 그리고 스위치가 off 상태이면 0으로 가정할 수 있다.

2.3 DPDT 스위치의 설계와 측정 결과

2.3.1 단위 DGS의 설계

제안된 DGS 구조를 이용한 스위치 구조의 타당성을 보이기 위해 2개 단위 DGS를 연결하고 송신과 수신을 시분할 방식으로 할 수 있는 DPDT 스위치를 설계하였다. 우선 기존의 단위 DGS 공진기의 설계방법을 가지고 저역통과 여파기를 설계하였다.[7] 그림 3의 (a)와 (b)는 각각 신호선과 DGS면을 나타낸 그림이다. 단위 DGS 구조는 EM 시뮬레이션에 의해 전송선로 특성을 해석하였다. 그림 4는 제안된 단위 DGS의 등가회로이다. 제안된 단위 DGS 공진기는 전형적인 L-C 공진회로의 특성이므로, 7-단 체비셰프 저역통과 필터와 등치시킴으로써 등가 L-C 소자 값을 구할 수 있다.



(a) 윗면 (b) 접지면

그림 3. 3차원으로 본 단위 DGS 구조

Fig 3. Three-dimensional view of the proposed DGS unit lattice (a) Top (b) Bottom

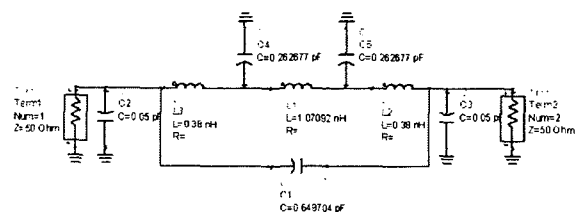


그림 4. 단위 DGS 구조의 등가회로

Fig 4. Equivalent Circuit of the proposed unit DGS circuit

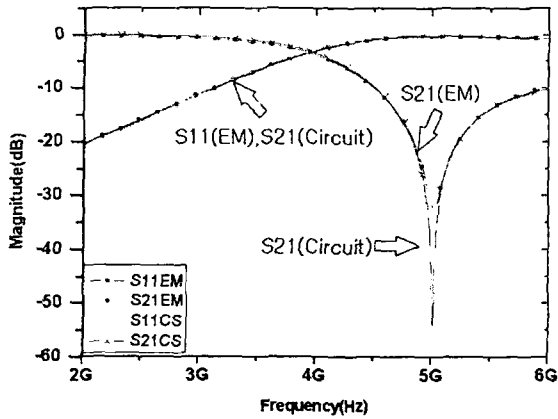


그림 5. 단위 DGS 구조의 EM 시뮬레이션과 회로 시뮬레이션의 결과
 Fig 5. Comparison for the EM and circuit simulation for the unit DGS microstrip

그림 5는 EM 시뮬레이션 결과와 회로 시뮬레이션 결과를 나타낸 그림이다. 5GHz에서 1개의 감쇄극과 3.93GHz에서 3dB 차단 주파수 특성을 나타내었다. DGS 스위치의 off 상태에서의 격리특성은 감쇄극에 의해 나타난다. 그러나 단일 감쇄극으로 off 상태의 대역폭은 그림 5에서 보이듯이 매우 좁다. 그러므로 제안된 DGS 스위치의 특성을 만족시키기 위해서 대역폭을 늘려야 한다.

2.3.2 다단 DGS구조의 설계

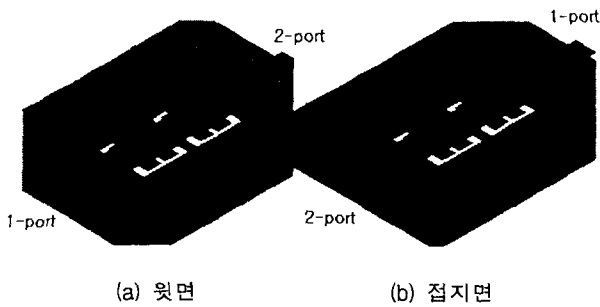


그림 6. 다단 DGS 구조
 Fig 6. Three-dimensional view of the cascaded DGS microstrip (a) Top (b) Bottom

단위 DGS구조는 넓은 격리특성을 가지고 있지 않기 때문에 좀 더 넓은 격리특성을 얻기 위해서 DGS 구조를 다단으로 종속연결 시켰다. 그림 6은 제안된 단위 DGS 구조를 다단으로 종속 연결시킨 레이아웃이다. 단위 DGS 구조들 사이의 간격 T는 stop-band에서 2개의 감쇄극의 주파수 특성을 결정한다. 그림 7은 그림 6에서 보이는 단위 DGS 사이의 간격 T가 1mm, 2mm, 3mm, 4mm, 5mm인 경우에 stop-band의 주파수특성을 나타낸 그림이다. 그림 8은 제안된 단위 DGS 구조를 다단으로 종속 연결시킨 그림 6과 같은 DGS 구조의 등가회로이다. 그림 8에서 가운데에 있는 LC 직렬 공진기는 그림 6의 단위 DGS 구조를 2개를 종속 연결시켜서

나타나는 2개의 감쇄극 주파수 특성을 해석하기 위해 적용한 회로이다. 그림 9는 DPDT 스위치의 EM 시뮬레이션과 회로 시뮬레이션 결과를 비교한 그래프이다. 3.7GHz와 4.8GHz 부근의 2개의 감쇄극과 3.3GHz에서 3dB 차단 주파수 특성을 나타낸다.

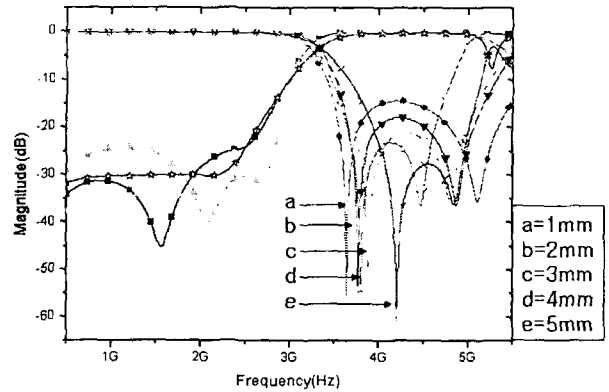


그림 7. 단위 DGS 구조 사이의 거리에 따른 주파수 특성
 Fig 7. Frequency Characteristics of different spacing between the unit DGS microstrips

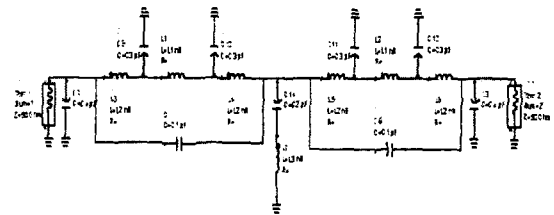


그림 8. 다단 DGS 구조의 등가회로
 Fig 8. Equivalent Circuit of the cascaded DGS circuit

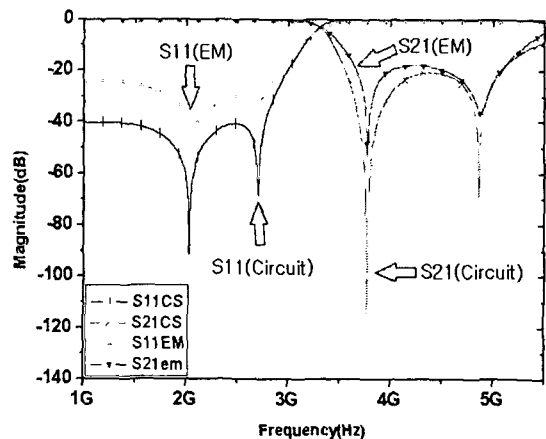


그림 9. 다단 DGS 구조의 EM 시뮬레이션과 회로 시뮬레이션의 결과
 Fig 9. Comparison of the EM and circuit Simulations for on/off-states operation of DPDT switch

2.3.3 DPDT 스위치의 설계 및 제작

버랙터 다이오드를 이용하여 DGS DPDT RF 스위치를 설계하였다.^[8] 단위 DGS 구조를 종속연결 시킨 구조와 접지면에 외부 전압을 조절하기 위한 회로가 있다. 설계와 제작을 위한 기판정보는 유전상수가 2.5이고, 두께는 62mil인 Neltec사의 N9250을 사용하여 설계하고 제작하였다. 그림 10은 DGS 선로가 종속 연결된 DPDT 스위치를 나타낸다. 그림 11은 DPDT 스위치의 등가회로를 나타낸다. 2-port 등가회로 모델을 사용한 버랙터 다이오드는 그림 11에서 보이듯이 DPDT 스위치의 등가회로에 적용하였다.

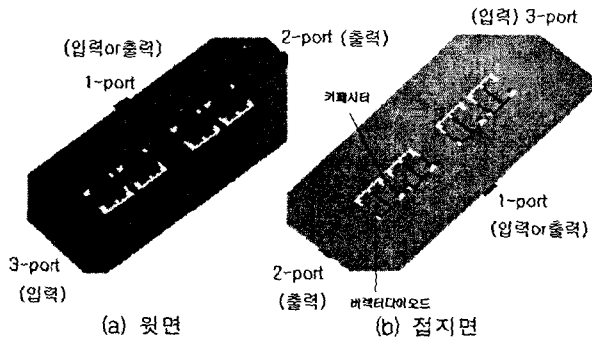


그림 10. 제안된 DGS구조를 이용한 DPDT Switch의 레이아웃
 Fig 10. The Proposed Switch by using DGS (a) Bottom (b) Ground

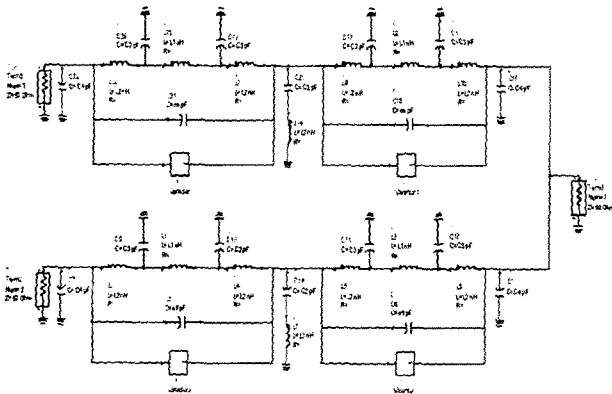


그림 11. 제안된 DPDT 스위치의 등가회로
 Fig 11. Equivalent circuit of the proposed DPDT switch

1-포트에서 2-포트로 신호를 송신하기 위해서는 1-포트와 2-포트 사이는 ON 상태에 있어야 하며, 그 순간 1-포트와 3-포트는 OFF 상태에 있어야 한다. 그러므로 1-포트와 2-포트 사이의 DGS구조에 있는 2개의 버랙터 다이오드는 각각 약 1.4pF의 커패시터 값을 가지고, 1-포트와 3-포트 사이의 DGS 구조에 있는 2개의 버랙터 다이오드는 각각 약 40pF의 커패시터 값을 가진다. 반대로 1-포트에서 3-포트로 신호를 수신하기 위해서는 1-포트와 2-포트 사이는 OFF 상태에 있어야 하며, 그 순간 1-포트와 3-포트는 ON 상태에 있어야 한다. 그러므로 1-포트와 2-포트 사이의 DGS구조에 있는 2개의 버랙터 다이오드는 각각 약 40pF의 커패시터 값을 가지고, 1-포트와 3-포트 사이의 DGS 구조에 있는 2개의 버랙터

다이오드는 각각 약 1.4pF의 커패시터 값을 가진다. 그림12는 중심 주파수가 2.45GHz인 스위치의 on/off 동작 상태를 나타내는 EM 시뮬레이션과 회로 시뮬레이션을 비교한 결과이다. 2.35GHz에서 2.55GHz까지의 통과대역을 나타내었다. 시뮬레이션 결과에서 on/off 상태를 얻기 위해서는 1.4pF 과 40pF 이 필요하다. 본 논문에서 사용한 버랙터 다이오드는 TOKO사의 KV1812K를 사용하였고, 표 1은 2.45GHz에서 측정된 다이오드의 전압에 따른 커패시턴스의 특성을 나타낸다.

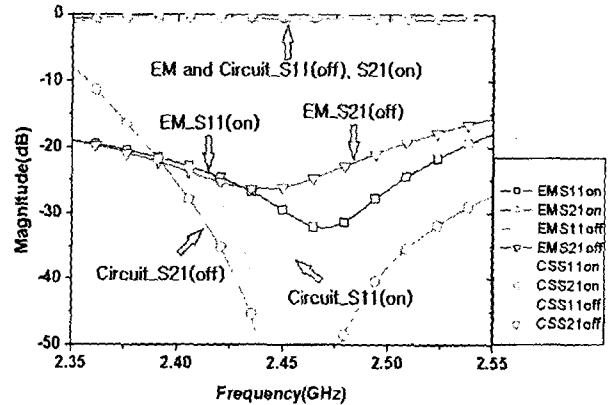
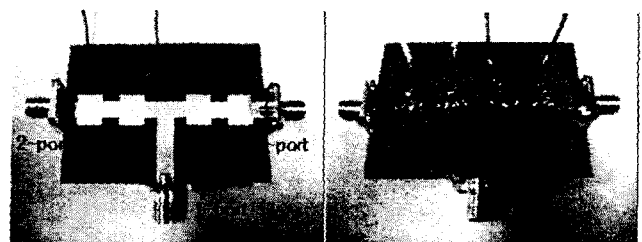


그림 12. DPDT 스위치의 EM 시뮬레이션과 회로 시뮬레이션에서의 on/off 동작 시뮬레이션
 Fig 12. Comparison of the EM and circuit Simulations for on/off-states operation of DPDT switch

표 1. 전압에 따른 버랙터 다이오드의 커패시턴스 (@2.45GHz)

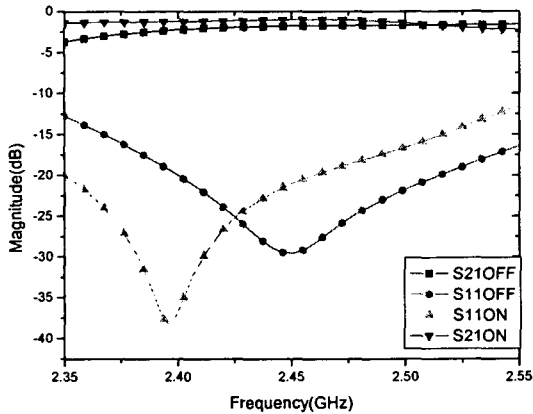
Table 1. Capacitance variation vs. reverse voltage at 2.45GHz

전압	C값의 변화	전압	C값의 변화
1V	40.0 pF	5V	2.49 pF
1.5V	13.8 pF	6V	1.99 pF
2V	8.35 pF	7V	1.72 pF
3V	4.71 pF	8V	1.52 pF
4V	3.28 pF	9V	1.39 pF

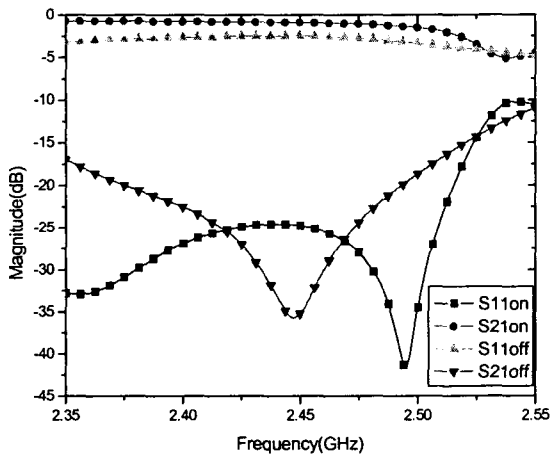


(a) 뒷면 (b) 접지면
 그림 13. 제작된 DGS 이용한 스위치 (a) 뒷면 (b) 접지면
 Fig 13. The proposed switch by using DGS (a) Bottom (b) Ground

그림 13은 제작된 DGS 스위치를 나타낸다. 스위치의 제어 소자인 벡터 다이오드는 전송선로 바로 아래 부분의 DGS 상에 위치하고, 이 부분은 접지면에서 전계밀도가 가장 강한 부분이 된다. 스위치 특성을 얻기 위하여 0.3pF을 달아 주었고, 다이오드의 음극에 역 전압을 인가할 때 전압을 인가하기 위한 전선의 길이의 영향을 피하기 위하여 33nH을 달아 주고 그 뒤에 전압을 인가해줄 전선을 부착하였다.



(a)



(b)

그림 14. 각 포트사이의 스위치의 on/off 특성 측정 결과 (a) 1-port 와 2-port 사이의 스위치 측정 결과 (b) 1-port 와 3-port 사이의 스위치 측정 결과

Fig 14. The Measurements on fabricated switch (a) The measured on- and off-state performances between 1-port and 2-port (b) The measured on- and off-state performances between 1-port and 3-port

그림 14의 (a)와 (b)는 제작된 DGS 스위치의 각 포트 사이의 ON/OFF 상태를 측정된 결과를 나타낸다. 그림 14의 (a)는 중심주파수 2.45GHz에서 1-port와 2-port 사이를 ON-

상태로 하기 위해 다이오드에 9V전압의 역 전압을 인가하고, 1-port와 3-port 사이를 OFF-상태로 하기 위해 다이오드에 0.5V의 역 전압을 인가하였다. 측정결과는 -0.9985dB의 ON-상태 삽입손실을 나타내었다. 반대로 1-port에서 2-port 사이를 OFF-상태로 하기 위해 다이오드에 0.5V전압의 역 전압을 인가하고, 1-port와 3-port 사이를 ON-상태 하기 위해 다이오드에 9V의 역 전압을 인가하여 OFF-상태에서는 -21.058dB의 격리특성을 나타내었다.

그림 14의 (b)는 제작된 DGS 스위치의 1-port와 3-port 사이의 ON/OFF 상태를 측정된 결과를 나타낸다. 1-port와 3-port 사이를 ON-상태로 하기 위해 다이오드에 9V전압의 역 전압을 인가하고, 1-port와 2-port 사이를 OFF-상태로 하기 위해 다이오드에 0.5V의 역 전압을 인가하여 -0.8937dB의 ON-상태 삽입손실을 나타내었다. 반대로 1-port와 3-port 사이를 OFF-상태로 하기 위해 다이오드에 0.5V 전압의 역전압을 인가하고, 1-port 와 2-port 사이를 ON-상태 하기 위해 다이오드에 9V의 역 전압을 인가하여 OFF 상태에서는 -35.217dB의 격리특성을 나타내었다.

그림 15는 제작된 DGS 스위치의 2-포트와 3-포트 사이의 on/off 상태를 측정된 결과를 나타낸다. 중심주파수 2.45GHz에서 -39.8dB의 격리특성을 나타낸다. 2-포트 와 3-포트 간의 격리도가 높으므로 시 분할로 통신 할 때 서로 간섭을 일으키지 않는다.

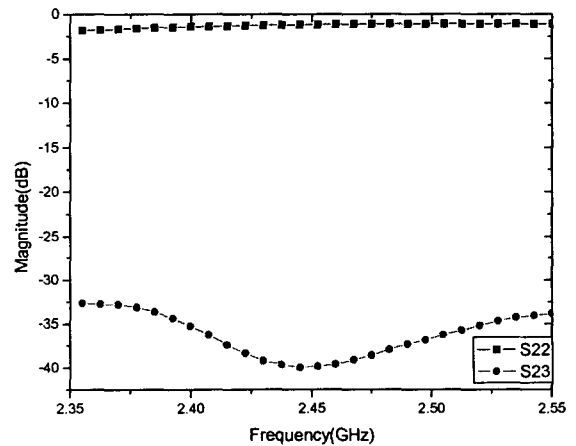


그림 15. 2-port 와 3-port 간의 격리특성

Fig 15. The Measured isolation performance between 2-port and 3-port

3. 결론

본 논문에서는 DGS(Defected Ground Structure)의 저지대역 특성을 이용한 DPDT 스위치를 제안하였다. 2개의 DGS 구조를 종속 연결하고 송신과 수신을 동시에 할 수 있는 구조로 T 자형을 제안하였다. 송신과 수신은 전압을 시분할로 조절함으로써 동시에 통신을 할 수 있도록 하였다. 이 구조는 제어소자가 기존의 주 전송선로에 위치한 구조와 달리 접지면에 위치한 DGS 구조에 제어소자가 위치하기 때문에 스위칭 시간은 그대로 유지하면서 삽입손실이 감소되고 전력비

를 높일 수 있을 것으로 기대된다. 향후 ON 상태 삽입손실과 OFF 상태 격리 특성을 더욱 개선된 DPTT(Double pole Triple Through)방식의 스위치를 이용하여 RFIC(Radio Frequency Integrated Circuits) 및 MMIC(Monolithic Microwave IC)등 다양한 RF통신 분야에 응용하여 사용할 수 있다.

참 고 문 헌

[1] Y. Qian, F. R. Yang, T. Itoh, "Characteristics of microstrip lines on a uniplanar compact PBG ground plane", APMC'98 Dig., pp. 589-592, Dec 1998.

[2] V. Radisic, Y. Qian, R. Coccioli, and T. Itoh, "Novel 2-D photonic bandgap structure for microstrip lines." IEEE Microwave Guide Wave Lett., Vol.8, No2, pp.69-71, Feb. 1998.

[3] M. P. Kesler, J. G. Maloney, and B. L. Shirley, "Antenna design with the use of photonic bandgap material as all dielectric planar reflectors." Micro-wave Opt. Tech Lett, Vol. 11, No.4, pp.169-174,Mar. 1996.

[4] V. Radisic, Y. Qian, R. Coccioli, and T. Itoh, "Novel 2-D photonic bandgap structure for microstrip lines." IEEE Microwave Guide Wave Lett., Vol.8, No2, pp.69-71, Feb. 1998.

[5] 김철수, 박준석, 안 달, 김근영, "Slow-wave 특성을 이용한 3dB 전력 분배기 설계", 한국전자과학회 논문지 제 10권 제5호, pp. 694-700, 1999.

[6] J. I. Park, C. S. Kim, J. S. Park, Y. Qian, D. Ahn, and T. Itoh, "Modeling of Photonic bandgap and its application for the low-pass filter design", APMC'99, Dig., Vol 2, pp. 331-334, Nov. 1999.

[7] Dal Ahn, Jun-Seok Park, Chul-Soo Kim, Juno Kim, Yongxi Qian, Tatsuo itoh, "A Design of the Low-Pass Filter Using the Novel Microstrip Defected Ground Structure", IEEE Trans. Microwave Theory Tech., vol. 49, pp. 86-93, Jan. 2001.

[8] 이성원, 윤준식, 안 훈, 박규호, 강병권, 박준석, 안달, "DGS(Defected Ground Structure)를 이용한 RF 스위치 설계", 춘계 마이크로파 및 전파학술대회 논문집 Vol23. No.1, pp. 251-254, May. 2000.

[9] J.-S. Park, J.-S. Yun and C.-S. Park, "DGS resonator with interdigital capacitor and application to bandpass filter design", IEE Electronics Letters, vol40, No.7 1st Apr. 2004.

[10] Park, J.S, "An equivalent circuit and modeling method for defected ground structure and its application to the design of microwave circuits", Microw. J., 2003, 46, (11), pp. 22-44.

[11] Jong-Sik Lim, Chul-Soo Kim, young-Taek Lee, Dal Ahn and Sangwook nam, "Design of lowpass filters using defected ground structure and compensated microstrip line", IEE Electronics letters, Vol 38, No. 22, 24th Oct. 2002

저 자 소 개



안 가 람 (安 加 藍)

1979년 1월 29일생
 2001년 : 국민대학교 정보통신공학과 학사
 2004년~현재 : 국민대학교 전자공학과 석사과정
 경력 및 활동 : (주)서안전자 병역특례 근무(01-03)
 주요연구분야 : RFIC 기술을 이용한 RFID 모듈 디자인
 Tel : 02-910-5072
 Fax : 02-910-4646
 E-mail : taoptaop@hotmail.com



정 명 섭 (鄭 明 燮)

1996년 : 홍익대학교 전기제어공학과 학사
 1999년 : 국민대학교 전자공학과 석사
 2004년 : 국민대학교 전자공학과 박사
 경력 및 활동 : 현광전자 통신 연구소 근무(99~02)
 주요연구분야 : MMIC 기술을 이용한 RF/Microwave 하이브리드 모듈 디자인 RFID 시스템 연구
 Tel : 02-910-5072
 Fax : 02-910-4646
 E-mail : jms1969@kookmin.ac.kr



박 준 석 (朴 准 奭)

1991년 : 국민대학교 전자공학과 학사
 1993년 : 국민대학교 전자공학과 석사
 1996년 : 국민대학교 전자공학과 박사
 경력 및 활동 : Dept. of EE, UCLA/P.D. Fellow(97-98)
 순천향 대학교 정보기술공학부/조교수(03)
 (주) 아모텍 / 기술고문(00~현재)
 (주) Wavics / 기술고문(01~현재)
 국민대학교 공과대학 전자정보통신공학부 / 부교수(03~현재)
 주요연구분야 : RFIC, MMIC, LTCC 기술을 이용한 RF/Microwave 하이브리드 모듈 디자인 및 해석
 Tel : 02-910-4829
 Fax : 02-910-4646
 E-mail : jspark@kookmin.ac.kr



임재봉 (林在鳳)

서울대학교 전기공학과 학사
 서울대학교 전기공학과 석사
 서울대학교 전기공학과 박사.
 경력 및 활동 : 충남 대학교 공과대학 전자
 공학과/조교수
 미국 텍사스 주립대학교 전기공학과/조교수
 한국통신학회/이사
 SKT, 홍창, 삼성전자, Netel, A-telsys/기술
 고문
 제 21회 산학협동대상 수상
 국민대학교 전자정보통신공학부 / 교수
 주요연구분야 : GPS 시스템 application, 셀
 룰라 / IMT-200용 광중계기 설계
 Tel : 02-910-4703
 Fax : 02-910-4646
 E-mail :



조홍구 (曹洪九)

서울대학교 전기공학과 학사
 서울대학교 전기공학과 석사
 서울대학교 전기공학과 박사
 경력 및 활동 : 국민대학교 RF/MMIC 연구
 소/소장(93~97), 미국, 콜로라도 대학교
 전기공학과/객원교수(1998), 대한전자공
 학회 마이크로파 및 전파 연구회/위원장
 (95~96), 국민대학교 /총무처장 (97~00),
 미국, 시라큐스대학교 / 객원교수 (01), 국
 민대학교 공과대학 전자정보통신공학부/
 교수 (80~현재)
 Tel : 02-910-4705
 Fax : 02-910-4449
 E-mail : hgcho@kookmin.ac.kr