

논문 2005-42SC-2-7

새로운 고효율 소프트 스위칭 3상 PWM 정류기

(A NEW High Efficiency Soft-Switching Three-Phase PWM Rectifier)

문 상 필*, 서 기 영*, 이 현 우*, 권 순 걸*

(Sang-Pil Mun, Ki-Young Suh, Hyun-Woo Lee, and Soon-Kurl Kwon)

요 약

새롭게 개발되어진 소프트 스위칭 3상 PWM 정류기는 간단한 회로 구성과 고효율을 가지고 있다. 제안한 회로는 ARCP 컨버터의 한 종류이다. 기존의 ARCP 컨버터는 3상 보조 리액터와 소프트 스위칭 보조 회로를 6개의 보조 스위치, 각 스위치의 게이트 구동 회로, 제어회로가 필수적이나 결과적으로 이 회로는 높은 손실을 가지고 있다. 본 논문에서 제안한 주 회로는 두 개의 보조 리액터와 두 개의 스위치와 각각의 다이오드로 구성되는 보조 소프트 스위칭 회로이다. 부가적으로 두 개의 주 스위치와 간단한 보조 스위치의 제어회로는 PWM 제어 회로로 만들어지며, 공통으로 사용하였다. 소프트 스위칭 보조 회로의 작용을 의미하며, 주 스위치는 ZVS로 동작되고, 보조스위치는 ZCS로 동작된다. 본 논문에서 제안한 회로의 구성과 동작 원리를 설명하였으며, 실험결과에 의해서 증명하였다. 용량5[kW]의 시제품을 사용하여 변환효율은 최대98.8[%]과 역률99[%]를 얻었다.

Abstract

A new soft switching three-phase PWM rectifier with simple circuit configuration and high efficiency has been developed. The proposed circuit is a kind of the auxiliary resonant commutated pole(ARCP)converter. The conventional ARCP converter requires three-auxiliary reactors and six-auxiliary switches for the soft switching auxiliary circuit and for these switching elements, a gate drive circuit and a control circuit are required, resulting in high part as a disadvantage. In the main circuit proposed in this paper, the auxiliary soft switching circuit is composed of two-auxiliary reactors, two-auxiliary switches and several diodes. In addition, common use of the PWM control circuit for two-switches will make the control circuit of the auxiliary switches simple. By means of function of the soft switching auxiliary circuit, the main switching element performs zero voltage switching operation and the auxiliary switches perform the zero current switching. In this paper, the circuit configuration and the operational analysis of the proposed circuit are described at first and then, experimental results will be reported. By using a prototype with 5[kW] capacity, the conversion efficiency of maximum 98.8[%] and the power factor of 99[%] or higher were obtained.

Keywords : Three-phase PWM rectifier, ARCP, ZCS, ZVS

I. 서 론

반도체전력변환장치의 소형화·저소음화에는 스위칭 주파수의 고주파화가 유효하다. 그러나, 종래의 하드 스위칭PWM방식에서는 스위칭주파수를 고주파화할 경우에 스위칭 손실의 증대와 EMI 노이즈발생 등의 문제점

이 발생한다.^[1] 이러한 문제를 효과적으로 해결하기 위해 반도체전력변환장치내의 파워 반도체 스위칭 디바이스를 LC 공진을 이용하여 영전압 또는 영전류의 상태에서 온·오프 시키는 소프트 스위칭(ZVS, ZCS, ZVZCS)회로 기술이 주목되어오고 있다.^[2]

소프트 스위칭을 적용한 3상 전압형 변환기의 구성의 대표 예로서, 보조공진 DC링크(ARDCL : auxiliary resonant DC link)스너버방식과 보조 공진전류 브리지 레그 링크(ARCBL : auxiliary resonant commutation bridge leg link)스너버방식이 있다. ARDCL 스너버방식은 회로 구성은 간단하지만, 직렬 DC 링크에 파워 반도체

* 정희원, 경남대학교 전자전기공학부
(Division of Electronic & Electrical Engineering,
Kyungnam University)
※ 이 논문은 2005년도 경남대학교 학술논문게재연구
비 지원으로 이루어졌습니다.
접수일자: 2004년11월26일, 수정완료일: 2005년3월4일

체 스위칭 디바이스가 필요로 하기 때문에 이 파워 반도체 스위칭 디바이스에 의해 도통 손실이 생기고, 효율이 낮아진다. 그리고 ARCBLL 스너버방식은 도통 손실의 증가는 없지만, 회로 구성이 복잡하게 되는 결점이 있다.^{[3]-[6]}

본 연구에서는 ARCBLL 스너버방식에서 베이스에 전류(轉流)스위치의 수가 적은 새로운 공진형 컨버터 회로를 제안하고, 회로의 구성과 동작 원리를 나타내하고자 한다. 또한 5[kW]용량의 정류기를 제작하여 소프트 스위칭의 실현과 98[%]이상의 변환효율을 달성하고자 하며, 제안 회로의 파형 생성 방법과 스위칭 특성, 효율, 종합 역률, 과도 특성 등에 대해 논하고자 한다.

II. 본 론

1. ARDCL 스너버방식과 ARCBLL 스너버방식의 회로구성 및 원리

ARDCL 스너버방식과 ARCBLL 스너버방식의 대표적인 회로를 그림 1과 그림 2에 각각 나타내었다. ARDCL 스너버방식은 스위칭 기간만 DC 링크 전압 v_{DCL} 을 제로까지 내리고, 이 기간에 주 스위치의 스위칭을 한다. 3상 인버터와 3상 컨버터 시스템에 대해 하나의 전류(轉流)회로로 구성할 수 있기 때문에 회로의 구성이 간단한 특징을 갖는다. 공진회로가 1개이기 때문에 공진회로의 동작 중에 다른 상의 공진 스위칭이 가능하지 않지만, 각상의 공진 스위칭 타이밍을 얻는 방식과 임의의 펄스 폭의 PWM 스위칭을 하는 방식이 제안되어지고 있다. 그러나, 이 방식은 DC 링크에 직렬로 보조 스위치 Q_A 가 삽입되어있기 때문에 전력변환장치내의도통 손실이 증가되어 효율이 저하되는 단점이 있다.

그림 2의 ARCBLL 스너버방식은 각상에 개별의 전류(轉流)회로를 갖는다. 이 회로는 각상의 스위칭에 대응한 전류(轉流)회로의 작용에 의하고, 주 스위치 $Q_U \sim Q_Z$ 의 전류 방향을 얻는 것으로 소프트 스위칭을 실현한다. 그리고, 전류(轉流)회로내의 전류(轉流)스위치 $Q_{A1} \sim Q_{C2}$ 에 관련된 단자 전압이 DC 전압의 반으로 끝나며, DC 링크에 직렬로 스위치를 별도로 설치할 필요가 없으므로 ARDCL 스너버방식보다 비교적 도통 손실이 작은 장점이 있다. 그러나 전류(轉流)스위치의 수가 많아져 각각의 제어와 게이트 구동에 필요한 회로 때문에 장치의 부품의 수가 많아지며, 각 전류(轉流)스

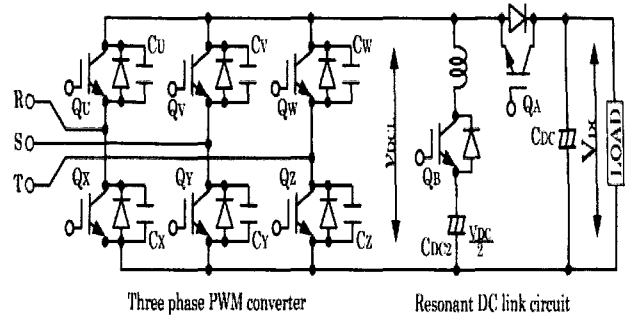


그림 1. 보조공진 DC 링크 스너버 방식이 첨가된 3상 AC-DC 변환기의 회로구성
Fig. 1. Circuit configuration of auxiliary resonant DC link (ARDCL)snubber assisted three-phase AC-DC power converter.

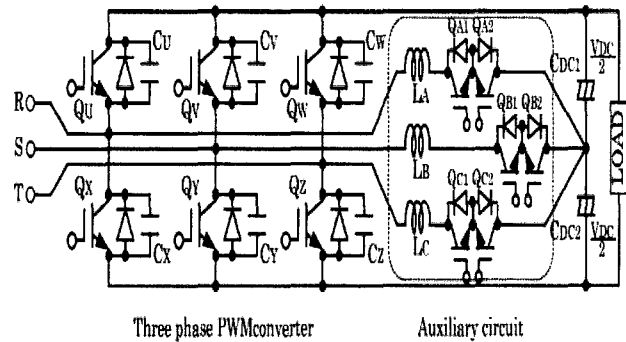


그림 2. 보조공진 전류 브리지 레그 링크(ARCBLL)스너버 방식이 첨가된 AC-DC 변환기의 회로구성
Fig. 2. Circuit configuration of auxiliary resonant commutation bridge leg link snubber assisted three-phase AC-DC power converter.

위의 전위가 부(-)이기 때문에 전류(轉流)스위치에 과전압 회로가 부가되어 회로가 복잡해지는 결점이 있다. 이러한 문제점을 해결하기 위해서 본 논문에서는 회로 구성이 간단하면서 DC 링크에 직렬로 스위치를 설치하지 않은 새로운 전력변환장치를 제안하였다.

2. 제안한 회로구성과 회로동작

가. 회로구성

그림 3은 제안한 3상 소프트 스위칭 정류기의 주 회로를 나타낸 것이다. 그림 3에서 주 회로는 3상 정류기의 주 스위치에 병렬로 접속된 무손실 스너버 커패시터 $C_U \sim C_Z$ 와 중성점 전위를 만들기 위한 커패시터 C_{DC1} 및 C_{DC2} 사이에 다이오드 $D_{A1} \sim D_{C2}$, 전류(轉流)리액터 L_A, L_B , 전류(轉流)스위치 Q_A, Q_B 로 구성된 상하한 쌍의 전류(轉流)회로를 추가되어 구성하였다. 특히 제안한 회로는 2개의 전류 스위치 Q_A, Q_B 가 교호로

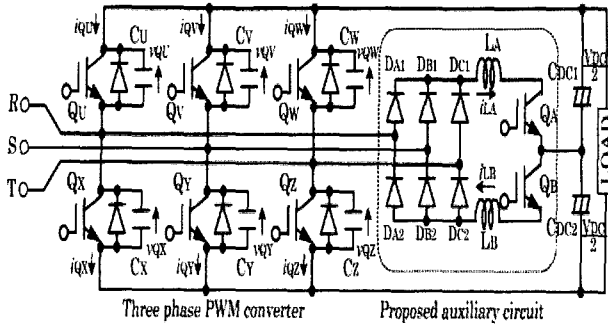


그림 3. 제안한 새로운 보조공진 스너버 방식에 의한 3상 소프트 스위칭 AC-DC 변환기의 회로구성
Fig. 3. Circuit configuration of three-phase soft switching AC-DC power converter with proposed new auxiliary resonant snubber.

작용하기 때문에 전류(轉流)스위칭용의 PWM제어기가 1개만 있으면 되므로 회로가 간단하다. 그리고 보조공진 DC 링크 스너버방식과 비교해 보면 DC 링크에 직렬로 스위치가 없기 때문에 도통 손실이 적다.

나. 주 스위치의 게이트 펄스 신호의 생성

그림 4는 각상의 전압과 전류의 시뮬레이션 파형을 나타낸 것이다. 그림 4에서 v_R^* , v_S^* , v_T^* 는 정현파 전압 기준이며, i_R , i_S , i_T 는 전력변환기의 교류 전류를 나타낸 것이다. 변환기의 교류 전류(i_R , i_S , i_T)의 방향에 따라 기간(期間)①로부터 기간(期間)⑥으로 정리되며, 각 기간은 식 (1)과 같이 나타낼 수 있다.

$$\left. \begin{aligned}
 \text{기간①} : i_R \geq 0, i_S < 0, i_T \geq 0 \\
 \text{기간②} : i_R \geq 0, i_S < 0, i_T < 0 \\
 \text{기간③} : i_R \geq 0, i_S \geq 0, i_T < 0 \\
 \text{기간④} : i_R < 0, i_S \geq 0, i_T < 0 \\
 \text{기간⑤} : i_R < 0, i_S \geq 0, i_T \geq 0 \\
 \text{기간⑥} : i_R < 0, i_S < 0, i_T \geq 0
 \end{aligned} \right\} (1)$$

각 상의 PWM 전압기준 v_R^{**} , v_S^{**} , v_T^{**} 은 정현파 전압기준 v_R^* , v_S^* , v_T^* 을 입력으로서 기간마다 식 (2)과 같이 정의하여 나타낼 수 있다.

$$\left. \begin{aligned}
 \text{기간①} : v_R^{**} &= v_R^* - v_S^* - 1, \\
 v_S^{**} &= -1, \\
 v_T^{**} &= v_T^* - v_S^* - 1 \\
 \text{기간②} : v_R^{**} &= +1, \\
 v_S^{**} &= v_S^* - v_R^* + 1, \\
 v_T^{**} &= v_T^* - v_R^* + 1 \\
 \text{기간③} : v_R^{**} &= v_R^* - v_T^* - 1, \\
 v_S^{**} &= v_S^* - v_T^* - 1, \\
 v_T^{**} &= -1 \\
 \text{기간④} : v_R^{**} &= v_R^* - v_S^* + 1, \\
 v_S^{**} &= +1, \\
 v_T^{**} &= v_T^* - v_S^* + 1 \\
 \text{기간⑤} : v_R^{**} &= -1, \\
 v_S^{**} &= v_S^* - v_R^* - 1, \\
 v_T^{**} &= v_T^* - v_R^* - 1 \\
 \text{기간⑥} : v_R^{**} &= v_R^* - v_T^* + 1, \\
 v_S^{**} &= v_S^* - v_T^* + 1, \\
 v_T^{**} &= +1
 \end{aligned} \right\} (2)$$

전압기준 v_R^{**} , v_S^{**} , v_T^{**} 은 보정전의 전압기준 v_R^* , v_S^* , v_T^* 와 선간 전압이 같다. 주 스위치 $Q_U \sim Q_Z$ 의 스위칭은 각 상의 반송파 C_R , C_S , C_T 와 전압 기준 v_R^{**} , v_S^{**} , v_T^{**} 의 비교하여 구할 수 있으며, 그림 4에서 나타낸바와 같이 변환기의 교류 전류 i_R , i_S , i_T 의 방향에 의해서 상측 혹은 하측의 보조 전류(轉流)스위칭의 한쪽부분만 스위칭한다. 전류(轉流)스위칭은 기간 ①, ③, ⑤에서는 스위치 Q_A 에, 기간 ②, ④, ⑥에서는 스위치 Q_B 에 게이트 펄스 신호를 삽입한다. 이와 같이 생성된 게이트 신호로 구동하면, 주 스위치의 스위칭은 다음과 같은 특징을 가진다.

- (I) 삼각파 C_R , C_S , C_T 의 리셋 타이밍 기간동안 주 스위치가 턴-온되고, 이것 이 외의 삼각파 C_R , C_S , C_T 와 전압 기준 v_R^{**} , v_S^{**} , v_T^{**} 이 교차한 타이밍은 턴-오프로 된다.
- (II) 이때 전류의 방향은 다른 상의 스위칭을 중지한다. 스위칭을 중지하고 있는 상은 다이오드로 전류가 흐르며, 다른 상은 동일한 극의 주 스위치가 동작하게 된다.
- (III) 기간 ①, ③, ⑤로는 하단부측 주 스위치 Q_X , Q_Y , Q_Z 만으로 게이트 신호가 삽입되고, 기간

②, ④, ⑥으로는 상단부측 주 스위치 $Q_U, Q_V,$
 Q_W 만으로 게이트 신호가 삽입된다.

주 스위치 $Q_U \sim Q_Z$ 의 턴-오프시 크기는 전압 기준의 크기에 의하며, 임의의 타이밍에서 제어하는 것이 가능하다. 이 때, 병렬로 접속된 커패시터 $C_U \sim C_Z$ 는 스너버로서 작용하며, 커패시터의 충전에 의하여 스위치의 단자 전압의 변화는 제한된다. 즉, 주 스위치 $Q_U \sim Q_Z$ 의 턴-오프시에 영전압 소프트 스위칭(ZVS)이 실현된다.

이에 반하여 스위칭의 턴-온에는 톱니 반송파의 리셋 타이밍만 전류 회로(轉流 回路)를 작용시킨다.

만일, 반송파를 개별적으로 이용한 방식을 사용할 경우에는 PWM 비교 회로가 어려워 제어 회로가 복잡하기 때문에 실제의 제어에서는 그림 5와 같이 반송파를 공통으로 사용하는 패턴의 PWM 제어를 한다.

그림 5는 3상의 반송파를 공통으로 하여 전압 기준 $v_R^{**}, v_S^{**}, v_T^{**}$ 을 변환기 교류 전류 i_R, i_S, i_T 의 방향에 따라 반전한 것이다. 생성된 각 파워 반도체 스위칭 다이오드의 온-오프 신호는 그림 4와 동일하다.

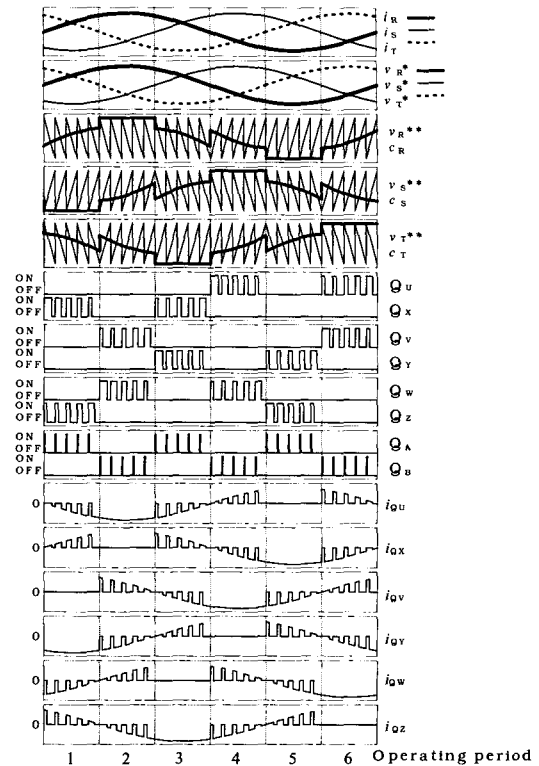


그림 4. 제안한 3상 AC-DC 변환기의 게이트 펄스 신호 패턴
Fig. 4. Gate pulse signal pattern of proposed three-phase AC-DC power converter.

다. ARCBLL 스너버회로의 동작과 게이트 펄스 신호 패턴의 생성

기간②에서는 $i_R \geq 0, i_S < 0, i_T < 0$ 의 조건이므로, Y상, Z상만 게이트가 공급되고, U상의 전류는 다이오드로 흐른다. 그림 6은 동작모드를 나타낸 것이며, 그림 7은 각 모드에 대한 동작 파형을 나타낸 것이다. 전류(轉流)스위치 Q_B , 주 스위치 Q_Y, Q_Z 는 기준 $v_{AUX}, v_S^{**}, v_T^{**}$ 와 반송파 c 을 비교하여 스위칭한다.

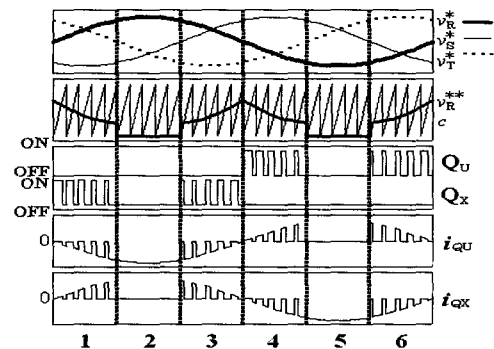


그림 5. 제안한 3상 AC-DC 변환기의 게이트 펄스 신호 패턴 생성
Fig. 5. Gate pulse signal pattern sequence of proposed three-phase AC-DC power converter.

Mode1 : 반송파를 리셋하기 전 구간
모드 1에서는 게이트가 오프 하여 각 압에 있는 다이오드를 통해 전류가 흘러는 모드이다. 이때, 교류 단자(R, S, T)의 전위 v_R, v_S, v_T 은 각각 VDC, GND, GND로 된다.

Mode2 : 전류(轉流)스위치 Q_B 의 턴-온 구간
모드 2는 중간전위부터 전류(轉流)스위치 Q_B 와 전류(轉流)리액터 L_B 을 통하여 전위가 낮은 교류 단자S, T에는 전류가 흘러는 모드이다. 이때, 전류(轉流)스위치 Q_B 는 전류(轉流)리액터 L_B 에 의해서 di/dt를 억제하며,

영전류 스위칭이 실현되는 구간이다. 그리고 모드 2에서 전류(轉流)리액터 L_B 의 전류 i_{L_n} 는 식 (3)과 같다.

$$i_{L_n} = \frac{V_{DC}}{2 \times L_B} (t - T_2) \tag{3}$$

여기서, V_{DC} : 직류 전압[V],
 L_B : 전류(轉流)리액터 용량[H]
 T_2 : Mode 2로 전환한 타이밍

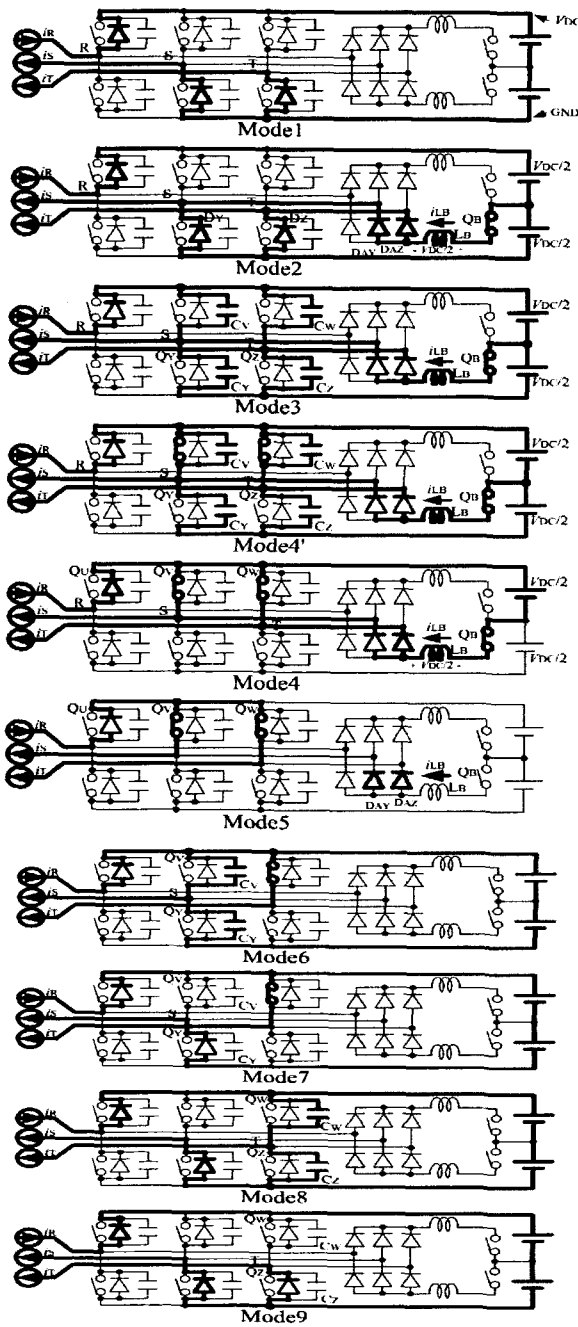


그림 6. 모드 등가회로
Fig. 6. Mode equivalent circuits.

식 (3)에서 i_{LB} 가 교류 단자 전류 $i_S + i_T (= i_R)$ 보다 커지면, 다이오드 D_Y, D_Z 가 역회복되어 모드 3으로 전환된다. 모드 2의 기간 ΔT_2 는 식 (4)과 같이 나타낼 수 있다.

$$\Delta T_2 = \frac{2 \times L_B}{V_{DC}} i_R \quad (4)$$

여기서, i_R : R상 전류[A]

Mode3 : 공진모드 구간

모드 3은 스위치 Q_Y, Q_Z 의 단자전압이 전류(轉流) 컨덴서 C_Y, C_Z 의 충전 및 C_V, C_W 의 방전에 의해 상승하지 않는 모드이다. 이때, 스위치 Q_Y, Q_Z 는 영전압·영전류 스위칭이 실현되며, 교류 단자 S, T의 전위 v_S, v_T 는 식 (5)과 같이 나타낼 수 있다.

$$v_S = v_T = V_{DC} \times [1 - \cos\{\omega(t - T_3)\}] \quad (5)$$

여기서, $\omega = \frac{1}{\sqrt{L_B(4 \times C)}}$,

C : 전류(轉流)컨덴서[F]

T_3 : Mode 3로 전환한 타이밍

식 (5)에서 단자 전위($v_S = v_T$)가 V_{DC} 된 타이밍에 주 스위치 Q_V, Q_W 를 턴-온한다. Mode3의 기간 ΔT_3 은 식 (6)과 같이 되며, ΔT_3 은 공진의 반주기에 있으므로, 부하전류의 크기에 따라 결정된다.

$$\Delta T_3 = \pi \sqrt{L_B \times 4C} \quad (6)$$

Mode4* : 주 스위치 Q_V, Q_W 의 턴-온 구간

이 모드에서는 주 스위치 Q_V, Q_W 의 단자전압이 0이 되기 때문에 스위치 Q_V, Q_W 는 영전압·영전류 스위칭(ZCS)이 실현되는 모드이다.

Mode4 : 리액터 L_B 의 에너지 회생 구간

모드 4는 3상의 교류단자 R, S, T의 전위가 모두 V_{DC} 이 되는 모드이다. 이때, 리액터 L_B 에 $V_{DC}/2$ 의 전압이 인가되고, L_B 의 전류 i_{LB} 가 감소한다. 그리고 리액터 L_B 에 축적된 에너지는 상측의 직류전원으로 회생된다.

Mode5 : 턴-온의 완료 구간

모드 5는 리액터 L_B 의 전류가 부(-)가 되는 모드이다. 이때, 전류(轉流)다이오드 D_{AY}, D_{AZ} 가 역회복하여 전달되는 전류가 영이 되는 타이밍에 전류(轉流)스위치 Q_B 가 영전압 스위칭(ZVS)·영전류 스위칭(ZCS)으로 오프 된다.

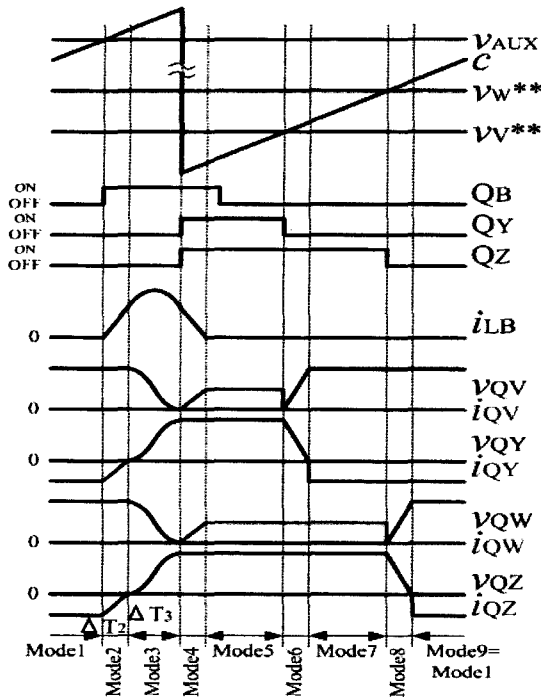


그림 7. 각 부의 동작 파형
Fig. 7. Operation waveforms of each part.

Mode6 : 주 스위치 Q_V 의 턴-오프 구간

모드 6에서는 주 스위치 Q_V 가 전류(轉流)커패시터 C_V 을 스너버로서 턴-오프 되는 모드이다. 이때, C_V 의 충전에 의하여 스위치 Q_V 의 단자전압의 dv/dt가 억제되고, 영전압 스위칭(ZVS)으로 된다. 그리고, 모드 6에서 전류(轉流)커패시터 C_V 는 충전하며, C_Y 는 방전한다.

Mode7 : 턴-오프의 완료 구간

모드 7에서는 전류(轉流)커패시터 C_Y 가 영까지 방전하는 모드이다. 이때, 스위치 Q_Y 의 다이오드에 순방향 전압이 더해진 값이 도통된다.

Mode8 : 주 스위치 Q_W 의 턴-오프 구간

모드 8은 주 스위치 Q_W 가 전류(轉流)커패시터 C_W 을 스너버로서 턴-오프하는 모드이다. 이때, 모드 8은 모드 6에서와 같이 주 스위치 Q_W 가 영전압 스위칭을 한다.

Mode9 = Mode1 : 턴-오프의 완료 구간

모드 9는 전류(轉流)커패시터 C_Z 가 영까지 방전하는 모드이다. 이때, 스위치 Q_Z 의 다이오드에 순방향 전압이 더해진 값이 도통된다. 모드 9의 상태는 모드 1에서와

같이 동작한다.

라. 전류(轉流)스위치 기준의 생성

전류(轉流)스위치 Q_B 는 반송파 리셋(그림 7의 모드 3에서 모드 4로 교체)의 타이밍보다 $\Delta T_2 + \Delta T_3$ 전에 턴-오프 시킨다. 여기서, $\Delta T_2, \Delta T_3$ 은 식 (4) 및 식 (5)에 의해서 구할 수 있다.

반송파의 진폭을 ± 1 이라고 할 경우, 그림 7에 나타난 전류(轉流)스위칭 기준 v_{AUX} 는 식 (7)와 같이 설정할 수 있으며, 반송파 리셋으로부터 $\Delta T_2 + \Delta T_3$ 전에 전류(轉流)스위치 Q_B 는 턴-오프 된다.

$$v_{AUX} = 1 - \frac{2(\Delta T_2 + \Delta T_3)}{T} \tag{7}$$

$$= A \cdot I_{MAX} + B$$

$$\left(\because A = -\frac{4L_B}{V_{DC}}, B = 1 - \frac{4\pi \cdot \sqrt{L_E \cdot C}}{T} \right)$$

여기서, T : 반송파 주기[sec], $I_{MAX} = I_R$,

V_{DC} : 직류전압[V]

결과적으로 그림 6의 모드 동작회로와 식 (4)을 이용하여 기간 2의 동작에 대해서만 설명했지만, 다른 기간에서도 작용한 파워 반도체 스위칭 디바이스 등은 다르지만 기본적인 원리는 마찬가지이므로 그 밖의 기간에서의 I_{MAX} 는 식 (8)와 같다.

$$\left. \begin{array}{l} \text{기간 1 : } I_{MAX} = -I_S \\ \text{기간 2 : } I_{MAX} = +I_R \\ \text{기간 3 : } I_{MAX} = -I_T \\ \text{기간 4 : } I_{MAX} = +I_S \\ \text{기간 5 : } I_{MAX} = -I_R \\ \text{기간 6 : } I_{MAX} = +I_T \end{array} \right\} \tag{8}$$

마. 소프트 스위칭 제어 가능 범위

제한한 회로는 역률 개선 회로에의 적용으로 하기 때문에 입력 전압의 위상과 교류 전류의 위상이 크게 벗어나지 않는다. 본 연구에서는 주파수의 변동이나 위상의 스킵(Skip)등 통상 없는 동작으로 3상 가운데에서

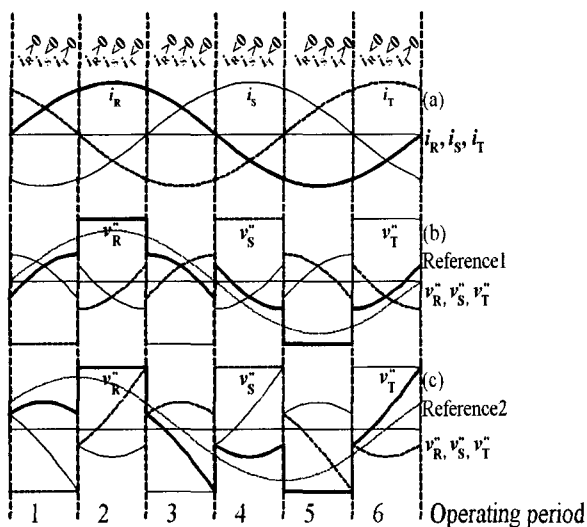


그림 8. 3상 AC-DC 변환기 교류 상전류와 3상 전압 기준의 관계

Fig. 8. Relationship three-phase voltage reference and three-phase AC-DC conversion phase current.

전류 부호가 다른 상에 관하여 상·하 암(arm)스위치의 게이트 신호를 오프에 두면 상 전류는 다이오드에 흐르고, 해당 교류 단자의 전위가 결정되기 위해 휴지된 상 전류와 전압 기준의 부호를 일치시키며, 다른 2상의 전류 방향을 반대로 한다. 이것을 충족시키기 위하여 전압 기준과 단자 전류의 차이를 $\pi/6$ 이하로 설정한다.

그림 8은 전압 기준과 단자 전류의 관계를 나타낸 파형이다. 기간 ①~⑥은 그림 4와 동일하다. 그림 8(b)은 변환기 교류 전류와 변환기 출력 전압 기준의 위상을 일치시켰던 때의 3상 전압 기준 v_R^{**} , v_S^{**} , v_T^{**} 이다.

그림 8(c)은 단자 전류와 전압 기준에 $\pi/6$ 의 위상차가 있을 때의 전압 기준이다. 이 위상차까지 모든 스위칭은 소프트 스위칭이 가능하지만 $\pi/6$ 이상의 위상차가 있을 경우에는 식 (2)의 기준 연산으로 전압 기준의 값이 ± 1 을 초과하는 경우가 발생하여 전압 기준을 작성할 수 없게 된다. 이 경우에는 반송파 c 와 3상 전압 기준 v_R^{**} , v_S^{**} , v_T^{**} 의 비교가 올바르게 행해지지 않기 때문에 파형이 비틀어지는 현상이 일어난다. 즉 하드 스위칭이 된다.

III. 실험결과 및 고찰

그림 9는 실험회로의 구성을 나타낸 것이며, 표 1은 실험회로에 사용된 설계사양과 정수를 나타낸 것이다. 그림 9의 스위치는 파워 MOSFET(2SK1522)을 사용하

표 1. 실험회로에 사용된 설계사양과 정수
Table 1. Design specification and parameters using experimental circuit.

Switching frequency	25[kHz]
Utility AC voltage	3 Φ -200[V]
Converter capacity	5[kW]
DC output voltage reference VDC	341[V]
AC input reactors LR, LS, LT	470[uH]
Commutated reactors LA, LB	10[uH]
Lossless snubbing capacitors CU~CZ	10[nF]
MOSFET's QU, QV, QW, QX, QU, QZ	2SK1522 \times 2 Parallel
MOSFET's QA, QB	2SK1522

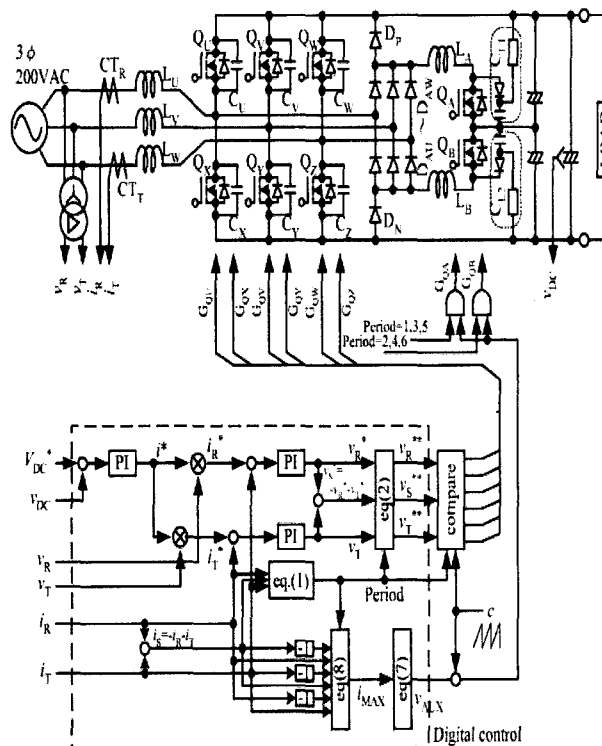


그림 9. 실험회로구성과 제어블록
Fig. 9. The system configuration of experimental setup and control block scheme.

였으며, 전류(轉流)스위치 Q_A , Q_B 에 대한 클램프 컨덴서는 47[nF], 방전저항100[Ω]을 가진 클램프 스너버회로 C_{L1} , C_{L2} 을 추가하여 구성하였다.

그리고 전류(轉流)다이오드 $D_{AU} \sim D_{AW}$ 에 대하여 클램프 다이오드 D_P , D_N 을 부가하였다. 이러한 추가

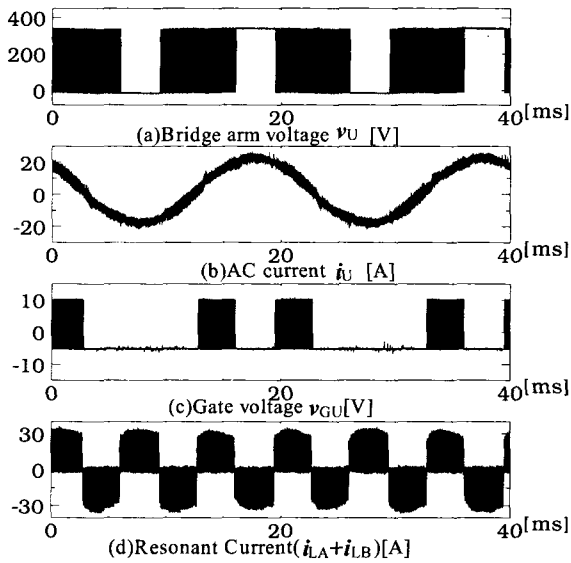


그림 10. 각 부의 실험 파형
Fig. 10. Experimental waveforms of each part.

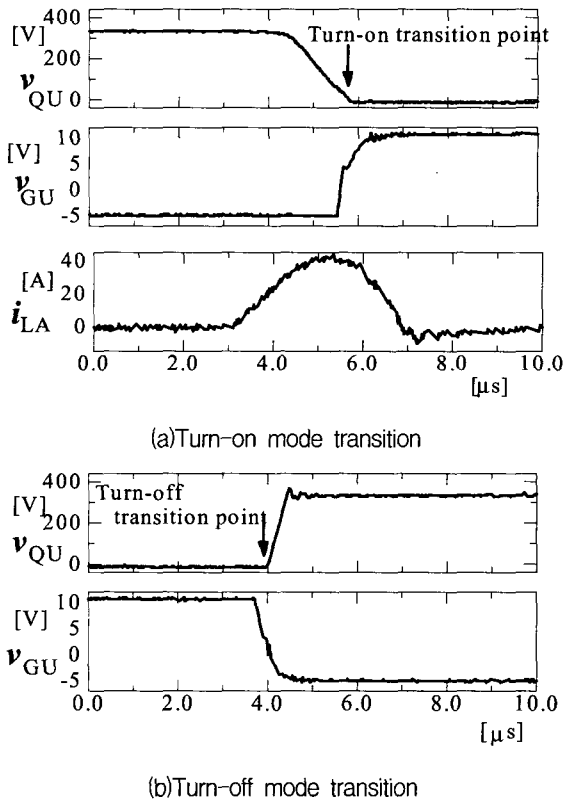


그림 11. 스위칭 동작파형(정격부하시)
Fig. 11. Switching operating waveforms(full load).

회로는 전류(轉流)다이오드 $D_{AU} \sim D_{AW}$ 의 역회복 과도시에 다이오드의 역회복 전류를 전원으로 회생시키는 작용을 하며, 전류 리액터 L_A, L_B 의 양단의 전위를 안정시키고, 전류(轉流)파워 반도체 스위칭 디바이스에 관련된 전압을 링크 전압의 약 반으로 억제하는 것이

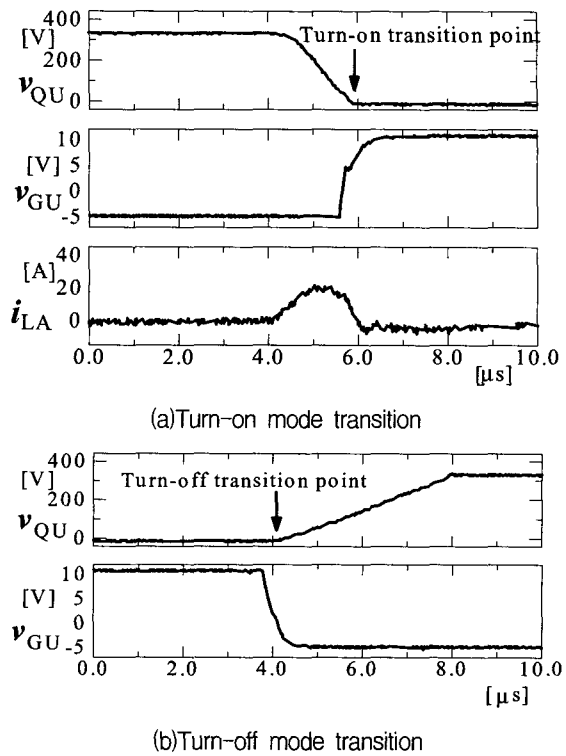


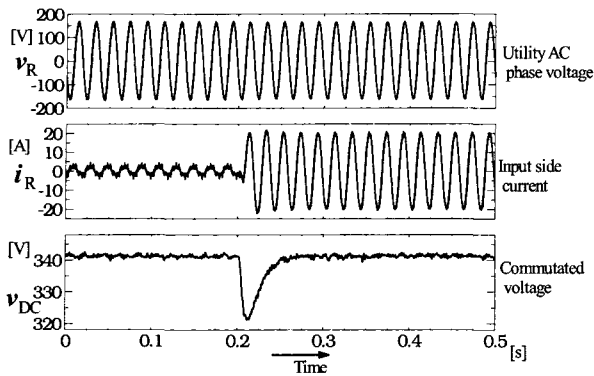
그림 12. 스위칭 동작파형(무부하시)
Fig. 12. Switching operating waveforms(no load).

가능하다.

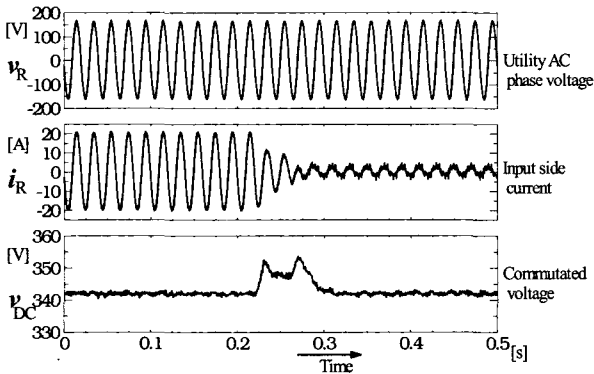
만일, 다이오드가 이상이 있는 경우에는 이러한 추가 회로는 작용하지 않는다. 제어 블록의 연산 블록(1)~(8)은 앞에서 서술한 식 (1)으로부터 식 (8)에 의하며, 검출은 교류 전압 v_R, v_T 과 교류 전류 i_R, i_T 및 PFC 출력 전압 v_{DC} 으로 한다. 그리고, PWM 비교기를 포함한 전 제어는 원칩의 DSP하였다.

그림 10은 정격부하에 있어서 각부의 실험 파형을 나타낸 것이다. 그림 10에서 교류입력전류는 정현파상에 제어되어지고 있는 것을 알 수 있으며, 역률은 거의 단위 역률을 달성하고 있다. 그림 11, 그림 12는 정격부하와 무부하에 있어서 스위칭 동작의 실험 파형을 나타낸 것이다. 그림 11과 그림 12에서 알 수 있듯이 턴-온은 전류(轉流)회로에 의하여 동작되며, 영전압 스위칭(ZVS)과 영전류 스위칭(ZCS)을 하며, 턴-오프는 dv/dt 가 스위치의 차단전류에 의존하기 때문에 정격부하와 무부하에서 dv/dt 의 차이가 생기지만, 모두 dv/dt 가 억제되며, 영전압 스위칭(ZVS)을 한다.

그림 13은 부하 급변시의 과도동작 특성을 나타낸 파형이다. 그림 13(a)은 무부하로부터 정격부하로 변화했을 경우이며, 그림 13(b)은 정격부하로부터 무부하로 변화했을 경우의 과도응답 특성을 나타낸 것이다. 그림



(a) In case of 0[%] to 100[%] load



(b) In case of 100[%] to 0[%] load

그림 13. 부하 급변시의 과도 동작특성

Fig. 13. Transient operating characteristics for Instantaneous changed load.

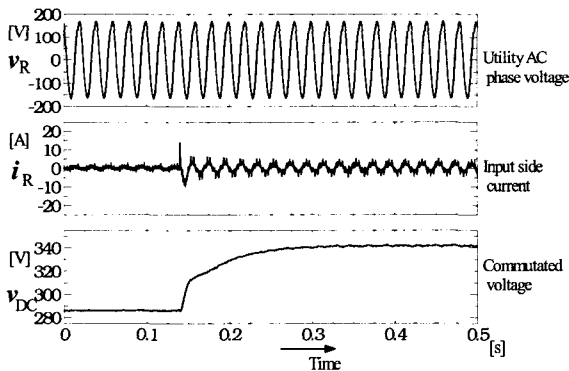


그림 14. 3상 PFC 컨버터 기동시의 과도 특성

Fig. 14. Transient operating characteristics of turning on PFC converter starting.

13에서 알 수 있듯이 약간의 직류전압변동은 있지만 2 주기 정도로 지난 후에는 정상상태로 도달되며, 부하 변동에 상관없이 역률은 1을 유지한다. 그림 14는 무부하로 게이트 블록(다이오드 정류)으로부터 시동시킬 때의 응답 특성을 나타낸 파형이다. 그림 14에서 알 수 있듯이 제어에 의해서 과전류가 발생되지 않고 일정한 상태로 이행할 수 있다.

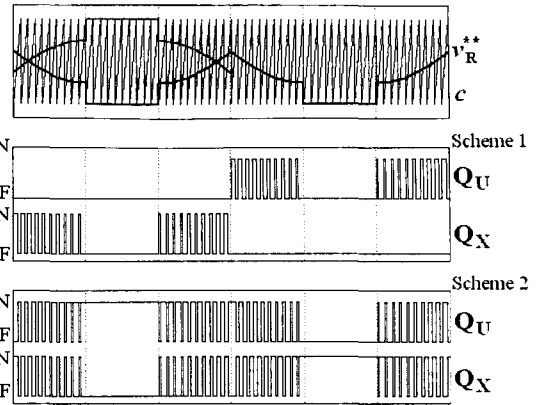


그림 15. 기동시의 과도특성

Fig. 15. Transient operating characteristics of starting.

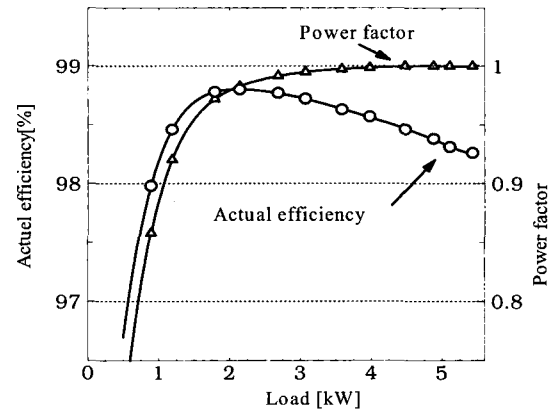


그림 16. 출력용량에 대한 효율과 역률의 특성

Fig. 16. Characteristics of actual efficiency and power factor for output capacity.

경부하시의 효율의 향상을 도모하기 위해 주 파워 반도체 스위칭 디바이스의 온-오프 신호를 그림 15의 방식 2(Scheme 2)로 구동시켰다. 그림 15의 방식 1(Scheme 1)은 그림 4와 동일한 방법이다. 그림 15의 방식 2는 오프 게이트가 들어가고 있는 사이 추가적으로 온 게이트를 준다. 추가된 온 게이트 기간 동안에 주 파워 반도체 스위칭 디바이스에 순방향 전류가 흐른 것이 없지만, 파워 MOSFET와 다이오드의 양쪽에 전류가 흘러 주 파워 반도체 스위칭 디바이스의 전압 강하를 저감할 수 있다.

그림 16은 실험에 의해서 측정된 효율특성과 역률특성을 나타낸 것이다. 그림 16에서 실측효율은 전력변환기만으로 측정하였으며, 제어회로와 게이트 구동 회로의 손실은 고려하지 않았다. 그리고 실측 효율은 2[kW] 부근에서 최대 효율 98.8[%]을 갖으며, 1[kW]이상에서 역률 0.9를 초과하고, 2.5[kW]이상에서 역률 0.99이상을 달성하고 있다. 또한 제안한 전력변환 장치의 주 스위치인 파워 MOSFET의 전압 강하의 상승에 의해서 정

격부하 부근에서 효율이 저하되는 현상이 생기는데 이것은 파워 MOSFET의 병렬수를 증가시켜 개선하였다.

IV. 결 론

본 논문은 회로 구성이 간단한 새로운 3상 공진형 PWM정류기를 제안하여 실험과 시뮬레이션을 통하여 다음과 같은 결과를 얻었다.

- (1) 소프트 스위칭 동작과 고역률, 고효율을 이루었다.
- (2) 부하의 변동이나 기동에 있어서 안정된 제어가 가능하다.
- (3) 제안한 회로의 소프트 스위칭 동작은 2상 스위칭으로써 유지하는 상과 다른 2상의 변환기 교류 전류의 방향을 제한하였다. 그러므로 역행운전에서는 소프트 스위칭이 가능하지 않으므로 고역률 개선으로써는 유효한 회로로써 활용할 수 있을 것으로 확인하였다.
- (4) 제안 회로는 전류(轉流)스위치 2개 또는 기본과 60° 로 상호 작용한 전류(轉流)스위칭의 PWM 제어가 공용으로 가능하므로 기존의 보조 공진 전류(轉流)브리지 레그 링크(ARCBLL)스너버 방식에 비하여 회로 구성과 제어 구성을 간단하게 할 수 있다.

참 고 문 헌

- [1] D. M. Divan, G. Venkatatamanan, "Pulse Width Modulation with Resonant DC link Converters", IEEE Transaction on Industry Applications, Vol.29, No.1, pp.113-120, 1993.
- [2] 安常, 中岡, "新世代3相電壓型ZVS-PWMインバータ・コンバータ用の共振DCリンク回路トポロジーと特性評價", パワーエレクトロニクス研究會論文誌, Vol.21, No.2, 1996.
- [3] 佐藤伸二, 長井眞一郎, 森田滌一, "高効率低ノイズ3相ソフトスイッチング變換器", 平成11季電氣學會産業應用全國大會講演論文集, Vol.2-177, pp.1-6, 1999.
- [4] D.M.Divan, L.Malesani, V.Toigo, "A Synchronized Resonant DC Link Converter for Soft-Switched PWM", IEEE Transaction on Industry Applications, Vol.29, No.5, pp.940-948, 1993.
- [5] D.M.Divan, M.H.Kheraluwala, "A Three-Phase Soft-Switched High-Power-Density DC-DC Converter for High-Power Applications", IEEE Transaction on Industry Applications, Vol.27, No.1, pp.63-73, 1991.
- [6] 神誌那, 神戸, 鬆本, 中岡, "補助共振轉流アームリンク三相電壓形正絃波コンバータの特性解析", SPC-97-24, pp.63-68, 1997.

저 자 소 개



문 상 필(정회원)
 1997년 부경대학교 전기공학과 학사 졸업.
 1999년 경남대학교 전기공학과 석사 졸업.
 2003년 경남대학교 전기공학과 박사 졸업.

<주관심분야 : 전력전자, 전기기기, 전기철도>



서 기 영(정회원)
 1965년 한양대학교 전기공학과 학사 졸업.
 1980년 한양대학교 전기공학과 석사 졸업.
 1987년 한양대학교 전기공학과 박사 졸업.

현, 경남대학교 전자전기공학부 교수
<주관심분야 : 전력전자, 전기기기, 전기철도>



이 현 우(정회원)
 1979년 동아대학교 전기공학과 학사 졸업.
 1984년 영남대학교 전기공학과 석사 졸업.
 1992년 동아대학교 전기공학과 박사 졸업.

현, 경남대학교 전자전기공학부 교수
<주관심분야 : 전력전자>

권 순 걸(정회원)

1973년 영남대학교 전기공학과 학사 졸업.
 1980년 부산대학교 전기공학과 석사 졸업.
 1990년 영남대학교 전기공학과 박사 졸업.
 현, 경남대학교 전자전기공학부 교수

<주관심분야 : 전력전자>