

퍼지-PLL 제어기를 이용한 응답특성 개선

(Improvement of the Response Characteristics Using the Fuzzy-PLL Controller)

조정환* · 서춘원

(Jeong-Hwan Cho · Choon-Weon Seo)

요 약

본 논문에서는 자동화 시스템의 고속 정밀 제어를 위한 퍼지-PLL 제어기를 제안한다. 기존의 PLL 제어기는 넓은 데드존 때문에 지터 잡음을 발생하고, 긴 지연시간 때문에 고속 동작의 정밀제어에는 부적합 하다. 본 논문에서는 이러한 문제를 해결하기 위하여, 제어영역을 고속 제어와 정밀제어 영역으로 구분한다. 먼저 퍼지 제어 기법을 적용하여 신속한 과도응답을 수행하고, 오차가 설정된 범위에 진입하면 새로운 위상 주파수 검출기를 설계한 PLL 제어기를 사용하여 정밀제어를 수행한다. 제안된 다중 구조의 위상 주파수 검출기는 데드존과 지터 잡음을 개선하고, 상승 에지에서 동작하는 P-PFD와 하강 에지에서 동작하는 N-PFD로 구성하여 PLL의 응답 특성을 향상 시킨다.

Abstract

This paper proposes the fuzzy-PLL control system for fast response time and precision control of automation systems. The conventional PLL has not only a jitter noise caused from such a demerit of the wide dead zone, but also a long delay interval that makes a high speed operation unable. In order to solve the problems, the proposed system, which provides the improvement in terms of the control region in high speed and precision control, first used the fuzzy control method for fast response time and when the error reaches the preset value, used the PLL method designing new PFD for precision control. The new designed multi-PFD improves the dead zone, jitter noise and response characteristics, which is consists of P-PFD(Positive edge triggered PFD) and N-PFD(Negative edge triggered PFD) and can improve response characteristics to increase PFD gain.

Key Words : fuzzy, PLL, PFD, response characteristics

1. 서 론

자동화 시스템의 발전에 따라 신속하고 정확한 응답특성을 갖는 제어회로에 대한 필요성이 증가하고 있다. PLL은 고속 정밀의 응답 성능을 필요로 하는 자동화 시스템에서 널리 응용되고 있는 회로이다. 현대의 제어 시스템이 빠른 처리능력을 갖는 PLL을

* 주저자 : 김포대학 정보통신계열 조교수
Tel : 031-999-4142, Fax : 031-999-4775
E-mail : jhcho@kimpo.ac.kr
접수일자 : 2004년 12월 29일
1차심사 : 2005년 1월 4일
심사완료 : 2005년 1월 19일

퍼지-PLL 제어를 이용한 응답특성 개선

요구하기 때문에 주파수 응답속도가 빠르며 안정적으로 동작 할 수 있도록 PLL 구성요소의 성능을 향상시키는 연구가 진행되고 있다. 특히 PLL의 주요 구성 요소인 PFD(Phase Frequency Detector)는 주파수 추적 시간을 개선하거나 지연 시간 및 데드존을 줄이기 위한 방향으로 연구가 활발히 진행되고 있다. PFD의 주파수 추적 시간과 지연 시간이 길어지면 고속 동작이 어렵고, 데드존이 크면 정확한 동기를 맞출 수 없고 지터 잡음을 많이 발생한다. 따라서 이러한 PFD의 문제점 때문에 고속 동작에서 PLL이 동작의 제한을 받게 된다[1].

또한 PLL 제어가 사용되는 다양한 산업 환경에 있어서 실제 사용되는 자동화 시스템은 비선형 특성으로 동작하며 이는 기존의 선형 제어 이론으로는 제어하기가 매우 힘들다. 이러한 선형 제어 이론은 시스템의 구조 및 조건에 너무 많이 의존하기 때문에 다양한 종류의 비선형 시스템에 대한 접근을 거의 불가능하게 한다. 최근에 퍼지 이론을 적용하면 비선형 시스템의 제어가 용이하기 때문에 다양한 분야에서 퍼지 제어를 이용한 성공적인 적용 사례들이 발표되고 있다. 즉 비선형 시스템을 퍼지 추론을 이용하여 표현하면 인간의 의사결정 구조에 적합한 제어를 실현 할 수 있다는 장점을 갖고 있다[2].

따라서 본 논문에서는 자동화 시스템의 고속 정밀 제어를 위하여 퍼지-PLL 제어방식을 제안한다. 제안한 제어 방식은 먼저 퍼지 추론을 이용한 퍼지 제어 방식을 이용하여 고속 제어를 수행하고, 이후 PLL 제어방식을 이용하여 정밀 제어를 수행하는 하이브리드 제어방식이다. 이를 위하여 PLL이 가지고 있는 데드존과 지연 시간의 단점을 해결하고 고속 정밀의 PLL에 적용하기 위한 다중 구조로 구성된 새로운 PFD를 제안한다. 상승 에지에서 동작하는 P-PFD와 하강 에지에서 동작하는 N-PFD의 다중 구조로 구성하여 이득을 증가시켜 주파수 추적 속도를 향상 시켰기 때문에 제안된 PFD는 PLL의 고속 동작에 적합하다. 또한 제안된 PFD를 적용한 PLL은 데드존과 지연시간에 의한 출력의 영향을 개선하여 지터 잡음을 발생시키지 않기 때문에 정밀 제어에 적합하다. 이론과 실험적인 연구가 수행되었으며 제안된 퍼지-PLL 제어기는 데드존 특성이 양호하고

고속에서도 안정된 결과를 나타내며 응답특성이 우수함을 확인할 수 있었다.

2. 퍼지-PLL 제어시스템의 설계

자동화 시스템의 고속 정밀제어를 구현하기 위해 퍼지 제어기와 PLL 제어를 설계하여 제안된 퍼지-PLL 시스템은 그림 1과 같이 구성된다.

2.1 퍼지 제어기

일반적으로 퍼지 제어기는 퍼지화 도입부(fuzzification interface), 지식베이스부(knowledge base), 의사결정 논리부(decision-making logic), 비퍼지화부(defuzzification interface)로 구성되어 있다[3].

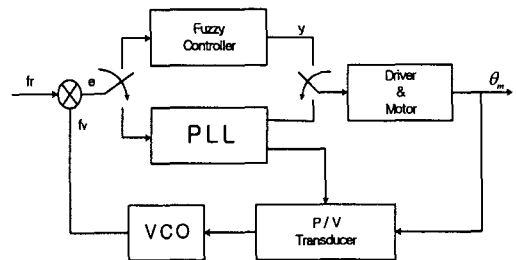


그림 1. 제안된 시스템의 구성도
Fig. 1. Block diagram of the proposed system

본 논문에서는 퍼지 제어기의 입력변수를 오차(e)와 오차의 변화량(ce)으로 선정하고, 출력변수는 $y(k)$ 로 선정하였으며 아래와 같이 정의한다.

$$e(k) = f_r(k) - f_v(k) \quad (1)$$

$$\Delta e(k) = e(k) - e(k-1) \quad (2)$$

$$y(k) = F[e(k), \Delta e(k)] \quad (3)$$

여기서, $f_r(k)$ 와 $f_v(k)$ 는 각각 k 번째 샘플링시간의 목표값과 플랜트의 출력값이다. $F[e(k), \Delta e(k)]$ 는 퍼지논리에 의한 비선형 함수로서 퍼지화와 퍼지추론, 비퍼지화의 3단계로 구현되며 $y(k) = F[e(k), \Delta e(k)]$ 는 퍼지 제어값이 이고 플랜트의 입력신호이다. 퍼지 제어기의 목적은 플랜트에 비선형 요소가 존재할

때 과도응답의 오버슈트 또는 언더슈트를 보상하기 위해서 기준입력요소를 수정하는 것이다. 이러한 퍼지제어기는 퍼지 제어규칙에 의해서 동작한다. 퍼지 제어규칙은 일반적으로 “If~then~”의 형태를 취하는 n개의 독립적인 제어규칙으로 구성되며, If 부분은 조건(antecedent)을, then 부분은 결과(consequent)를 나타낸다.

$$R_i = \text{If } e \text{ is } E_i \text{ and } \Delta e \text{ is } CE_i \text{ then } y \text{ is } U_i \quad (4)$$

(i=1,2,...,N)

여기서 $E_i, \Delta E_i, U_i$ 는 언어적 퍼지변수로서 각각 NB(Negative Big), NM(Negative Medium), NS(Negative Small), ZO(Zero), PS(Positive Small), PM(Positive Medium), PB(Positive Big)의 7개 레벨로 구성되어 있으며, 소속함수는

$$\mu = \{\mu_{NB}, \mu_{NM}, \mu_{NS}, \mu_{ZO}, \mu_{PS}, \mu_{PM}, \mu_{PB}\}$$

이고, 그림 2와 같이 삼각형의 형태로 [0,1]의 구간에서 설정된다.

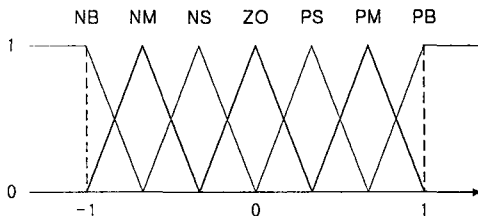


그림 2. 멤버십 함수
Fig. 2. Membership functions

표 1. 퍼지제어를 위한 제어규칙
Table 1. Control rules for fuzzy control

$\begin{matrix} e \\ \Delta e \end{matrix}$	NB	NM	NS	ZO	PS	PM	PB
NB				NB	NM		
NM				NM			
NS				NS	ZO		PM
ZO	NB	NM	NS	ZO	PS	PM	PB
PS	NM		ZO	PS			
PM				PM			
PB			PM	PB			

이러한 언어적 제어규칙과 멤버십 함수로부터 출력값을 얻기 위해서는 퍼지 추론을 해야한다. 추론 방법은 퍼지관계의 합성법칙에 의한 직접법을 사용하였다. i번째 제어규칙의 퍼지관계를 카테시안 곱(catesian product)으로 정의하면

$$R_i = (e_i \times \Delta e_i) \times U_i, \quad (i = 1, 2, \dots, N) \quad (5)$$

입력을 $e_0, \Delta e_0$ 라고 하면, 출력 U_0 는

$$R = R_1 \vee R_2 \vee \dots \vee R_N = \bigvee_{i=1}^N R_i \quad (6)$$

이고, 이에 대한 멤버십 함수는

$$U_0 = R \circ (e_0 \times \Delta e_0) \quad (7)$$

$$\mu_{U_0}(u) = \text{MAX}_{e, \Delta e} [\mu_R(e, \Delta e, u) \wedge \mu_{e_0}(e) \wedge \mu_{\Delta e_0}(\Delta e)]$$

위 식이 퍼지 단일값(singleton) 입력이면

$$\mu_{U_0}(u) = \mu_R(e, \Delta e, u) \quad (8)$$

이고

$$\mu_{R_i}(e_0, \Delta e_0, u) = \mu_{E_i}(e_0) \wedge \mu_{\Delta E_i}(\Delta e_0) \wedge \mu_{U_i}(u)$$

라고 정의하면, 추론결과는

$$W_i = \mu_{E_i}(e_0) \wedge \mu_{\Delta E_i}(\Delta e_0) \quad (9)$$

$$\mu_{U_0}(u) = \bigvee_{i=1}^N [W_i \wedge \mu_{U_i}(u)]$$

한편 제어기 출력을 비퍼지화 방법을 이용하여 구할 수 있다. 본 논문에서는 다음과 같은 무게중심법(center of gravity method)을 이용한다.

$$y(k) = F[e(k), \Delta e(k)] = \frac{\sum_{i=1}^N (\mu_{U_i}(u_i) \cdot u_i)}{\sum_{i=1}^N \mu_{U_i}(u_i)} \quad (10)$$

2.2 PLL제어기의 설계

PLL은 주파수 추적 속도가 빠르며 안정적으로 동

퍼지-PLL 제어기를 이용한 응답특성 개선

작 할 수 있도록 PLL 구성요소의 성능을 향상시키는 연구가 진행되고 있다. 즉 PLL의 기본적인 구성요소인 PFD, 전압제어발진기(VCO)와 전하펌프(Charge pump) 등이 고속 정밀의 PLL을 구현하기 위하여 구조 개선이 이루어지고 있다. 특히 PLL의 주요 구성요소인 PFD는 기준 신호와 VCO 출력 신호 사이의 위상과 주파수를 비교하여 오차 신호를 출력하는 기능을 한다. 현재 일반적으로 많이 사용하는 3-state PFD의 구조는 두 개의 D-Flip Flop과 한 개의 AND 게이트로 이루어져 있다[4].

3-state PFD를 사용한 PLL이 동기될 때 up 신호와 down 신호가 모두 "1" 인 경우가 존재한다. 동작 원리상으로는 up 신호와 down 신호가 "1" 인 경우에는 AND 게이트를 통하여 두 개의 D-FF를 즉시 리셋 해야 한다. 하지만 논리회로의 지연 시간으로 인해서 또 하나의 상태(up=down=1)가 존재한다. 이러한 PFD 자체의 지연 시간은 PFD의 최대 동작 주파수를 제한 한다. 따라서 PFD 자체의 최대 동작 주파수를 높여주기 위해서는 PFD의 지연 시간을 되도록 작게 하여야 한다. 또한 고주파수 대역에서 정상적인 동작을 위해서는 지연시간에 의해 발생하는 데드존 특성이 매우 작아야 한다. 3-state PFD는 지연 시간이 길어서 고주파 대역에서 사용이 부적합하고 데드존이 넓기 때문에 지터 잡음을 많이 만들어낸다 [5,6].

본 논문에서는 기존의 PFD가 갖는 문제점을 해결하기 위하여 그림 3과 같은 다중-PFD를 제안한다. 제안된 PFD의 출력 파형은 3-state PFD의 출력 파형과 동일하다. 그러나 3-state PFD 에서는 출력 파형의 up 신호와 down 신호가 동시에 "1" 이 되는 부분이 있지만, 제안된 다중-PFD는 up 신호와 down 신호가 동시에 "1" 이 되는 부분이 없다. 즉 제안된 PFD는 up 신호와 down 신호가 동시에 동작하였을 때 전류의 불일치에 영향을 받지 않도록 설계되었다. 또한 제안된 PFD를 적용한 PLL이 주파수 추적 속도를 향상시키고 지터 잡음을 감소시키기 위해 다중 구조로 설계하였고 데드존과 응답특성을 개선하였다. 제안된 PFD는 그림 3(a)와 같이 P-PFD와 N-PFD로 구성되며 그림 3(b)와 같은 특성을 출력한다. 기준신호와 VCO신호가 입력으로 주어질 때

P-PFD는 입력신호의 상승에지에서 동작하여 UP_p 신호를 출력하며 N-PFD는 입력신호의 하강에지에서 동작하여 UP_n신호를 출력한다. 기존 3-state PFD의 출력과 그림 3(b)를 비교해 보면 기존 PFD는 UP신호를 한 주기동안 1번 검출하는데 비해 제안된 다중-PFD는 UP신호를 한 주기에 2번 검출하여 PFD의 이득을 증가시켜 주파수 추적 속도를 향상시킨 것을 알 수 있다.

출력특성을 알아보면, 위상오차 ϕ_e 에 대한 PFD의 평균 출력전압은

$$V_d(t) = K_d \phi_e(t) + V_{DD}/2 \quad (11)$$

이고, 이때 3-state PFD의 이득은

$$K_d = \frac{V_{DD}}{4\pi} \quad (12)$$

이고, 제안된 다중-PFD의 이득은

$$K_d = \frac{V_{DD}}{2\pi} \quad (13)$$

이다. 따라서 제안된 다중-PFD의 이득이 3-state PFD의 이득에 비해 2배의 이득을 가진다는 것을 알 수 있다.

2.3 제안된 시스템의 동작특성

자동화 시스템의 고속 정밀 제어를 실현하기 위해 제안된 시스템은 그림 1와 이 구성된다, 기준 주파수(f_r)와 귀환주파수(f_v)는 비교기에서 비교되어 주파수 오차(e)를 발생한다.

$$e(\text{Hz}) = f_r - f_v \quad (14)$$

주파수 오차(e)와 오차의 변화량(ce)는 퍼지 제어기에서 실행되어, 그 출력값이 전동기를 정회전, 역회전시키면서 신속히 목표값을 추적하며 목표값에 도달하기 직전에 주파수 오차가 $e < |10 \text{ [KHz]}|$ 이내 일 경우에는 PLL 제어기가 동작하여 정밀제어를 실행한다.

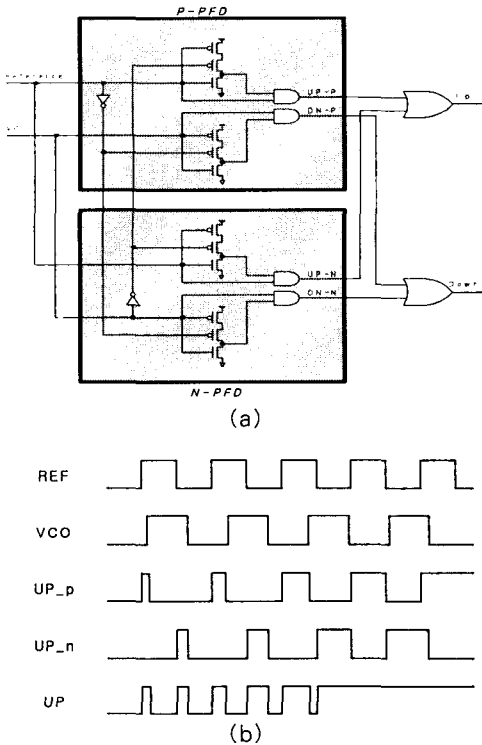


그림 3. 제안된 다중-PFD
 (a) 구조 (b) 입출력 특성
 Fig. 3. Proposed multi-PFD
 (a) Structure
 (b) Input & output characteristics

그리고 이때 전동기 축에 부착된 위치 검출기인 옵티컬 인코더와 위치/전압 변환기(Position/Voltage transducer : P/V transducer)에 의해서 전동기 회전에 비례하는 전압을 발생하고 그 전압은 다시 VCO에 의해서 귀환 주파수로 변환해서 기준 주파수와 비교기에서 다시 비교된다. 일련의 이러한 과정을 통해서 f_v 는 f_r 과 같아지도록 증감하며 주파수 오차가 "0"에 가깝도록 접근한다.

귀환주파수가 증가하여 $f_r=f_v$ (동기상태)가 되면 그때 출력전압 $V_o(t)$ 는 "0"가 되어서 전동기는 정지한다. 이것은 곧 전동기가 위치명령과 일치된 위치에 도달한 것을 의미한다. 한편 위치/전압 변환기의 파라미터를 조정하여 정밀운전과 안정도를 개선한다. 즉 고속제어 영역에서는 위치/전압변환기가 민감하게 작용(fine control) 하여 목표값에 신속히 접

근하고, 정밀제어 영역에서는 응답시간과 안정도를 확보하는 범위 내에서 둔감하게 작용하여 오버슈트를 방지한다. 또한 위치/전압변환기가 제어전압의 작은 변동에 의해서도 매우 높은 주파수로 변할 수 있기 때문에 옵티컬 인코더만으로 귀환주파수 발생에 의존하는 방식보다는 응답시간을 감소시키고, 고정밀도에 도달할 수 있다. 또한 상대적으로 인코더의 선밀도가 낮아도 위치/전압 변환기의 감도 특성에 의해서 넓은 주파수 범위로 변할 수 있으므로 양호한 안정도를 갖는다.

3. 실험 및 결과

자동화 시스템의 정밀 제어를 실험하기 위해 제안된 제어 시스템은 리드-스크류를 결합하여 회전운동을 직선운동으로 변환시켰다. 회전각 θ 에 대한 리드-스크류의 이동거리

$$L = \frac{4}{2\pi} [\text{mm/revolution}] \quad (15)$$

이며, 전동기의 회전위치를 결정하는 인코더는 증가형 옵티컬 인코더 방식으로 1회전당 120개의 펄스를 발생하며, VCO의 감도 $K_v=26.97[\text{kHz/V}]$ 이다. 리드가 0~500[mm]까지 변화할 때 이에 대응하는 VCO 출력 주파수는 제어 시스템의 변환요소(conversion factor)로서 작용한다.

$$\begin{aligned} \text{Conversion factor} &= \frac{500[\text{mm}]}{48.56[\text{kHz}]} \\ &= 10.3[\text{mm/kHz}] \end{aligned} \quad (16)$$

따라서 위식을 만족하는 위치/전압변환기의 이득 $K_p=36[\text{mV/cm}]$ 이며, 결과적으로 $K_v \cdot K_p$ 에 의해서 제안된 시스템의 변환요소를 결정할 수 있다. 또한 사용된 DC 서보 전동기의 기계적 시정수 $\tau_m=250[\text{ms}]$, 서보 증폭기와 전동기의 이득 $K_m=45.781[\text{rad/sec/V}]=2.916[\text{cm/sec/V}]$ 이고, 전동기의 최대 속도 $\omega_m=228.91[\text{rad/sec}]=14.58[\text{cm/sec}]$ 이다. 그리고 주파수 오차 선형범위 f_D 에 대응하는 목표값의 최대 선형 변동 범위 $\theta_D=\pm 8[\text{cm}]$ 이다. 따라서

퍼지-PLL 제어기를 이용한 응답특성 개선

$f_D = K_v \cdot K_p \cdot \theta_D = (0.036) \cdot (26.97) \cdot (8) = 7.767[\text{kHz}]$ 이다.

이와 같은 파라미터에 의해서 실험한 결과가 그림 4과 그림 5에 나타나 있다. 그림 4은 정상상태의 위치 명령을 432[mm]로 입력 했을 때의 위치응답 곡선이다. 기준 주파수는 35.714[kHz]에서 77.656[kHz]로 변환되며, 먼저 PLL만으로 동작하였을 때의 응답 특성(점선)을 살펴보면 과도응답 특성 영역인 $t=2.5[\text{sec}]$ 까지 전동기가 최대 속도로 동작하고 $f_i=f_v$ 가 되는 $t=2.7[\text{sec}]$ 에서 목표값인 432[mm]에 도달하고 전동기는 정지한다. 이때 최대 오버슈트는 3.15[%]이다. 한편 제안된 제어 시스템에 의해서 실험한 결과 응답특성(실선)을 살펴보면 과도응답 특성 영역에서 $t=2.1[\text{sec}]$ 까지 전동기가 최대 속도로 동작하여 정밀제어 영역에 도달하며, $f_i=f_v$ 가 되는 $t=2.3[\text{sec}]$ 에서 목표값에 도달한다. 최대 오버슈트는 1.18[%]이다.

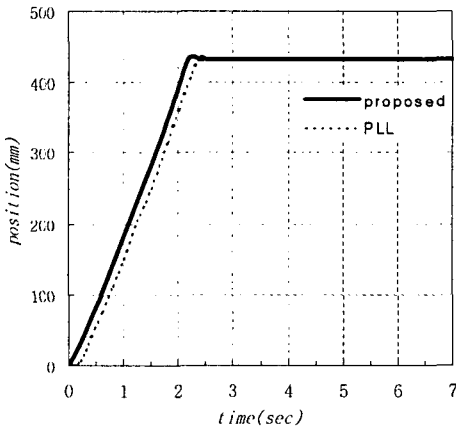


그림 4. 위치명령(432[mm])에 대한 응답
Fig. 4. Response to position command(432[mm])

그림 5는 위치명령 주파수를 35.714[kHz]에서 62.228[kHz]로 입력 했을 때의 위치응답곡선으로 PLL만으로 실험을 하였을 때의 응답특성(점선)은 $t=1.6[\text{sec}]$ 까지 전동기가 최대 속도로 동작하여 $t=1.8[\text{sec}]$ 에서 목표값인 284[mm]에 도달하고 전동기는 정지한다. 제안된 제어 시스템에 의해서 실험한 응답특성(실선)을 살펴보면 과도응답영역인

$t=1.2[\text{sec}]$ 까지 전동기가 최대 속도로 동작하여 정밀 제어 영역에 도달하며, $t=1.4[\text{sec}]$ 에서 목표값인 284[mm]에 도달한다. 따라서 이러한 과정의 실험결과를 분석하면 제안된 제어시스템을 사용할 경우에 정상상태오차를 감소시킬 수 있을 뿐만 아니라 과도응답특성도 개선할 수 있음을 알 수 있다.

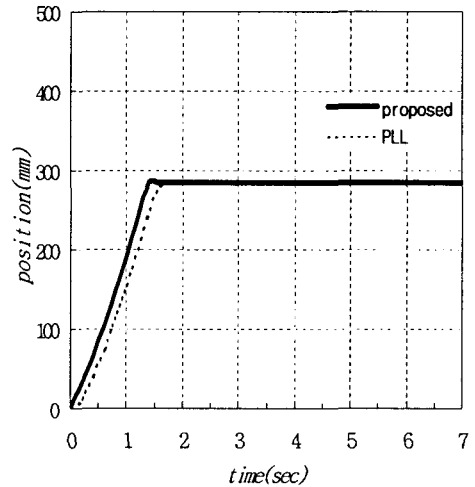


그림 5. 위치명령(284[mm])에 대한 응답
Fig. 5. Response to position command(284[mm])

4. 결론

자동화 시스템의 고속 정밀 제어를 위하여 퍼지-PLL 제어기를 제안하였다. 제안된 제어기는 먼저 퍼지 추론을 이용한 퍼지 제어 방식을 이용하여 고속 제어를 수행하고 정밀제어를 위하여 PLL 제어방식을 이용하는 혼합형 제어방식이다. 상승 에지에서 동작하는 P-PFD와 하강 에지에서 동작하는 N-PFD의 다중구조로 구성하여 이득을 증가시켜 주파수 추적 속도를 향상 시켰기 때문에 PLL의 고속 동작에 적합하고 또한 제안된 PFD를 적용한 PLL은 데드존에 의한 출력의 영향을 개선하여 지터 잡음을 발생시키지 않기 때문에 정밀제어에 적합하다.

이론과 실험적인 연구가 수행되었으며 제안된 퍼지-PLL 제어기는 데드존 특성이 양호하고 고속에서도 안정된 결과를 나타내며 응답특성이 우수함을 확

인할 수 있었다. 제안된 제어기는 로봇 매니플레이터, 이동로봇, CNC, 반송설비 등의 고속 정밀 제어가 필요한 자동화 시스템에 적용될 수 있을 것으로 기대된다.

본 논문은 2004학년도 김포대학 연구비지원에 의하여 연구되었음.

References

- [1] C. Vaucher, "An adaptive PLL tuning system architecture combining high spectral purity and fast settling time," IEEE J. Solid-State Circuits, Vol. 35, No. 4, pp. 490-502, Apr. 2000.
- [2] C. S. Tseng et al., "Fuzzy tracking control design for nonlinear dynamic system via T-S fuzzy model," IEEE Trans. Fuzzy Syst., Vol.9, No.3, pp.381-392, June 2001.
- [3] A.Rubaai, et al, "Experimental verification of a hybrid fuzzy control strategy for a high-performance brushless DC drive system", IEEE Trans. Ind. Appl., Vol.37, no.2, pp.503-512, Mar 2000.
- [4] Frank Herzel et al., "An integrated CMOS PLL for low-jitter applications," IEEE Trans. Circuits and Systems, Vol. 49, No. 6, pp. 427-429, Jun. 2002.
- [5] Yasuaki Sumi et al., "Dead-zoneless PLL frequency synthesizer by hybrid phase detectors," IEEE J. Solid-State Circuits, Vol. 4, pp. 410-414, July 1999.
- [6] Takeo Yasuda, Hiroaki Fujita and Hidetoshi Onodera, "A dynamically phase adjusting PLL for improvement of lock-up performance," IECE Trans. Fundamentals Vol. E-84A, No. 11, pp. 2793-2801, Nov. 2001.

◇ 저자소개 ◇

조정환 (趙正煥)

1963년 12월 12일생. 1988년 한양대학교 전자공학과 졸업. 1990년 한양대학교 대학원 전자공학과 졸업(석사). 2003년 한양대학교 대학원 전자공학과 졸업(박사). 1990~1991년 LG전자 중앙연구소. 1991~1996년 생산기술연구원. 1996년~현재 김포대학 정보통신계열 조교수. 공업계측제어기술사.

서춘원 (徐春源)

1964년 7월 4일생. 1988년 광운대학교 전자공학과 졸업. 1990년 2월 광운대학교 대학원 전자공학과 졸업(석사). 1997년 2월 광운대학교 대학원 전자공학과 졸업(박사). 1998~2000년 강서기능대학 전자과 교수. 2000년~현재 김포대학 정보통신계열 조교수.