

DS/CDMA 통신 시스템의 비선형 성능 분석

(Non-Linear Performance Analysis on the DS/CDMA Communication System)

홍현문*

(Hyun-Moon Hong)

요 약

본 논문에서는 DS/CDMA 통신 시스템의 비선형 성능 분석하였다. 또한, 선형일 때 기존의 칩 파형 중 성능이 가장 우수한 Raised cosine 칩 파형과 비교하면 $BER=10^{-4}$ 을 기준으로 균일 칩 파형은 거의 유사한 성능을 갖지만, 비균일 칩 파형은 0.5[dB] 전력 이득을 찾아서 제안한 칩 파형 중 MAI를 최소화하는 최적의 칩 파형임을 알 수 있었다. 그러나 비선형일 때는 비균일 칩 파형의 높은 PAPR로 인하여 균일 칩 파형에 비해 좋지 않은 성능을 보였다. 즉 비균일 칩 파형이 사용된 비선형 CDMA 시스템에서 약 15[dB]정도의 IBO를 해야 선형 증폭기를 통과한 시스템의 성능과 같아지게 됨을 알 수 있었다.

Abstract

In this paper, we analyzed the nonlinear Performance on the DS/CDMA Communication System. At the $BER=10^{-4}$, uniform chip waveforms have similar performance in the linear channel. However, non-uniform chip waveforms have about more 0.5[dB] power gain than the conventional raised-cosine chip waveforms. In the nonlinear HPA, non-uniform chip waveforms have worse BER performance than the uniform chip waveforms because of the high PAPR. In other words, non-uniform chip waveforms show similar performance as uniform chip waveforms if IBO (input back off) of 15[dB] is given.

Key Words : DS/CDMA, HPA, IBO

1. 서 론

CDMA 방식은 FDMA나 TDMA 방식과는 달리 여러 가지 간섭 중에서 동시에 같은 채널을 사용하

는 다른 사용자들에 의해 발생하는 다중 사용자 간섭(multiple access interference, MAI)에 영향을 받는 간섭 제한된(interference-limited) 시스템이다. MAI는 동채널을 사용하는 각각의 DS(Direct Sequence) 사용자의 간섭에서 발생한다. 이는 칩 파형을 완전하게 orthogonal하게 만들 수 없기 때문에 생기는 문제점이기도 하다. 또한 각 사용자의 전력이 커질수록 MAI가 증가한다. 지금까지 MAI를 줄이기 위한 방법으로는 전력제어, 다중 사용자 검출(multiuser detection), 스마트 안테나(smart anten-

* 주저자 : 동해대학교 전기전자공학과 조교수
Tel : 033-521-9321, Fax : 033-521-9407

E-mail : hmhong@donghae.ac.kr

접수일자 : 2004년 8월 3일

1차심사 : 2004년 8월 5일

2차심사 : 2004년 11월 1일

심사완료 : 2004년 11월 11일

na)등의 수신측면에서 연구되어져왔다.

그러나 송신측면에서 보았을 때 MAI는 칩 파형의 형태에 따라 다른 값을 갖기 때문에 MAI가 최소 값을 갖도록 하는 칩 파형 디자인은 매우 중요하다. 또한 CDMA의 성능 분석에 관한 대부분의 연구는 선형 HPA(high power amplification)를 가정하지만 실제 시스템에서 사용되는 HPA의 특성은 비선형이다. 따라서 비선형 HPA가 고려된 시스템에 대한 연구는 중요하다.

또한 1996년 P. I. Dallas와 F. N. Pavlidou는 기존에 제안된 Half sine, Raised cosine, Blackman, Kaiser 그리고 Lanczos 칩 파형의 성능을 다중경로 레일리 페이딩 채널에서 분석하였고[1], 1997년 B. K. Kok와 M. A. Do는 라이시안(Rician) 페이딩 채널에서 DS/CDMA 시스템의 성능을 분석하였다[2]. 이것은 기존의 칩 파형에 대한 연구이고, 비선형 HPA의 영향을 고려하지 않았다. 1999년 M. L. Landolsi와 W. E. Stark는 prolate spheroidal wave 함수를 이용하여 MAI를 최소화하는 연속 위상(continuous phase)과 비균일 엔벨로프(envelope) 특성을 갖는 computer generated 칩 파형을 제안하였다[3]. 그러나 이 연구에서는 칩 파형의 분석적 형태(analytic form)가 주어지지 않았고, 또한 비선형 HPA를 고려하지 않았다. 1993년 M. Sawada, M. Katayama 그리고 A. Ogawa는 비선형 HPA를 고려한 CDMA 시스템에 대한 BER 분석을 하였다[4]. 이들은 구형(rectangular) 칩 파형만을 고려하여 칩 파형이 성능에 미치는 영향은 알 수 없으며, 비선형 HPA가 고려되었을 때 시스템 BER에 대한 분석적 형태가 주어지지 않고 컴퓨터 모의시험에 의존하였다. 2002년 A. Conti와 D. Dardari 그리고 V. Tralli는 CDMA 시스템에서 비선형 HPA를 고려하였을 때 BER을 분석적 형태로 나타내었다[5]. 그러나 여기에서도 구형과 칩 파형에 관한 성능만을 분석하였다.

본 논문에서는 참고 논문[3]에서 MAI를 최소화하는 computer generated 칩 파형을 근사화된 해석적 칩 파형으로 새롭게 제안한다. Computer generated 칩 파형과 이를 근사화된 해석적 칩 파형의 근사성은 칩 파형의 기본 특성인 대역폭, 엔벨로프, 위상 연

속성 그리고 부분 칩 상관관계(partial chip correlation)로 정확도를 평가한다. 또한 기존의 칩 파형과 제안된 칩 파형을 가지고 비선형 HPA를 복소수 스케일 인자와 왜곡 잡음으로 모델링하여, 제안된 칩 파형을 비선형 HPA가 고려된 DS/CDMA에 적용하여 사용자 수와 IBO에 따른 BER 성능 분석을 한다.

2. DS/CDMA 통신시스템용 비선형 HPA의 특성 및 모델링

2.1 비선형 DS/CDMA 송수신 시스템

그림 1은 처리이득 N과 사용자 K명을 갖는 비선형 DS/CDMA 시스템을 나타낸다.

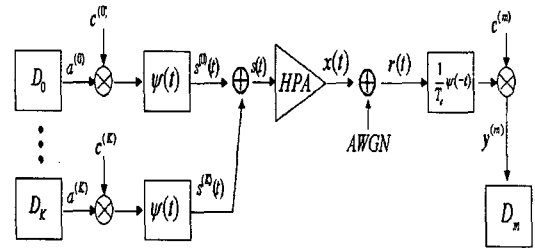


그림 1. 비선형 DS/CDMA 시스템 블록 다이어그램
Fig. 1. Nonlinear DS/CDMA system block diagram

사용자는 c^i 로 구분되어 각 채널로 다른 정보의 신호를 갖고 합쳐진 형태로 HPA를 통과한 후 AWGN(Additive White Gaussian Noise)와 더해진다. 그 다음 정보신호를 복원하는 과정을 거쳐 결정 디바이스에서 신호를 판별한다.

2.2 HPA를 고려하지 않은 DS/CDMA의 BER

다음에서 제안된 칩 파형을 비교 분석하기 위해 비선형 요소인 HPA가 없는 DS/CDMA 시스템의 BER을 간략하게 보이고자 한다.

그림 2는 그림 1에서 비선형 요소인 HPA를 제거한 형태의 시스템이 될 것이다.

그림 2에서 그림 1과는 달리 비선형 HPA를 통과하지 않으므로 $s(t) = x(t)$ 가 되며 따라서 전개한 수

DS/CDMA 통신 시스템의 비선형 성능 분석

식 결과에서 비선형 요소를 정리하여 제거하면 원하는 수식을 얻을 수 있다.

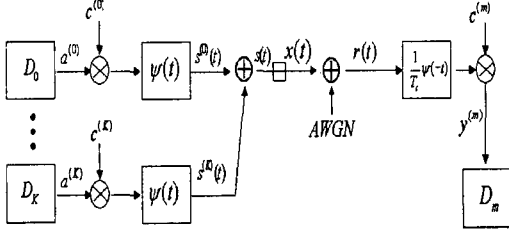


그림 2. DS/CDMA 시스템 블록 다이어그램
Fig. 2. DS/CDMA system block diagram

즉 비선형 HPA에 의한 복소수 스케일 인자로 비선형 감쇄 인자 $K_0(t)$ 에서 발생된 K_0 는

$$K_0 = 1 \quad (1)$$

이고, 비선형 잡음 분산 σ_D^2 은 비선형 잡음 $d^{(m)}$ 의 분산이므로

$$\sigma_D^2 = E[|d^{(m)}|^2]_{d^{(m)}=0} = 0. \quad (2)$$

이다.

따라서, BER은 다음과 같다.

$$P_s = \frac{1}{2} \operatorname{erfc} \left(\sqrt{\frac{|K_0|^2 V^2}{\sigma_w^2 + \sigma_D^2 + |K_0|^2 \sigma_{MAI}^2}} \right)_{K_0=1, \sigma_D=0} \quad (3)$$

$$= \frac{1}{2} \operatorname{erfc} \left(\sqrt{\frac{|V|^2}{\sigma_w^2 + \sigma_{MAI}^2}} \right)$$

2.3 비선형 HPA 특성

비선형 HPA의 전달함수 블록다이어그램은 다음과 같다.

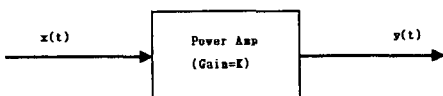


그림 3. HPA 모델링 다이어그램
Fig. 3. HPA modeling diagram

$$y(t) = K \times G_m(|x(t)|) e^{j \cdot G_p(|x(t)|)} \times x(t) \quad (4)$$

$$= K \times G(|x(t)|) \times x(t).$$

비선형 HPA 모델에는 TWTA(traveling-wave tube amplifier)와 SSPA(solid state power amplifier) 두 종류가 있는데[6], TWTA는 AM/PM 변환 특성이 강하며, SSPA는 AM/PM 변환 특성을 갖고 있지 않다.

2.4 SSPA 모델

SSPA 모델에서 AM/AM, AM/PM 변환 특성은 다음과 같이 모델링 된다.

AM/AM :

$$F_A[\cdot] = \frac{\rho}{\left[1 + \left(\frac{\rho}{A_{sat}} \right)^{2p} \right]^{1/2p}} \quad (5)$$

AM/PM :

$$F_P[\cdot] = 0. \quad (6)$$

여기서 A_{sat} 는 포화점에서의 출력 전압이고, p값은 선형 영역에서 포화 영역으로 넘어갈 때의 유연성(smoothness)을 조절하는데, 이 값이 클수록 선형으로 근사화된다.

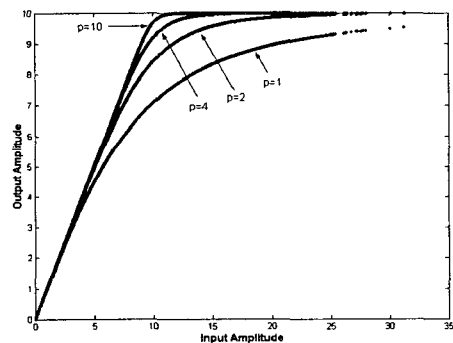


그림 4. SSPA의 AM/AM
Fig. 4. AM/AM of SSPA

그림 4는 이득을 1로 정규화하고, SSPA의 p값에 따른 입출력 특성을 나타낸다. 따라서 SSPA는

AM/AM 특성 변화를 가지고 있고 AM/PM 변화는 없다.

2.5 TWTA 모델

본 연구에서는 사용된 TWTA를 적용한다. TWTA의 AM/AM, AM/PM 전달 특성은 다음과 같다.

AM/AM :

$$F_A[\cdot] = A_{sat}^2 \frac{\rho}{\rho^2 + A_{sat}^2} \quad (7)$$

AM/PM :

$$F_P[\cdot] = \frac{\pi}{3} \frac{\rho}{\rho^2 + A_{sat}^2} \quad (8)$$

여기서 ρ 는 입력신호의 순간적인 크기이다. 입력 신호의 크기는 전력증폭기의 출력신호의 최대크기, 즉 포화점의 크기로 정규화 된 것이다. 그림 5는 TWTA의 AM/AM, AM/PM 입출력 특성을 나타낸다.

HPA 입력 전압의 비선형 부분에서 왜곡이 발생하는 것을 막기 위해 HPA의 동작점을 선형 영역으로 옮기는 HPA의 왜곡은 백오프(BO : back off)의 양에 따라 다르다. 즉 증폭기의 동작점의 백오프로 주어진다.

백오프는 2가지가 있으며 IBO(input back off)와 OBO(output back off)로 다음과 같다.

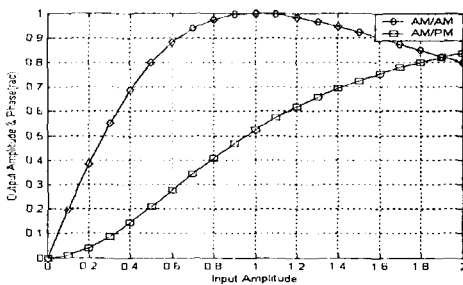


그림 5. TWTA의 AM/AM의 AM/PM
Fig. 5. AM/AM, AM/PM of TWTA

$$IBO = 10 \log_{10} \frac{P_{i,sat}}{P_{i,avg}} \quad (9)$$

$$OBO = 10 \log_{10} \frac{P_{o,sat}}{P_{o,avg}} \quad (10)$$

여기에서 $P_{i,avg}$ 와 $P_{o,avg}$ 는 각각 전력증폭기의 입력 및 출력에서 평균전력이다. $P_{o,avg}$ 는 포화출력 전력이고, $P_{i,sat}$ 는 포화점에 대응하는 입력전력이다. 비선형 전력증폭기를 갖는 디지털 시스템에서는 성능척도로써 $\Delta + OBO$ [dB]으로 정의되는 총 열화 (total degradation)가 사용된다. Δ 는 비선형 증폭기를 사용하여 주어진 BER을 얻는데 있어서 선형증폭기를 사용할 때 요구되는 신호전력에 비해 상대적으로 더 요구되는 신호전력 이고 OBO는 이때 전력증폭기가 갖는 출력 백오프이다.

식 (9)와 식 (10)에서 알 수 있듯이 OBO는 시스템의 성능열화에 상반된 결과를 가져온다. OBO가 큰 경우 전력증폭기는 선형영역에서 동작하므로 성능 열화는 OBO로 결정된다. 반면에 OBO가 작은 경우는 전력증폭기의 비선형성이 커져서 주어진 BER을 얻는데 요구되는 E_b/N_0 가 상당히 증가하게 되므로 성능열화는 거의 Δ 로 결정된다. 그리고 OBO가 일정범위의 값을 갖는 경우, 성능열화는 OBO가 점차 증가함에 따라 단조 감소하다가 다시 단조 증가하는 특성을 나타내기도 한다. 이처럼 OBO가 시스템의 열화의 일부로써 전력증폭기에서 추가로 요구되는 전력이라는 점과 무선통신 시스템의 전력 대부분이 전력증폭기에서 소모된다는 점 등 전력효율에 비추어 전력 제한된 시스템에서 큰 OBO는 바람직하지 않다.

HPA가 선형영역에서 동작하려면 많은 백오프를 해야 하는데 그렇게 되면 HPA의 전력 손실이 생긴다[5].

3. DS/CDMA 통신 비선형 성능 분석 검토

그림 6은 비선형 DS/CDMA 시스템에 제안한 칩파형을 적용했을 때의 BER성능을 나타낸 것이다. 이때 IBO는 하지 않고, 사용자 수는 1명을 가정하였다.

이 경우 신호의 BER성능은 비선형 HPA에 의한 왜곡 영향을 받게 된다.

DS/CDMA 통신 시스템의 비선형 성능 분석

이 때 구형과 칩 파형의 성능이 가장 좋고, 비균일 칩 파형의 성능이 가장 좋지 않은 것을 알 수 있다. 이것은 칩 파형에 따라 엔벨로프의 균일성이 다르기 때문이다. 즉 엔벨로프의 균일성에 따라 비선형 HPA에 따른 신호의 왜곡 정도는 다르게 나타난다. 그림 6을 보면 엔벨로프의 균일성이 가장 큰 구형파의 성능이 가장 좋은 것을 알 수 있다. 그리고 엔벨로프의 균일성이 가장 작은 비균일 칩 파형의 성능이 가장 좋지 않은 것을 확인할 수 있다.

그림 7은 비선형일 때 DS/CDMA 시스템에 제한한 칩 파형을 적용했을 때의 BER 성능을 나타낸 것이다. 이때 IBO는 하지 않고, 사용자 수는 25명을 가정하였다. 이 경우 BER 성능은 비선형 HPA에 의한 신호의 왜곡과 MAI를 받게 된다. 이때 비균일 칩 파형의 성능이 가장 좋지 않다.

그러나 그림 6과 비교할 때 MAI의 영향으로 구형과 칩 파형의 성능이 매우 악화된 것을 알 수 있다. 비균일 파형들은 사용자수에 대한 BER 성능 변화는 적지만 균일 파형들은 사용자수에 영향을 받고 있으며, 특히 구형파는 매우 심한 영향을 받고 있음을 보여준다. 즉 사용자 25명을 가정하였을 때 구형과 칩 파형은 비선형 HPA에 의한 영향보다 MAI의 영향을 가장 많이 받은 것을 알 수 있다. 그림 8은 비선형일 때 DS/CDMA 시스템에 제한한 칩 파형을 적용했을 때의 BER 성능을 나타낸 것이다. 이때 IBO는 5[dB]로 하고, 사용자 수는 1명을 가정하였다. 이 경우 BER 성능은 비선형 HPA에 의한 신호의 왜곡에 영향을 받게 된다.

이때 구형과 칩 파형의 성능이 가장 좋고, 비균일 칩 파형의 성능이 가장 좋지 않은 것을 알 수 있다. 그림 6과 비교할 때 5[dB]의 IBO로 모든 칩 파형의 성능이 향상되었다. 또한 구형과 칩 파형의 성능 향상에 비해 비균일 칩 파형의 성능은 매우 많이 향상되었는데, 이것은 구형과 칩 파형보다 비균일 칩 파형이 비선형에 왜곡에 많은 영향을 받는다는 것을 알 수 있다.

그림 9는 비선형일 때 DS/CDMA 시스템에 제한한 칩 파형을 적용했을 때의 BER 성능을 나타낸 것이다. 이때 IBO는 5[dB]로 하고, 사용자 수는 25명을 가정하였다. 이 경우 BER 성능은 비선형 HPA에 의

한 신호의 왜곡과 MAI를 받게 된다. 이때 구형과 칩 파형의 성능이 가장 좋지 않고, 비균일 칩 파형의 성능이 가장 좋은 것을 알 수 있다.

그림 8과 비교할 때 동일한 IBO 5[dB]에 증가한 MAI의 영향으로 모든 칩 파형의 성능이 악화되었는데 구형과 칩 파형의 성능악화가 비균일 칩 파형의 성능 악화가 더욱 심한 것을 알 수 있다. 이것은 MAI에 의해 구형과 칩 파형이 비균일 칩 파형보다 더 많은 영향을 받는다는 것을 알 수 있다. 즉 비균일 칩 파형은 비선형에 왜곡에, 구형과 칩 파형은 MAI에 더 많은 영향을 받는 것을 알 수 있었다.

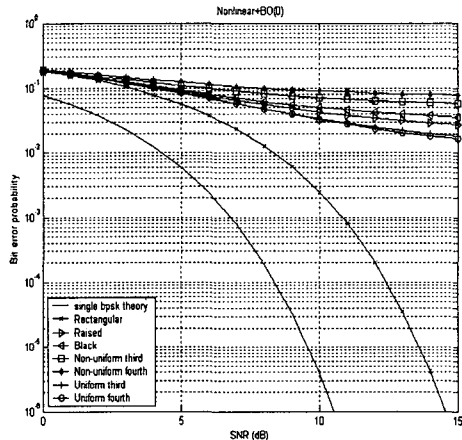


그림 6. 칩파형의 BER 특성(K=1, IBO=0(dB))
Fig. 6. BER performance of chip waveforms (K=1, IBO=0(dB))

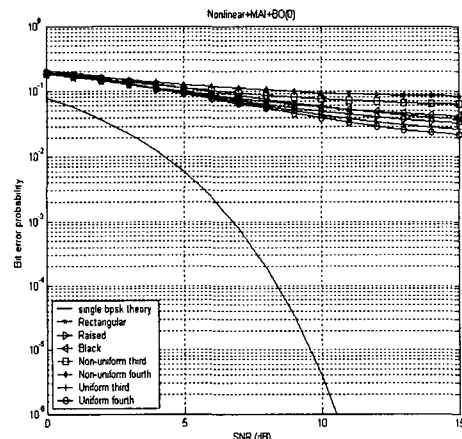


그림 7. 칩파형의 BER 특성(K=25, IBO=0(dB))
Fig. 7. BER performance of chip waveforms (K=25, IBO=0(dB))

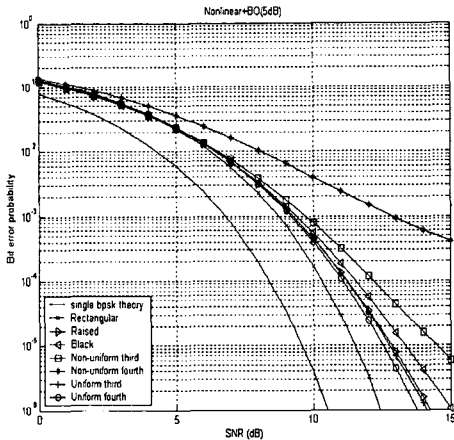


그림 8. 칩파형의 BER 특성(K=1, IBO=5(dB))
Fig. 8. BER performance of chip waveforms (K=1, IBO=5(dB))

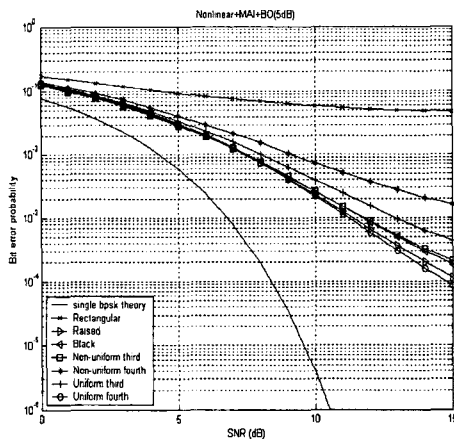


그림 9. 칩파형의 BER 특성(K=25, IBO=5(dB))
Fig. 9. BER performance of chip waveforms (K=25, IBO=5(dB))

4. 결 론

본 논문에서는 DS/CDMA 통신 시스템의 비선형 성능 분석하였다. 또한, 선형일 때 기존의 칩 파형 중 성능이 가장 우수한 Raised cosine 칩 파형과 비교하면 BER=10⁻⁴을 기준으로 균일 칩 파형은 거의 유사한 성능을 갖지만, 비균일 칩 파형은 0.5[dB] 전력 이득을 찾아서 제안한 칩 파형 중 MAI를 최소화하는 최적의 칩 파형임을 알 수 있었다. 그러나 비선형일 때는 비균일 칩 파형의 높은 PAPR로 인하여 균일 칩 파형에 비해 좋지 않은 성능을 보였다. 즉 비

균일 칩 파형이 사용된 비선형 CDMA 시스템에서 약 15[dB]정도의 IBO를 해야 선형 증폭기를 통과한 시스템의 성능과 같아지게 됨을 알 수 있었다.

References

- [1] P. I. Dallas and F. N. Pavlidou, "Innovative Chip Waveforms in Microcellular DS/CDMA Packet Mobile Radio," IEEE Trans. on Commun., vol. 44, pp. 1413-1416, Nov. 1996.
- [2] B. K. Kok and M. A. Do, "Effects of spreading chip waveform pulse-shaping on the performance of DS-SS indoor radio personal communication system in a frequency-selective Rician fading channel," IEEEISCE'97, pp. 198-201, 1997.
- [3] M. A. Landolsi and W. E. Stark, "DS-SS Chip Waveform Design for Minimal Interference Under Bandwidth, Phase and Envelope constraints," IEEE Trans. on Commun., vol 47, no. 11, pp.1737-1746, Nov. 1999.
- [4] M. Sawada, M. Katayama, and A. Ogawa, "Effect of nonlinear amplifiers of transmitters in the CDMA system using offset-QPSK," IECE Trans. on Commun., vol. E76-B, no.7, July 1993.
- [5] A. Conti, D. Dardari and V. Tralli, "An Analytical framework for CDMA System With a Nonlinear Amplifier and AWGN," IEEE Trans. on Commun., vol. 50, no. 7, July 1993.
- [6] 박항구, 한영남, 김명진, CDMA 통신, 1999.
- [7] 엄금용, CDMA 이동통신(IMT-2000), 2003.

◇ 저자소개 ◇

홍현문 (洪鉉文)

1965년 11월 11일생. 1992년 충북대 전기공학과 졸업. 1994년 동 대학원 석사졸업. 2002년 동 대학원 박사졸업. 1998년~현재 동해대학교 전기전자공학과 조교수.