

다층 평면형 초고주파 필터의 설계

A Design of Multi-layer Planar Type Microwave Filter

이홍섭, 황희용

강원대학교 전기전자정보통신공학부

Hong-Seop Lee, Hee-Yong Hwang

Dept. of Electrical and Computer Eng. Kangwon National University

Abstract

In this paper, a planar type bandpass filter in multilayered PCB is presented. The multilayered PCB structure has some advantages on fabricating microwave devices such as the size reduction and ability of tight coupling by folding or embedding. The proposed BPF has two transmission zeros at the both sides of the center frequency by using independent electric and magnetic coupling structure. The designed BPF with four layer teflon PCBs of dielectric constant 2.94 has dimensions of $24 \times 20 \times 1.524$ in mm, center frequency of 2.47GHz and bandwidth of about 100MHz. A good agreement is achieved between the measured result and the simulated one. The influences of air gaps between the layers are also analyzed and presented.

Keywords:

Band pass filter, Multi-layered PCB, Electric & Magnetic coupling

I. 서 론

정보화 시대의 발전으로 이동통신이 보편화됨에 따라 다변화된 무선통신 시스템을 구성하는 기지국 또는 단말기용 고주파 부품은 고성능, 경량화, 소형화 등의 الذاتية특성과 함께 우수한 재현성 및 저가격 특성 등의 다양한 요구조건들을 만족해야 한다. 현재 이러한 조건을

만족하기 위한 여파기는 LTCC, SAW 등 여러 가지 기술이 적용이 되어 만들어지고 있다 [1-2].

기존의 병렬 결합선로 여파기[3-4]는 마이크로스트립 또는 스트립과 같은 평면형 구현이 용이하지만 $\lambda/4$ 혹은 $\lambda/2$ 공진기를 이용하게 되므로 크기가 커지게 된다. 또한 병렬 결합선로 여파기의 변형된 헤어핀 구조[5]의 대역통과 여파기는 병렬 결합 선로 여파기에 비해 크기 감소의 장점을 갖고 있으며 여파기의 공진기 및 인버터를 구성하는 전송선로의 특성 임피던스를 임의로 주어 구현이 가능하며 임피던스에 따라 하모닉 주파수를 어느 정도 제거가 가능하다. 그러나 일반적인 대역통과 여파기의 구조상 첫 번째 인버터의 결합량이 매우 크므로 원하는 결합량을 얻기 위해서는 결합 선로 사이의 갭(gap) 사이를 매우 작게 해야 되므로 실제 제작상의 문제점을 갖고 있다 [1]. 또한 전계와 자계의 결합을 독립적으로 조절 원하는 특성을 쉽게 구현[2]할 수 있으나 부가적인 부품과 공진기에 via를 사용함으로써 특성의 정확한 구현이 어렵다는 단점이 있다.

본 논문에서는 소형화된 여파기를 구현하기 위해 다층 평면(multi-layered) PCB 기판에 적용한 대역통과여파기(BPF)의 구조를 설계하였다. 제시된 대역통과여파기의 구조는 기존의 평면형 구조를 소형으로 집적시키기 위하여 다층 평면으로 변형시킨 구조로 다층기판 윗면과 아랫면에 마이크로 스트립라인 구조[6]의 포트와 PCB 내부의 서로 다른 층에 $\lambda/2$ 길이의 U-자형 모양 스트립 라인을 broadside 결합 구조로 겹친 변형된 헤어핀구조를 이용하였다. 이 변형된 헤어핀 구조는 edge 결합이 아니라 broadside 결합이므로 초단 인버터의 큰 결합량 제작의 문제점을 해결할 수 있다. 또한 두 결합된

공진기 구조 사이에 접지된 도체평판을 삽입해 생긴 유도수가 전계 및 자계 결합(electric & magnetic coupling) 크기를 독립적으로 조절하여 노치 2개의 위치를 조절하고 원하는 스킵트 특성을 얻도록 할 수 있다.

II. 본 론

1. BPF 회로 설계

제안된 대역통과여파기의 구조를 그림 1에서 보여주고 있다. 각 단의 U-자형 공진기는 위아래로 겹쳐지는 2층의 broadside 결합 구조로 구성된다. 각 공진기는 끝부분이 개방되어 있고 윗면과 아랫면에 마이크로스트립 라인 구조를 이용하여 포트 P₁, P₂가 각 공진기와 결합된다. 공진기간 사이에 그라운드 된 평판을 2개 삽입하여 공진기의 결합 부분을 세 부분으로 분할한다. 공진기의 처음과 끝부분의 결합 부분 B와 중간부분의 결합부분 C, 그리고 평판에 의하여 결합이 생기지 않는 부분 2개로 공진기간 결합을 나누게 된다. 삽입된 평판의 크기로 결합부분 B와 C의 길이를 조절할 수 있다. 마이크로스트립 라인 구조의 초단 결합 길이 A를 조정하여 공진기와의 결합량을 조정하여 첫 번째 인버터의 결합량을 조절할 수 있다. 그림 2는 다층평면으로 결합된 선로를 이용한 시뮬레이션 schematic을 보여주고 있다.

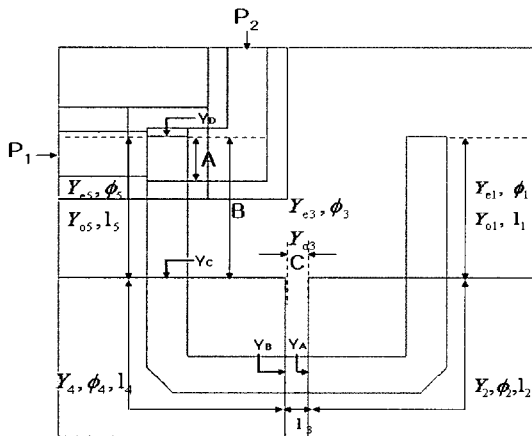


그림 1. 제안된 BPF의 평면도 및 Coupling 변화 요소
Fig. 1. A plane structure of BPF & Coupling factor

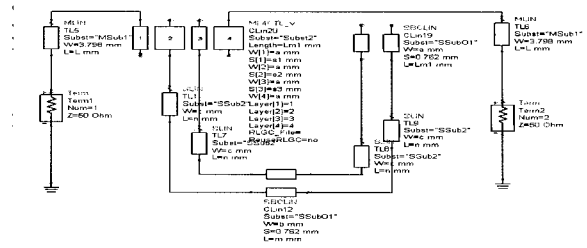


그림 2. 제안된 BPF의 Stripline 등가회로
Fig. 2. Equivalent of Stripline of BPF

그림 1의 제안된 구조의 등가회로를 구성하기 위하여, 그림 1의 Y_A에서 오른쪽 결합 부분을 바라본 어드미턴스를 전송선로 이론의 임피던스 방정식인 식(1)을 이용하여 표현할 수 있다[7-8].

$$Z_{in} = Z_0 \frac{Z_L + jZ_0 \tan \beta l}{Z_0 + jZ_L \tan \beta l} \quad (1)$$

전송선로의 임피던스 방정식을 어드미턴스 방정식으로 바꿔 표현하면 우수 모드일 때 어드미턴스 Y_{Ae}와 기수 모드일 때 어드미턴스 Y_{Ao}는 식 (2)로 표현된다.

$$Y_{Ae} = Y_2 \frac{jY_{e1} \tan \phi_1 + jY_2 \tan \phi_2}{Y_2 - Y_{e1} \cot \phi_1 \tan \phi_2}$$

$$Y_{Ao} = Y_2 \frac{jY_{o1} \tan \phi_1 + jY_2 \tan \phi_2}{Y_2 - Y_{e1} \cot \phi_1 \tan \phi_2} \quad (2)$$

여기서 Y_{e1}는 l₁의 우수 모드 어드미턴스, Y_{o1}는 l₁의 기수 모드 어드미턴스, Y₂는 l₂의 어드미턴스, φ₁는 l₁의 전기적 길이, φ₂는 l₂의 전기적 길이이다.

마찬가지로 Y_B, Y_C에서 Y_A 바라본 우수 모드 어드미턴스 Y_{Be}, Y_{Ce} 와 기수 모드 어드미턴스 Y_{Bo}, Y_{Co}는 다음 식으로 표현된다.

$$Y_{Be} = Y_{e3} \frac{Y_{Ae} + jY_{e3} \tan \phi_3}{Y_{e3} + jY_{Ac} \tan \phi_3}$$

$$Y_{Bo} = Y_{o3} \frac{Y_{Ao} + jY_{o3} \tan \phi_3}{Y_{o3} + jY_{Ao} \tan \phi_3}$$

$$Y_{Ce} = Y_4 \frac{Y_{Be} + jY_4 \tan \phi_4}{Y_4 + jY_{Be} \tan \phi_4}$$

$$Y_{Co} = Y_4 \frac{Y_{Bo} + jY_4 \tan \phi_4}{Y_4 + jY_{Bo} \tan \phi_4} \quad (3)$$

여기서 Y_{e3} 는 l_3 의 우수 모드 어드미턴스, Y_{o3} 는 l_3 의 기수 모드 어드미턴스, Y_4 는 l_4 의 어드미턴스, ϕ_3 는 l_3 의 전기적 길이, ϕ_4 는 l_4 의 전기적 길이이다.

Y_D 에서 오른쪽 결합 부분을 바라본 전체 우수 모드 어드미턴스 Y_{De} 와, 기수 모드 어드미턴스 Y_{Do} 는 식 (4)로 표현된다.

$$Y_{De} = Y_{e5} \frac{Y_{Ce} + jY_{e5} \tan \phi_5}{Y_{e5} + jY_{Ce} \tan \phi_5}$$

$$Y_{Do} = Y_{o5} \frac{Y_{Co} + jY_{o5} \tan \phi_5}{Y_{o5} + jY_{Co} \tan \phi_5} \quad (4)$$

여기서, Y_{e5} 는 l_5 의 우수 모드 어드미턴스, Y_{o5} 는 l_5 의 기수 모드 어드미턴스, ϕ_5 는 l_5 의 전기적 길이이다.

따라서 전체 어드미턴스 행렬은

$$Y = \begin{pmatrix} \frac{Y_{De} + Y_{Do}}{2} & \frac{Y_{De} - Y_{Do}}{2} \\ \frac{Y_{De} - Y_{Do}}{2} & \frac{Y_{De} + Y_{Do}}{2} \end{pmatrix} \quad (5)$$

가 된다.

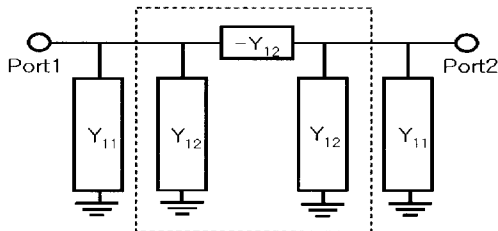
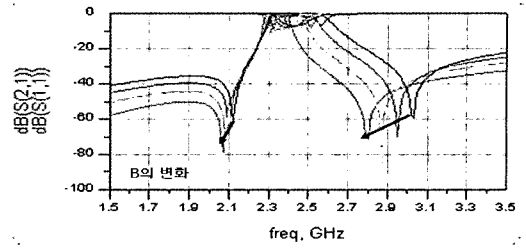


그림 3. 제안된 BPF의 등가회로
Fig. 3. Equivalent Π -network of Multi-layer Filter of BPF

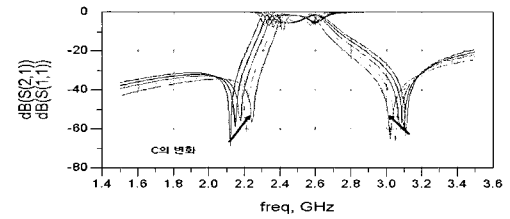
식 (5)는 그림 3의 등가회로로 구성할 수 있다. Y_{11} 은 두개의 공진기를, Y_{12} 는 공진기간의 결합을 나타낸다. 공진 시 공진기의 어드미턴스는 0이 되고, Y_{12} 는 prototype 필터의 jJ_{12} 의 값을 가진다.

$$Y_{11}(\omega_0) = 0, \quad Y_{12}(\omega_0) = J_{12} \quad (6)$$

공진부분 앞뒤 2개의 노치는 식 (6)을 충족할 때 동시에 만들 수 있다.



(a) B에 대한 Coupling 크기변화 및 Pole의 이동



(b) C에 대한 Coupling 크기변화 및 Pole의 이동
그림 4. 그림 1의 B, C에 대한 Coupling 크기 변화에 따른 Pole의 이동

Fig. 4. In Fig. 1, Pole's Moving by B, C of Coupling factor

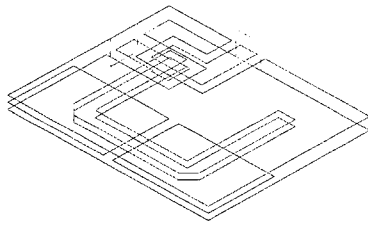
$$Y_{12}(\omega_{p1}) = 0, \quad Y_{12}(\omega_{p2}) = 0 \quad (7)$$

전계 결합은 그림 1의 "B", 자계 결합은 그림 1의 "C"의 길이 변화에 따라서 전계 및 자계 결합의 크기가 결정되고 원하는 노치의 위치를 얻을 수 있다. 그림 4는 그림1의 B, C 변화에 대한 전계 및 자계의 결합량의 변화로 노치 위치의 변화를 보인 것이다. B를 키우면 상대적으로 결합량의 값이 감소되고 노치의 주파수가 내려갔다.

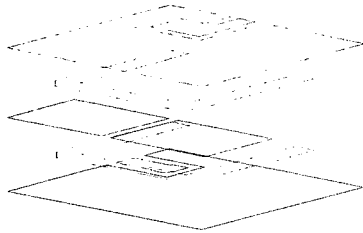
C를 키우면 상대적으로 결합량의 값이 감소되고 왼쪽 노치 주파수는 올라가고 오른쪽 노치 주파수는 내려갔다.

2. 3D EM 시뮬레이션

그림 2의 등가회로를 기초로 하여 전체적으로 U자형의 결합 선로 공진기를 2개의 층으로 만들었으며, 중간 그라운드 층은 전계 및 자계 결합을 주는 두개의 창(그림 1의 B, C의 길이로 창의 크기 결정)을 형성한다.



(a) 전체적인 입체 모형
(a) The shape of filter



(b) 각층별구조도
(b) Each layer structure

그림 5. HFSS 구조도
Fig. 5. HFSS structure

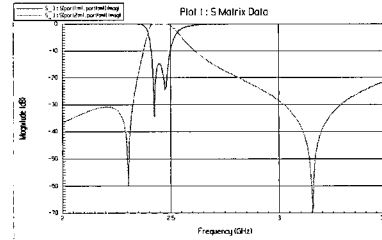
그림 5는 등가회로를 기초로 하여 제시한 3D구조모형이다. 그림 1의 평면도와 앞에서 말한 그라운드 층의 가로와 세로의 길이는 두 창의 크기변화에 대응하고 이를 변화시킴으로 B와 C의 길이가 변화하며 노치의 위치를 조정하면 대역폭을 변화시킬 수 있고 A의 길이를 독립적으로 조정하면 결합량이 변화된다.

그림 6은 3D EM 시뮬레이션한 결과를 보여주고 있다. 그림 6(b)와 그림 6(c)는 실제 제작 과정에서 각층별로 들어갈 수 있는 공기층을 $10\mu\text{m}$, $20\mu\text{m}$ 고려하여 가상적으로 공기층을 삽입하여 시뮬레이션한 결과이다. 그림 6(a)는 앞서 시뮬레이션한 ADS 회로도틀을 이용하여 대역폭과 노치의 위치를 최적화 시킨 결과이다. 중심주파수 2.45GHz , 대역폭 100MHz 의 결과가 나왔다. 그러나 그림 6(b)에서 6(c)로 공기층이 삽입된 경우 결합 선로간의 간격이 넓어지면서 결합 계수가 감소되고, 대역폭의 감소와 초단 및 중간단의 결합도 비율의 차이가 나타난다. 또한 유효 유전율이 낮아지면서 중심주파수가 상측으로 이동한 것으로 판단된다.

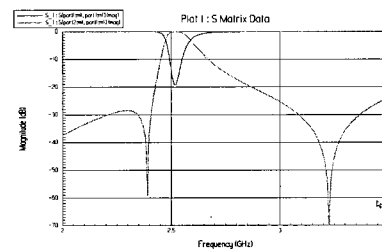
III. 제작 및 측정결과

그림 7은 3D EM시뮬레이션 결과를 토대로 유전율 2.94의 테프론 기판을 이용하여 직접 제작한 실제모형

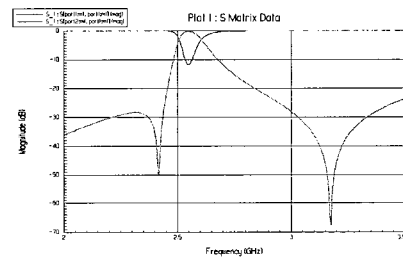
(a)이며 전체적인 모형의 크기는 $24\times 20\text{mm}^2$ 이고, 두께는 1.524mm 이다.



(a) 시뮬레이션(lossless) 결과 (공기층이 없는 경우)
(a) Simulation result (No air-gap)



(b) 시뮬레이션(lossless) 결과 (공기층 $10\mu\text{m}$ 삽입)
(b) Simulation result (Air-gap $10\mu\text{m}$)



(c) 시뮬레이션(lossless) 결과 (공기층 $20\mu\text{m}$ 삽입)
(c) Simulation result (Air-gap $20\mu\text{m}$)

그림 6. HFSS 시뮬레이션 결과
Fig. 6. HFSS simulation result

그림 7(b)은 Anritsu사의 37397C로 주파수 특성을 측정된 결과이다. 측정결과에서 보면 중심주파수 2.47GHz , 반사 손실이 -10dB 일 때 대역폭 100MHz , 삽입손실 3.9dB 이다. 손실을 고려한 시뮬레이션 결과의 무부하 품질계수 Q_u 는 445 가 나왔다. 측정치를 이용하여 추산된 무부하 품질계수 Q_u 는 커넥터 손실, 케이블 손실, 유전체 손실 등의 원인으로 109 로 나왔으며 실제모형 제작 시 최대한 공기층의 삽입을 줄였고, 그림 6(a), (b), (c)와 비교하여 보면 각 층에 공기층이 $10\mu\text{m}$ 와 $20\mu\text{m}$ 의 중간 정도로 삽입되었다고 추정된다.

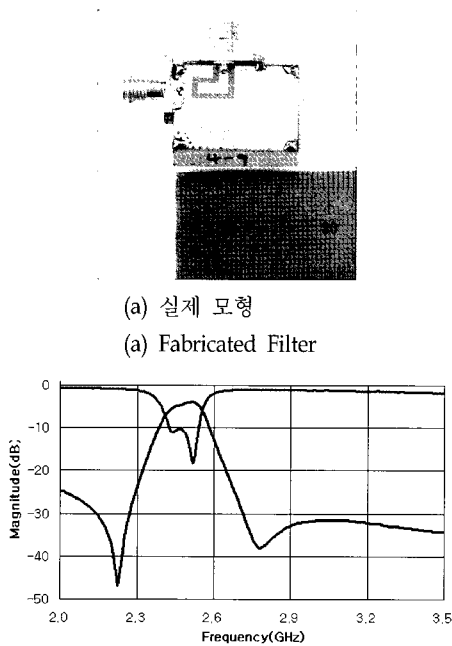


그림 7. 실제 모형 및 측정결과
Fig. 7. Fabricated Filter and Measurement

IV. 결 론

본 논문에서는 다층 평면 PCB 대역통과여파기를 제작하고 특성을 분석하였다. 제시된 구조는 스트립 라인 전송선로를 다층으로 하여 BPF의 크기를 소형화 시킬 수 있었다. 스트립 라인 사이에 작은 그라운드 평판을 삽입하여 전계 및 자계 결합의 크기를 독립적으로 변화시켜 노치의 위치를 쉽게 이동시킬 수 있다. 제작 상 PCB 층간의 공기층의 삽입과 여러 장의 PCB를 일치시키는 과정에서의 정밀도 등에 의해 측정 결과와 시뮬레이션 결과는 약간의 오차가 있을 수 있다. 이런 점을 고려한 측정결과와 시뮬레이션 결과는 잘 일치하였다. 상용의 다층기판 제작기술을 적용한다면 통신시스템 PCB 내에 바로 임베디드시킬 수 있을 것이다.

[참고 문헌]

[1] 김철수, 임종식, 김동주, 안달, "소형화된 2-Pole 대역 통과 여파기," 한국전자과학회 종합학술대회 논문집 vol. 13, no. 1, pp. 309-312, 2003.

[2] S.-J. Park, K. van Caekenberghe, and G. M. Rebeiz, "A miniature 2.1-GHz low loss microstrip filter with independent electric and magnetic coupling," *IEEE Microwave*

and Wireless Components Letters, vol. 14, no. 10, pp. 496-498, 2004.

[3] B. C. Wadell, *Transmission Line Design Handbook*, Artech House, 1991.

[4] J.A.G. Malterbe, *Microwave Transmission Line Filter*, Artech House, 1979.

[5] M. Sawaga, K. Takahashi, and M. Makimoto, "Miniaturized hairpin resonator filters and their application to receiver front-end MICs," *IEEE Trans. Microwave Theory Tech*, vol. 37, pp. 1991-1997, 1989.

[6] T. C. Edwards, *Foundations for Microstrip Circuit Design*, John Wiley & Sons, 1981.

[7] G. L. Matthaei, L. Young, and E. M. T. Jones, *Microwave Filters, Impedance-matching Networks, and Coupling Structures*, Artech House, 1980.

[8] David M. Pozar, *Microwave Engineering*, John Wiley & Sons, Inc., 2004.

Biography



이 홍 섭

2005년 강원대학교
전기전자정보통신공학부 졸업
2005년~현재 강원대학교 석사과정

<주관심분야> RF, Microwave, Millimeter wave분야의 부품
및 시스템

<이메일> hongseoplee@mail.kangwon.ac.kr



황 희 용

1992년 서울대학교 전자공학과 졸업
1995년 서강대학교 대학원
전자공학과(공학석사)
2000년 서강대학교 대학원
전자공학과(공학박사)
2001~2002 University of
Maryland Research Scholar

2002~2003 (주)아모텍 연구소장

2003년~현재 강원대학교 조교수

<주관심분야> RF, Microwave, Millimeter wave분야의
부품 및 시스템

<이메일> hyhwang@kangwon.ac.kr