



니켈실리사이드의 색차분석

정영순^a, 송오성^{a*}, 김득중^a, 최용윤^b, 김종준^b

^a서울시립대학교 신소재공학과, ^b서울대학교 반도체공동연구소

Color Difference Characterization on Nickel Silicides

Youngsoon Jung^a, Ohsung Song^{a*}, Dugjoong Kim^a, Yongyun Choi^b, Chongjun Kim^b

^aDepartment of Materials Science and Engineering, University of Seoul

^bInter-university Semiconductor Research Center, Seoul National University

(Received 10 January 2005 ; accepted 3 February 2005)

Abstract

We prepared nickel silicide layers from p-Si(100)/SiO₂(2000 Å)/poly-Si(700 Å)/Ni(400 Å) structures, feasible for gates in MOSFETs, by annealing them from 500°C-900°C for 30 minutes. We measured the color coordination in visible range, cross sectional micro-structure, and surface topology with annealing temperature by an UV-VIS-IR spectrometer, field effect scanning electron microscope(FE-SEM), and scanning probe microscope respectively. We conclude that we may identify the nickel silicide by color difference of 0.90 and predict the silicide process reliability by color coordination measurement. The nickel silicide layers showed similar thickness while the columnar grains size and surface roughness increased as annealing temperature increased.

Keywords : Nickel mono silicide, Gate silicide, Silicides, Color difference, NiSi_x

1. 서 론

현대의 일반적인 반도체 소자는 MOSFET(metal oxide silicon field effect transistor)이 주로 채용되고 있으며 소오스와 드레인 사이에 그림 1과 같이 구조적으로 튀어나온 게이트에 전압이 인가되어 채널을 형성시켜 동작되도록 만들어져 있다. MOSFET

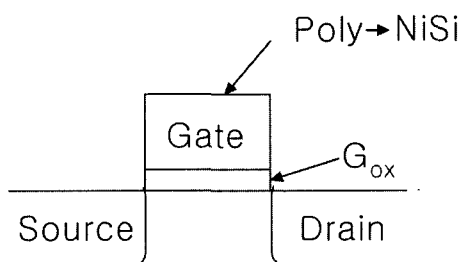


Fig. 1. Schematic illustration of MOSFET.

의 주요 구성 요소 중 특히 게이트는 채널 형성의 주요 역할을 담당하게 되므로 게이트의 선폴이 반도체 소자공정 중에서 가장 미세 가공이 요구되는 난공정이다.

기존의 게이트는 게이트 절연층을 만들고 화학기상증착(CVD) 공정을 사용하여 폴리실리콘 소재로 만들어 사용하여 왔다. 이후에 이를 사진식각법으로 불필요한 부분을 제거하여 최종게이트 형상을 구현하는 공정을 사용하여 왔다.

그러나 최근에는 기존의 공정과 재료로 게이트의 저항을 낮추고 미세식각에 대응하기 위해 게이트를 실리사이드로 채용하는 연구도 활발하다¹⁻³⁾. 그러나 실리사이드 층에 대한 미세식각 공정이 완성되지 않았으므로 단기적인 방법으로는 적절한 두께의 폴리실리콘 미세 패턴을 먼저 만들고, 다시 그 상부에 적절한 두께의 금속층을 성막하고 열처리하여 폴리실리콘과 금속을 실리사이드 반응 처리시켜 전체 층을 저저항의 실리사이드로 대체하는 공정이

*Corresponding author. E-mail : songos@uos.ac.kr

가능하다.

이러한 실리사이드 게이트를 최종적으로 실제 소자에 적용되기 위해서는 실리사이드화한 후 게이트층의 상부의 평탄도 확보, 하부 게이트 절연층과의 반응 안정도, 상변화에 의한 스트레스 발생과 게이트 선평 변화 정도 등 규명되어야 할 공정에 따른 물성연구와 함께 비교적 간단하게 실리사이드 게이트의 공정을 확인할 모니터링 방안에 대한 연구도 필요하다.

기존의 실리사이드의 공정 모니터링은 실리사이드 공정 직후에 in-line SEM을 활용하여 전도성 실리사이드가 되었는지 주변 물질과의 컨트라스트 차이로 확인하는 방안이 있었으나 대기 중에서 단시간에 상의 종류를 확인하고 성공적인 공정을 확인하고 후속공정을 진행할 수 있는 광분석 모니터링 공정개발도 필요하다.

NiSi는 잘 알려진 바와 같이 750°C 이상에서는 고저항 NiSi₂로 상변화 하는데 실리사이드 공정을 모니터링 하는 방안으로 아직까지 시행되지 않은 색 또는 색차를 이용할 수 있다면 모니터링 공정시간 단축과 함께 생산성의 증가를 가져올 수 있다⁴⁾. 특히 최근의 일반적인 UV-VIS-IR 광분석기는 자외선-적외선의 흡수스펙트럼 뿐 아니라 가시광선대의 색을 색좌표로 정량화 해줄 수 있으므로 상의 종류에 따른 색좌표의 변화로 공정 모니터링이 가능할 수 있다⁵⁾.

따라서 본 연구에서는 700 Å 두께의 폴리실리콘을 먼저 성막하고 그 상부에 400 Å 두께의 Ni을 열증착기로 성막하고 진공에서 할로겐 램프 열원으로 30분간 500~900°C에서 열처리하여 전체 실리사이드화 처리를 진행하고, 색좌표 측정이 가능한 광스펙트럼 분석기와 함께 실리사이드의 표면조도 및 계면에서의 미세구조를 주사전자현미경으로 확인하여 상기 게이트를 상정한 실리사이드화 공정의 색좌표를 이용한 확인 공정개발 가능성과 두께변화를 확인하였다.

2. 실험방법

LPCVD(low-pressure chemical vapor deposition)를 이용하여 폴리실리콘을 2000 Å 열산화막을 입힌 p-Si(100) 기판 전면에 700 Å 두께로 성막하였다. 배치공정으로 25장의 실리콘 기판을 동시에 장입하여 성막하고 엘립소미터를 써서 700 Å의 두께가 균일하게 성막 되었음을 확인하였다.

곧이어 자연산화막이 형성되지 않도록 열증착기로 실리콘/열산화막/폴리실리콘 구조에 400 Å 두께

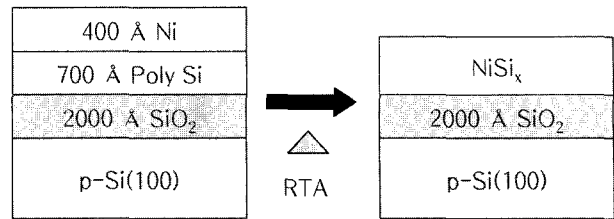


Fig. 2. A Sample structure of (a) p-Si(100)/SiO₂(2000 Å)/poly-Si(700 Å)/Ni(400 Å), (b) p-Si(100)/SiO₂(2000 Å)/NiSi.

의 니켈금속을 증착하여 최종적으로 그림 2의 (a)와 같이 p-Si(100)/SiO₂(2000 Å)/poly-Si(700 Å)/Ni(400 Å) 구조의 시편들을 준비하였다.

완성된 시편은 30분간 진공열처리를 활용하여 10⁻³ torr의 진공에서 온도를 500, 600, 650, 700, 750, 800, 850, 900°C의 8가지 조건에서 처리하여 실리사이드화를 유도하였다. 이때 할로겐 램프열원을 가진 진공로를 써서 승온 속도 10초, 유지시간을 30분으로 실시하였는데 온도변화가 30°C 이하로 유지하였다. 각 조건의 시편들의 분석을 위해 수직단면미세구조와 두께를 수직단면 광발산 주사 전자현미경을 사용하여 확인하였다.

또한 열처리에 따른 저저항 실리사이드의 형성과 혼합상을 색변화로 확인이 가능한지 확인하기 위해서 색좌표 측정이 가능한 UV-VIS-IR 광분석기 (SHIMADZU UV-3150)를 이용하여 국제조명기구 (CIE)에서 제시한 Lab 색좌표에 의한 색차로서 상의 구별이 가능한지 확인하여 보았다. Lab 색좌표는 400~700nm의 구간에서 실시되었으며 각 열처리공정 조건에서의 Lab 지수는 NiSi로 존재한 것이 예상되는 700°C 시편을 기준으로 색차(color difference: ΔE*)를 식 (1)로 평가하였다.

$$\Delta E^* = (\Delta L^{*2} + \Delta a^{*2} + \Delta b^{*2})^{1/2} \quad (1)$$

여기서 L*는 명도, a*는 red와 green의 차이, b*는 yellow와 blue의 차이인데 두 시편의 색차는 ΔE*이며 염료인 경우에는 색차가 숙련도에 따라 1.0 이상인 경우, 육안판별이 가능하다고 알려져 있다⁶⁾.

한편 동일한 기자재로 가시광선대를 넘어서 250~2800 nm의 UV-VIS-IR 영역에서 투과 스펙트럼의 차이가 있는지도 확인하여 보았다.

실리사이드화 공정에 따라 상변화에 의한 부피 팽창 때문에 예상되는 표면조도의 측정을 위해서 PSIA 사의 SPM(scanning probe microscope, XE100)를 사용하여 x, y scan size 45 μm, scan rate 1 Hz, set point 21.43 nN, data gain -142.93E⁻⁶ μm/step

의 조건으로 각 공정조건에 따른 실리사이드 층의 표면조도를 컨택모드로 측정하였다.

3. 실험결과

그림 3에는 Si(100)/SiO₂(2000 Å)/poly-Si(700 Å)/Ni(400 Å) 구조의 박막을 각각 500, 600, 700, 900°C에서 30분간 진공 열처리하고 이를 광발산 주사 전자현미경을 이용하여 수직단면을 찍은 이미지를 나타내었다. 먼저 두께를 살펴보면 총 1100 Å (poly silicon 700 Å, Ni 400 Å)의 박막이 실리사이드화하여 2.1~2.5배 정도로 변화하여 약 2500 Å으로 변화하였고, 실리사이드화에 따라 결정질의 주상조직이 발달함을 알 수 있다.

표면조도의 변화는 확인할 수 없었지만 일단 열처리 온도가 증가하면 주상정의 폭이 50, 70, 100, 150 nm 정도로 급격히 성장하였음을 알 수 있었다. 900°C에는 NiSi₂가 발달될 것으로 예상되었는데 일단 과도한 부피팽창으로 인해서 실리콘과의 계면에 많은 단차가 생성되었음을 알 수 있다.

그림 4에는 실리사이드 공정모니터링 방법의 하나로 색에 의한 실리사이드의 확인이 가능한지 확인하기 위해 색차계에 의한 380~800 nm의 가시광선대의 흡수스펙트럼을 실리사이드 온도별로 측정

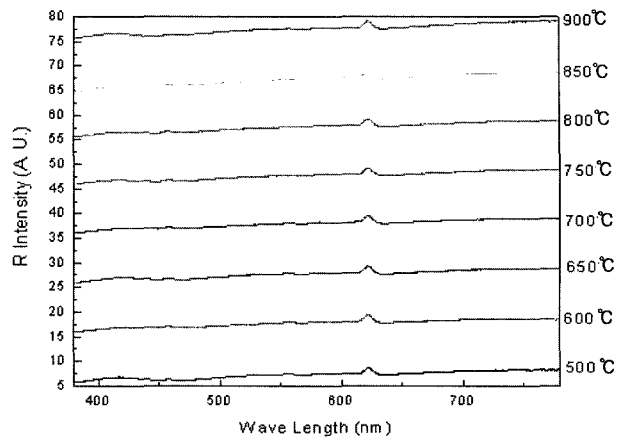


Fig. 4. R intensity in Light Wave Regime with silicidation temperature.

하였다. 상변화가 일어난 것으로 예상되는 750°C 이상과 이하의 스펙트럼의 차이를 확인할 수 없었으며 특히 460과 620 nm의 피크는 주로 실리콘 기판에서 나오는 것으로 확인되었다.

상기 설명한 전체 가시광선대의 스펙트럼의 결과를 정량화하여 CIE의 Lab 색좌표로 측정한 결과를 표 1에 나타내었다. 비록 스펙트럼의 차이는 크지 않았지만 색좌표에서는 700°C를 기준으로 같은 상으로 예상되는 600~700°C의 시편들은 색차가 0.87 이하로써 통상 염료의 경우 색차가 1.0 이하인 경

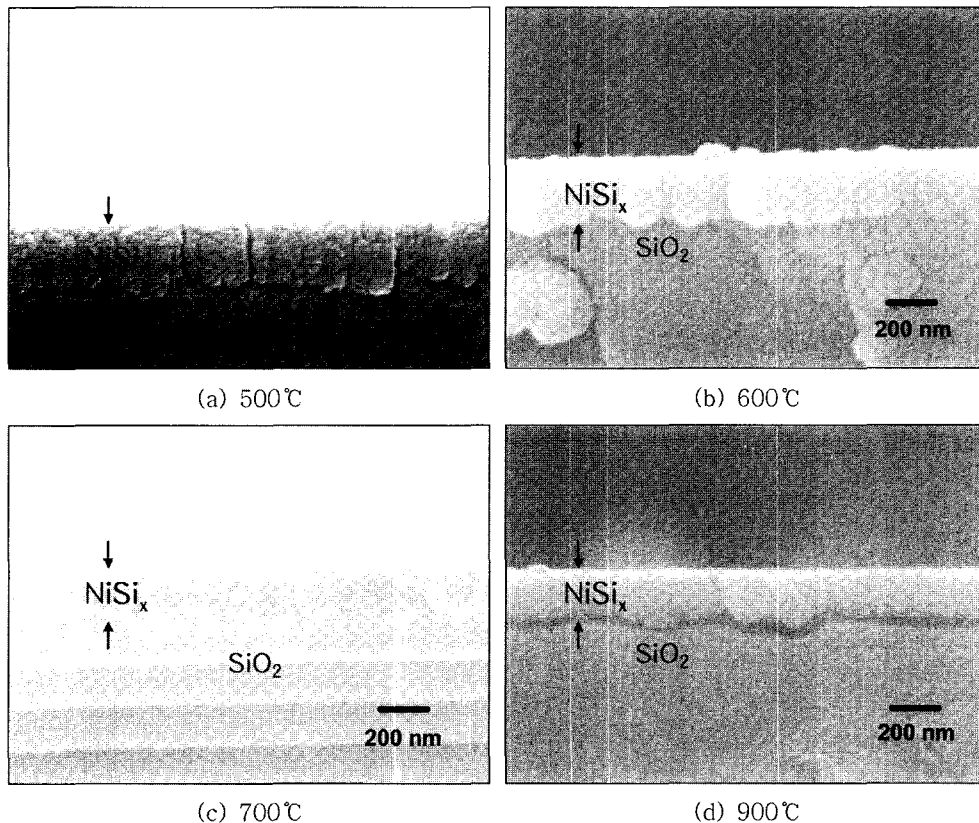


Fig. 3. FE-SEM images with silicidation temperature of (a) 500°C, (b) 600°C, (c) 700°C, (d) 900°C.

Table 1. Lab index of the silicides

Temperature	L*	a*	b*	CD
600°C	33.54	0.50	3.25	0.296
650°C	33.31	0.16	3.56	0.609
700°C	33.80	0.48	3.39	0
750°C	33.27	0.04	3.91	0.863
800°C	33.06	0.27	3.97	0.963
850°C	32.25	0.10	4.99	2.260
900°C	32.92	-0.12	4.47	1.517

우 색의 차를 알 수 없다는 보고에 근거하여 거의 같은 NiSi이 형성되었다고 추측되었다.

반면 700°C의 시편과 (대부분 NiSi라고 예상되

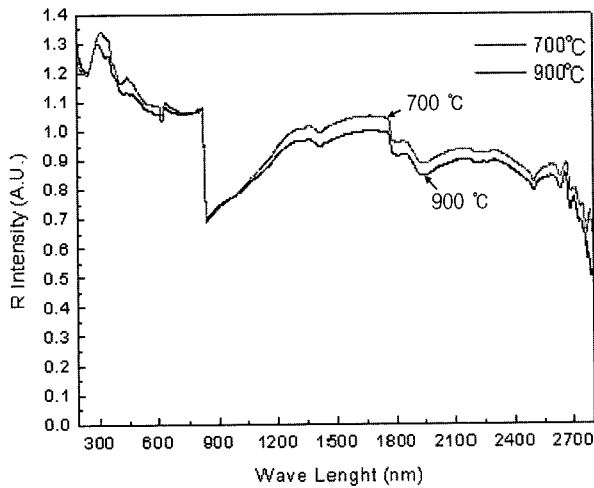


Fig. 5. R intensity in UV-VIS-IR regime with silicidation temperatures of 700°C and 900°C.

는) 비교하여 750°C 이상은(대부분 NiSi₂로 예상) 모두 0.90 이상의 색차를 보여 700°C 이하의 시편과는 색이 달라져 있어서, 즉 서로 다른 상이 생성되었음을 간접적으로 보여주고 있고 이는 색차계가 실리사이드 공정의 공정모니터링 장비로도 활용될 수 있음을 의미하고 있다⁷⁾.

동일한 방법으로 900°C를 기준으로 색차를 판정하면 750°C 이상은 같은 색차대 NiSi₂로 측정되는 고저항상인 0.90 이하이고, 700°C 이하의 열처리 온도에서는 0.90 이상으로 다른 색, 즉 다른 저저항 NiSi 상이라고 색차간 차이로 판단할 수 있었다.

그림 5에는 동일한 시편에 대하여 250~2800 nm의 UV-VIS-IR 구간에 대해서 흡수정도를 나타내었다. 800 nm의 불연속점은 측정시 램프모드가 바뀌면서 발생한 것으로 큰 의미가 없다. 거의 비슷한 흡수 스펙트럼을 보이고 있고 2800 nm 근처에서 서로 다른 흡수단의 차이를 보이고 있는데 VIR 보다는 IR 영역에서의 특성 흡수피크를 비교하는 것이 공정모니터링시 유리할 것으로 예상되었다.

그림 6(a-c)는 500, 650, 900°C로 급속열처리 후 SPM을 사용하여 측정된 후 XE-100의 software을 이용하여 roughness를 나타낸 이미지이다. 500°C의 roughness는 전체 조도의 root mean square(rms) 값이 각각 1.475 nm, 650°C에서는 1.938 nm, 900°C에서는 3.747 nm로서 실리사이드 처리 온도가 높아질수록 roughness가 높게 나타나고 있다. 이는 실리사이드 처리온도가 높아질수록 NiSi 결정립이 조대화 되어 표면조도가 증가하는 경향과 일치하고 있다.

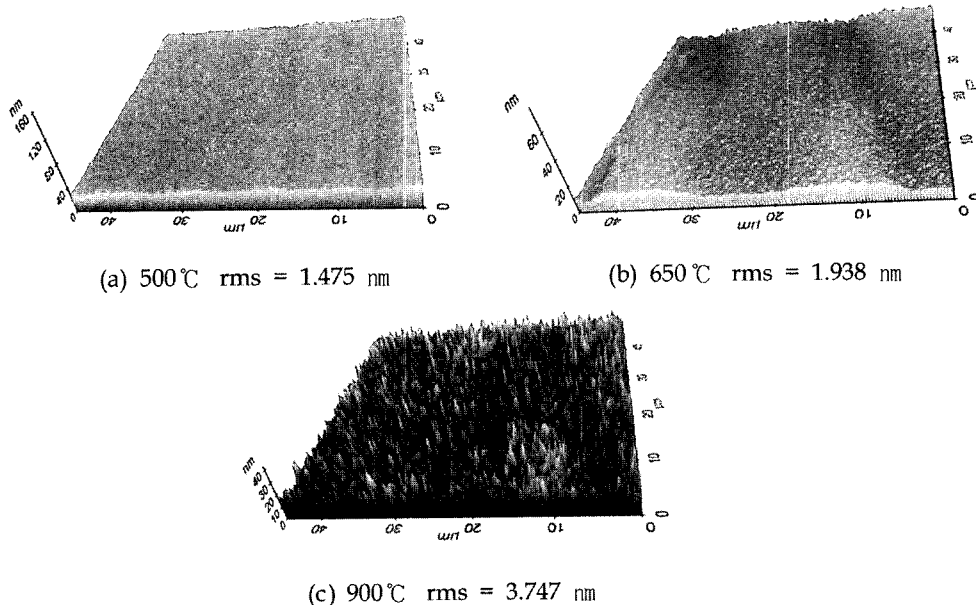


Fig. 6. Surface roughness topology images with silicidation temperatures of (a) 500°C, (b) 650°C, (c) 900°C.

4. 결 론

저저항 NiSi 게이트를 만들기 위한 기초연구로서 폴리실리콘/니켈구조에서 열처리 온도를 달리하여 전체 실리사이드 층을 유도하고 이때의 미세구조 변화와 색좌표를 활용한 상변화 모니터링이 가능한지 확인하였다. 완성된 폴리실리콘과 반응한 실리사이드층은 실리사이드화 온도가 증가할수록 결정립이 커지는 경향이 있었고 폴리실리콘/니켈 층은 전체가 실리사이드화 하면 2.5배 정도의 두께변화가 있었다. UV-VIS-IR 색좌표에서는 700°C의 NiSi 상을 기준으로 색차가 0.90 이하인 경우 동일한 NiSi 상이라고 판단이 가능하였고 이러한 기준으로 고저항(NiSi₂), 저저항상(NiSi)의 공정 모니터링이 가능하였다. UV-VIS-NIR 범위에서는 NiSi와 NiSi₂의 상간 흡수스펙트럼의 변화는 없었으며 IR 영역에서 쉽게 구분이 되는 특성흡수선의 차이가 예상되었다. 따라서 NiSi의 반도체공정에서 색을 이용한 실리사이드 공정의 안정성 확인은 가능하다고 판단되었다.

감사의 글

본 연구는 한국과학재단의 특정기초연구(과제번호 R01-2004-000-10028-0) 지원에 의해 수행되었습니다. 이에 감사드립니다.

참고문헌

1. J. Y. Dai, Z. R. Guo, S. F. Tee, C. L. Tay, Eddie Er, S. Redkar, *Appl. Phys. Lett.*, 78 (2001) 3091.
2. J. Prokop, C. E. Zybilla, S. Veprek, *Thin Solid Films*, 359 (2000) 39.
3. C. Detavernier, R. L. Van Meirhaeghe, F. Cardon, K. Maex, H. Bender, S. Zhu, *J. Appl. Phys.*, 88 (2000) 133.
4. S. P. Murarka, *J. Electrochem. Soc.*, 129 (1982) 294.
5. O. Birer, S. Suzer, U. A. Sevil, O. Guven, *J. Mole. Struc.*, 482 (1999) 515.
6. CIE publ., *Industrial Colour-Difference Evaluation*, CIE Central Bureau, Vienna, (1995).
7. D. Mangelinck, J. Y. Dai, J. S. Pan, S. K. Lahiri, *Appl. Phys. Lett.*, 75 (1999) 1736.