

능동 클램프 풀브릿지 부스트 컨버터에 대한 모델링 및 분석

金 萬 高[†]

Modeling and Analysis of Active-Clamp, Full-Bridge Boost Converter

Marn-Go Kim

요 약

본 논문에서는 능동 클램프 풀브릿지 Boost 컨버터에 관한 DC 모델링과 AC 모델링 과정에 대하여 기술한다. 동작 원리로부터 이 컨버터의 교류 부분을 등가의 직류 부분으로 바꾸고 반도체 스위치를 재배치하여 개념적인 등가 회로가 유도된다. 유도된 등가회로는 CCM(Continuous conduction mode) Boost 컨버터와 DCM(Discontinuous conduction mode) Buck 컨버터로 표현된다. 유도된 등가회로의 각 스위치 부분을 PWM 스위치 모델로 대체하여 DC 모델 및 AC 모델이 완성된다. 이론적인 DC 및 AC 모델링 결과는 실험이나 SIMPLIS 시뮬레이션을 통해 검증된다.

ABSTRACT

In this paper, a DC and small-signal AC modeling for the active-clamp, full-bridge boost converter is described. Based on the operation principle, the ac part of the converter can be replaced by a dc counterpart. Then, a conceptual equivalent circuit is derived by rearranging the switches. The equivalent circuit for this converter consists of CCM(Continuous conduction mode) boost and DCM(Discontinuous conduction mode) buck converter. The analyses for the equivalent CCM boost and DCM buck converter are done using the model of PWM switch. The theoretical modeling results are confirmed through experiment or SIMPLIS simulation.

Key words : Active-clamp full-bridge boost converter, DC modeling, Small-signal AC modeling

1. 서 론

능동 클램프 회로는 유도성 에너지를 흡수하여 반도체 스위칭 소자에 인가되는 과잉 전압을 억제하는 목적으로 널리 사용되어 왔다. 그리하여 많은 컨버터 토폴로지에서 능동 클램프 회로를 사용하여 상당한 개선점을 얻을 수 있었다^{[1] [4]}.

최근에 연료전지 전력을 사용하는 전기 자동차용으로 새로운 양방향 대전력 DC/DC 컨버터가 제안되었다^{[5] [6]}. 이 회로에서 한쪽 방향의 전력흐름은 기존의

위상천이 풀브릿지 컨버터 동작과 같고 다른 한쪽의 전력 흐름은 여기서 다루는 능동 클램프 풀브릿지 부스트 컨버터의 동작이다. 능동 클램프 풀브릿지 부스트 컨버터는 역률 개선 회로나 축전지 방전기용으로 사용될 수 있다. 그렇지만, 본 회로에 대한 DC 모델이나 소신호 AC 모델이 아직 개발되지 않아 본 컨버터의 피이드백 오차 증폭기(Feedback error amplifier)의 설계가 원만하게 이루어질 수 없는 상황이다.

본 논문에서는 능동 클램프 풀브릿지 부스트 컨버터에 대한 DC 모델과 소신호 AC 모델을 유도하고 분석한다. 동작 원리로부터 본 컨버터의 교류 부분을 상응하는 직류 등가 회로로 대체하고 반도체 스위치를 등가적으로 재배치하여 개념상 등가회로를 유도한다. 유도된 등가회로는 CCM(Continuous conduction mode)

[†]교신저자 : 정희원, 부경대 전기제어계측공학부 부교수

E-mail : mgkim@pknu.ac.kr

접수일자 : 2004. 7. 22

2차 심사 : 2004. 12. 20

1차 심사 : 2004. 11. 5

심사완료 : 2004. 12. 31

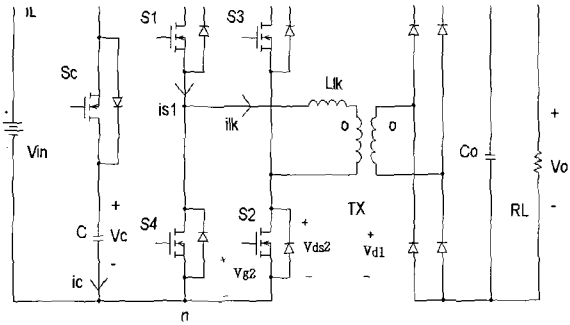


그림 1 능동 클램프 풀브릿지 부스트 컨버터
Fig. 1 Active-clamp, full-bridge boost converter

부스트 컨버터와 DCM(Discontinuous conduction mode) 벽 컨버터로 구성된다. CCM 부스트 컨버터와 DCM 벽 컨버터의 각 스위칭 부에 PWM 스위치 모델 [7]-[8]을 대입하여 본 컨버터에 대한 DC모델과 소신호 AC 모델이 완성된다. 유도된 이론적인 모델링 결과는 실험이나 SIMPLIS 시뮬레이션 S/W를 이용하여 검증된다.

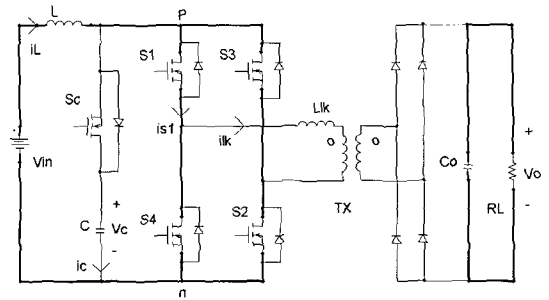
2. 능동 클램프 풀브릿지 부스트 컨버터의 모델링

그림 1의 능동 클램프 풀브릿지 부스트 컨버터에서 대각의 위치에 있는 한 쌍의 스위칭 소자 S₁-S₂ (또는 S₃-S₄)은 듀티비가 0.5 이상에서 동작한다. 부스트 인덕터 L의 에너지는 두 쌍의 대각 스위칭 소자가 모두 도통인 기간 동안에 충전되고 한 쌍의 대각 스위칭 소자가 OFF 상태이고 능동 클램프 스위치 Sc가 ON 상태인 동안에 방전된다. 이 컨버터의 각 동작 모드와 파형에 대하여 그림 2에 나타내었다.

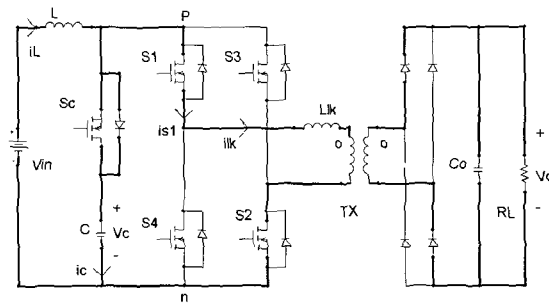
Mode I : 두 쌍의 대각 스위칭 소자 모두 ON 상태이고 능동 클램프 스위치 Sc는 OFF 상태이다. 부스트 인덕터 L은 기존의 부스트 인덕터와 같이 에너지가 충전되는 동작 구간이다.

Mode II : 한 쌍의 대각 스위칭 소자 S₃-S₄가 OFF 되고 능동 클램프 스위치 Sc는 ON된다. 트랜스포머 누설 인덕터 L_{lk} 전류는 클램프 커패시터 전압 V_c와 1차측에서 본 출력전압의 차이에 의해 선형적으로 상승한다. 정상 상태에서 클램프 커패시터 방전 전류는 충전 전류와 같다. 클램프 커패시터 방전 전류는 입력 인덕터 전류와 함께 트랜스포머를 통해 흐르기 때문에 피크 트랜스포머 전류는 입력 인덕터 전류보다 크다.

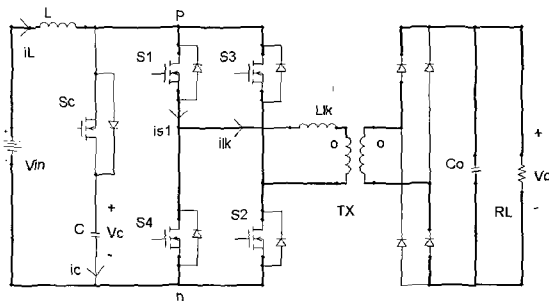
Mode III : 클램프 스위치 Sc가 OFF되면, 클램프 커



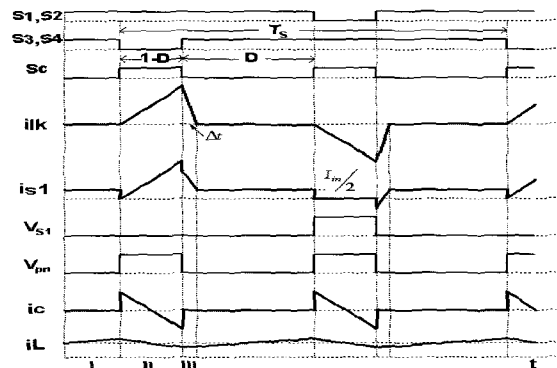
(a) Mode I



(b) Mode II



(c) Mode III



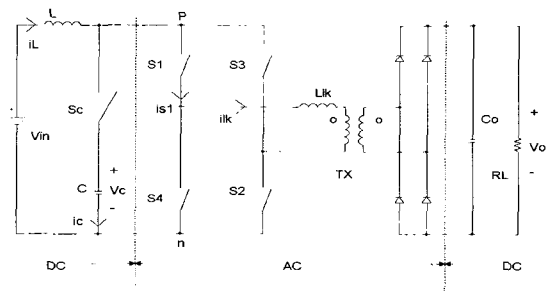
(d) Typical waveforms

그림 2 동작 모드와 전형적인 파형
Fig. 2 Operational modes and typical waveforms

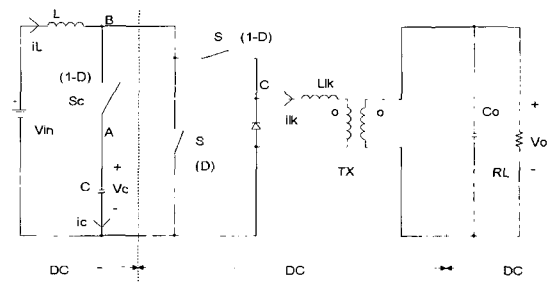
패시터 방전 전류가 차단되어 트랜스포머 L_{lk} 전류가 입력 전류보다 갑자기 커지게 된다. 입력 전류보다 갑자기 커진 L_{lk} 전류는 p와 n 사이에 존재하는 스위치 S_3 와 S_4 의 기생 커패시터를 방전하는 데 사용된다. V_{pn} 전압이 영으로 내려올때 한 쌍의 대각 스위치 S_3 와 S_4 는 턴-온되어 영전압 스위칭 동작을 한다. 트랜스포머 누설 인덕터 전류는 영으로 리셋된다. Mode III의 등가회로는 Mode I의 등가회로와 기본적으로 같다. 이 모드 이후에 다음 반 주기 동작이 시작되고, 다음 반주기에서는 (두 쌍의 스위치 S_1 S_2 , S_3 S_4 모두 ON, S_c OFF 모드) → (한 쌍의 대각 스위치 S_3 - S_4 ON, S_c ON, S_1 - S_2 OFF 모드) → (S_c OFF되고 영전압 스위칭 후 다음 반주기 시작)이 되는 동작을 반복한다.

능동 클램프 풀브릿지 부스트 컨버터에 대한 DC 및 소신호 AC 모델을 구하기 위하여 개념상 등가회로가 그림 3에 유도되었다. 원래의 회로에서 두 쌍의 스위치가 DC 신호를 AC 신호로 바꾸고, 이 AC 신호가 누설 인덕터를 통해 트랜스포머 2차측으로 전달되어 브릿지 정류 다이오드에 의해 정류되어 DC 출력 전압을 얻는다. 원래의 회로에서 AC 신호 부분은 기존의 상태공간 평균화 모델(State-space averaging model)이나 PWM 스위치 모델(PWM switch model)을 직접 사용하기가 곤란한 부분이다. 그리하여, AC 신호 부분을 등가의 DC 신호 부분으로 바꾼 회로가 (b)에 나타내었다. DC 등가회로에서 스위치 S_c 와 스위치 S 와 상보적으로 스위칭 동작을 한다. Mode I은 S_c 가 ON 상태이고 다이오드가 OFF 상태일때이고, Mode II는 S 는 OFF 상태이고 다이오드는 OFF 상태이다. Mode III는 S_c 가 OFF 되어 S 가 ON 상태이고 누설 인덕터 L_{lk} 전류에 의해 다이오드가 ON 상태를 나타내며, 다이오드가 OFF되면 Mode I으로 변화된다. DC 등가회로의 누설 인덕터 L_{lk} 전류의 크기는 원래 회로의 L_{lk} 전류와 같으나 극성은 항상 양이다. DC 등가회로의 세 점 A, B, C 사이의 스위칭 함수에는 변화 없이 스위치의 위치를 재배치하면 개념상 등가회로 (c)를 얻을 수 있다. (b)와 (c)에서 세점 A, B, C 사이의 스위칭 함수는 각각 1-D로 변화가 없이 같다. 유도된 개념상 등가회로는 CCM 부스트 컨버터와 DCM 벅 컨버터로 표현된다.

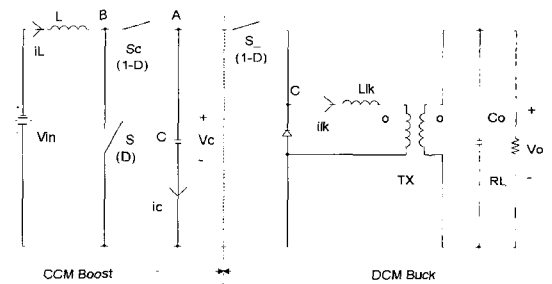
같은 입력 및 출력 조건하에서 동작하는 원래의 회로와 개념상 등가회로의 차이를 비교하기 위해 SABER를 이용하여 시뮬레이션된 상태 파형을 그림 4에 나타내었다. 기본적으로 개념상 등가회로의 상태 파형의 크기는 원래의 파형과 동일하다. 두 회로의 유



(a) Original circuit



(b) DC equivalent circuit



(c) Conceptual equivalent circuit

그림 3 개념상 등가회로의 유도

Fig. 3 Derivation of conceptual equivalent circuit

일한 차이는 누설 인덕터 L_{lk} 전류로 원래의 회로에서는 AC인데 유도된 개념상 등가회로에서는 DC이다.

개념상 등가회로는 잘 알려진 CCM 부스트 컨버터와 DCM 벅 컨버터로 구성되어 있다. PWM 컨버터의 PWM 스위치는 능동, 수동, 공통으로 구성되는 세 단자로 표현된다 (그림 5에 CCM 부스트에는 a_1 , p_1 , c_1 으로 DCM 벅에는 a_2 , p_2 , c_2 로 표현). PWM 스위치 모델은 컨버터의 비선형 부분의 DC 및 소신호 특성을 나타낸다. [7]-[8]에서 제안된 PWM 스위치 모델을 사용하여 그림 3(c)에 대한 DC 모델과 소신호 AC 모델을 그림 5와 그림 6에 각각 나타내었다. 유도된 모델에서 점선 부분이 CCM 부스트와 DCM 벅에 대한 PWM 스위치를 나타낸다.

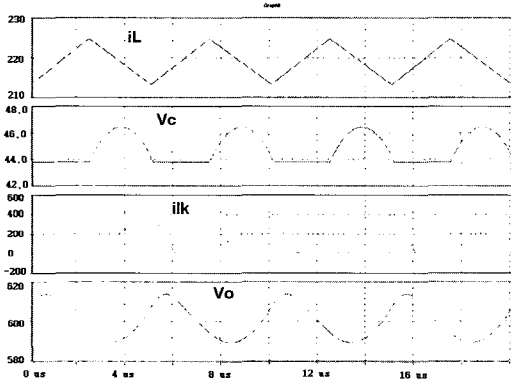
3. 분석

소신호 AC 해석을 수행하기 위하여 DC 동작점이 결정되어야 한다. 참고문헌 [7]와 [8]에 제안된 PWM 스위치 모델을 CCM 부스트 컨버터와 DCM 벡 컨버터에 대입하여 표현된 DC 모델이 그림 6에 소신호 AC 모델이 그림 7에 나타내었다. 기존의 DCM 벡 컨버터에서 출력 전압은 시비율 D에 의해 제어되나 여기서 표현된 DCM 벡 컨버터는 출력 전압이 1-D에 의해 제어되는 차이가 있다. 그리하여 [8]에서 DCM 벡 컨버터에 대한 PWM 스위치 모델에서 사용된 D와 \hat{d} 는 여기서 1-D와 $-\hat{d}$ 로 각각 바뀐다.

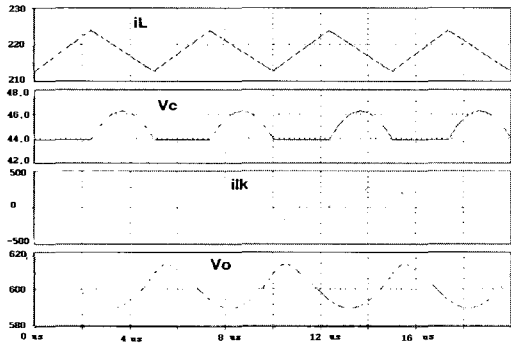
DC 동작점 파라메타는 다음과 같이 결정된다.

$$M_1 = V_c / V_{in} = 1/(1-D), I_L = I_o \cdot M \quad (1)$$

where $M = V_o / V_{in}$.



(a) Original waveforms



(b) Conceptual waveforms

그림 4 원래의 회로와 개념상 등가회로의 시뮬레이션 상태 파형 비교

Fig. 4 Comparison of simulated state waveforms between original and conceptual equivalent circuits

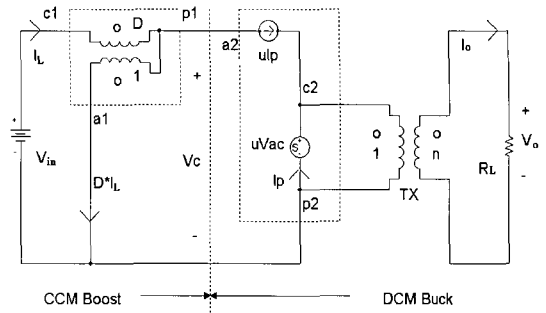


그림 5 DC 모델
Fig. 5 DC model

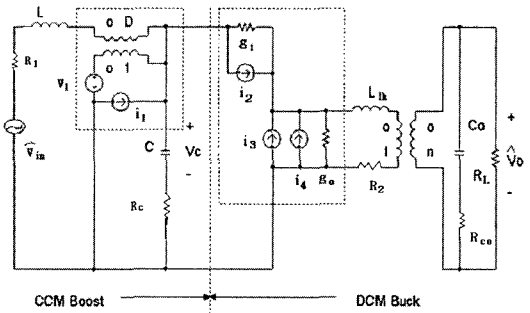


그림 6 소신호 AC 모델
Fig. 6 Small-signal AC model

$$u = \frac{(1-D)^2}{K \cdot M_2}, K = \frac{2L_{lk} \cdot F_s}{R_L/n^2} \quad (2)$$

여기서, $F_s = 2/T_s$

$$M_2 = V_{c2p2} / V_c = \frac{2}{1 + \sqrt{1 + 4K/(1-D)^2}} \quad (3)$$

$$\text{DC voltage gain } M = V_o / V_{in} = M_1 \cdot M_2 \cdot n \quad (4)$$

$$V_{a2c2} = V_{ac} = V_c - V_o/n \quad (5)$$

$$V_{c2p2} = V_o/n \quad (6)$$

$$I_{c1} = I_{a1} + I_{p1}, I_{c2} = I_{a2} + I_{p2} \quad (7)$$

$$I_{c1} = -I_L, I_{p1} = -I_{a2} = -D' \cdot I_L \quad (8)$$

$$I_{a1} = -D \cdot I_L, I_{c2} = n \cdot I_o \quad (9)$$

$$I_{p2} = I_p = n \cdot I_o - D' \cdot I_L \quad (10)$$

DC 동작점이 구해진 다음에 소신호 AC 파라메타가 DC 동작점에 대해 다음과 같이 평가된다.

$$v_1 = \frac{V_{a1b1}}{D} \tilde{d} = -\frac{V_c}{D} \tilde{d} \quad (11)$$

$$i_1 = I_{c1} \tilde{d} = -I_L \tilde{d} \quad (12)$$

$$g_i = \frac{I_{a2}}{V_{a2c2}} = \frac{D' \cdot I_L}{V_c - V_o/n} \quad (13)$$

$$i_2 = -\frac{2 \cdot I_{a2}}{1-D} \tilde{d} = -\frac{2 \cdot D' I_L}{1-D} \tilde{d} = -k_i \tilde{d} \quad (14)$$

$$i_3 = \frac{2I_{b2}}{V_{a2c2}} \widehat{\sigma_{a2c2}} = \frac{2(nI_o - D'I_L)}{V_c - V_o/n} \widehat{\sigma_{a2c2}} = g_f \widehat{\sigma_{a2c2}} \quad (15)$$

$$i_4 = -\frac{2I_{b2}}{1-D} \tilde{d} = -\frac{2(nI_o - D'I_L)}{1-D} \tilde{d} = -k_o \tilde{d} \quad (16)$$

$$g_o = \frac{I_{b2}}{V_{c2b2}} = \frac{(nI_o - D'I_L)}{V_o/n} \quad (17)$$

지금부터 DC 및 소신호 AC 분석, 실험, 및 시뮬레이션 수행을 위한 회로 정수는 표 1에 나타내었다.

권선비 n 을 1로 두고, 식 (4)를 사용하여 능동 클램프 풀브릿지 부스트 컨버터에 대한 정규화된 DC 전압 이득곡선 M 을 그림 7에 듀티비 D 와 K 의 함수로 나타내었다. DC 전압 이득은 듀티비 D 가 증가함에 따라 증가하고, K 가 감소함에 따라 증가한다. K 는 부하 저항에 반비례하기 때문에 DC 전압 이득은 경부하에서 증가한다. 이 그림으로부터 주어진 부하범위 K 와 전압 이득 범위로부터 듀티비의 범위를 결정할 수 있다.

표 1 분석, 시뮬레이션 및 실험에 사용된 파라메타
Table 1 Parameters used for analysis, simulation and experiment

V_{in}	24 V	R_L	72 Ω
L	1 μ H	V_o	600 V
C	58 μ F	C_o	0.68 μ F
L_{lk}	0.1 μ H	F_s	200 kHz
Transformer 권선비 $n = 18$			
주기 $T_s = 10 \mu$ s			

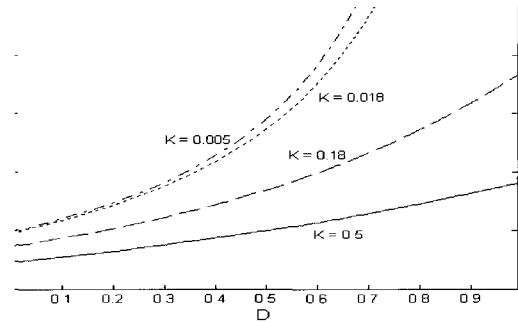


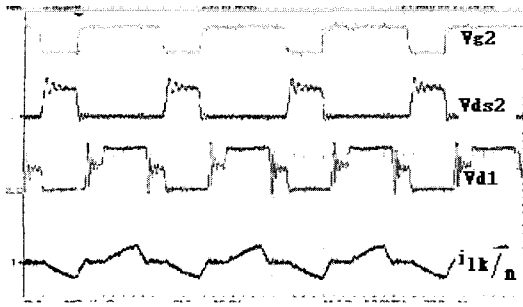
그림 7 D와 K의 변화에 따른 정규화된 DC 전압 이득 곡선
Fig. 7 Normalized DC voltage gain as a function of D and K

만약, 입력 인덕터의 내부저항 R_1 과 트랜스포머 1차 측에서 본 트랜스포머 등가 저항 R_2 가 존재할 경우에도 등가 DC 모델 그림 5를 확대 적용하면 컨버터 전압이득은 식 (4)의 M 과 Correction factor의 곱으로 다음과 같이 구해진다.

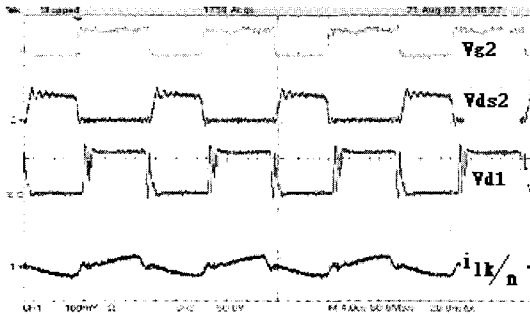
$$M_d = M \frac{R_L / (M_2 n)^2}{R_1 / (1-D)^2 + R_2 / M_2^2 + R_L / (M_2 n)^2} \quad (18)$$

위의 식의 유도과정은 입력 인덕터 내부저항 R_1 , 트랜스포머 등가 저항 R_2 , 부하저항 R_L 을 CCM 부스트와 DCM 벡 컨버터의 경계의 위치로 전압 이득을 고려하여 등가 변환하고, PWM 스위치 모델은 DC 이득을 갖는 트랜스포머로 간주할 수 있으므로 전압 분배 법칙을 이용하여 Correction factor를 구할 수 있다.

그림 8은 5 kW 출력에서 다른 입력 전압 24 V와 30 V에서 각각 측정된 듀티비의 변화를 보여준다. 권선비 n 이 18일때 출력 전압 600 V를 얻기 위하여 정규화된 전압 이득은 24 V 입력 전압에서 1.389이고 30 V 입력 전압에서 1.11이다. 출력이 5 kW일때 부하 저항은 72 Ω 이고 파라메타 K 는 0.18이다. 정규화된 전압 이득과 파라메타 K 를 사용하여 그림 7로부터 24 V 입력 전압에서 듀티비는 0.53이고 30 V 입력 전압에서 듀티비는 0.3이다. 주어진 실험파형에서 2차 누설인덕터 전류 i_{lk}/n 이 $(1-D)$ 동안에 증가하는 사실을 주시하면, 실험파형이 이론결과와 잘 일치함을 보여준다. 출력 다이오드 전압 파형에서 관찰되는 공간은 동작 모드 변화시 다이오드의 기생 커패시터와 누설 인덕터에 의한 것이고, 2차 측에서 관찰된 누설 인덕터 전류에서 출력 다이오드 역회복 전류에 의해 일시적으로 역 방향 전류가 흐름을 볼 수 있다.



(a) $V_{in} = 24\text{ V}$ 일때 파형



(b) $V_{in} = 30\text{ V}$ 일때 파형

그림 8 다른 입력 전압에서 실험 파형

Fig. 8 Experimental waveforms at different input voltages, time scale: $4\ \mu\text{s}/\text{div}$, Upper to lower traces : V_{g2} [20 V/div], V_{ds2} [50 V/div], output diode V_{d1} [50 V/div], i_{Lk}/n [50 A/div]

입력 전압 24 V, 출력 5 Kw 전부하에서 소신호 AC 해석은 그림 6의 AC 모델을 이용하여 Pspice로 직접 얻을 수 있다. 여기서는 Mathcad를 이용하여 해석을 수행 하였다. CCM 부스트 컨버터를 테브난의 등가회로로 나타내면 그림 9(a)와 같이 표현된다.

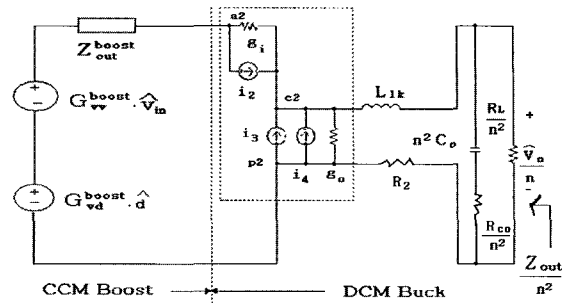
$$Z_{out}^{boost} = \frac{R_1}{(1-D)^2} \frac{(1+s/s_{z1})(1+s/s_{z0})}{D(s)} \quad (19)$$

$$G_{vd}^{boost} = \frac{V_{in}}{(1-D)^2} \frac{(1+s/s_{z1})}{D(s)} \quad (20)$$

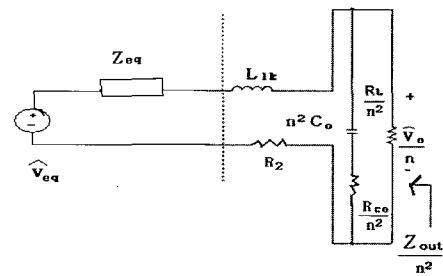
$$G_w^{boost} = \frac{1}{(1-D)} \frac{(1+s/s_{z1})}{D(s)} \quad (21)$$

$$D(s) = 1 + s/(w_o Q) + s^2/w_o^2 \quad (22)$$

여기서, $s_{z1} = 1/(R_c C)$, $w_o = (1-D)/\sqrt{LC}$, $Q = w_o L/[R_1 + (1-D)^2 R_c]$, $s_{z0} = R_1/L$.



(a)



(b) $\hat{v}_{in} = 0$ 일때, (a)의 등가회로

그림 9 AC 해석을 위한 등가회로

Fig. 9 Equivalent circuit for AC Analysis

그림 9(a)로부터 중첩의 정리, 테브난의 정리와 노턴의 정리를 반복 적용하면 그림 9(b)와 같은 등가회로가 유도되고, 제어입력에 대한 출력전압의 전달함수는 다음과 같다;

$$\hat{v}_o/\hat{d} = F_1(s) \cdot Z_2(s)/[Z_{eq}(s) + Z_1(s) + Z_2(s)] \cdot n \quad (23)$$

여기서,

$$\hat{v}_{eq} = F_1(s) \cdot \hat{d}, \quad Z_{eq}(s) = \frac{1}{g_o + \frac{g_i + g_f}{1 + Z_{out}^{boost} \cdot g_i}}$$

$$F_1(s) = \frac{g_i + g_f}{1 + Z_{out}^{boost} \cdot g_i} \cdot Z_{eq} \cdot G_{vd}^{boost}$$

$$+ (k_i \cdot \frac{Z_{out}^{boost} \cdot g_i - 1}{Z_{out}^{boost} \cdot g_i + 1} - k_o) \cdot Z_{eq}, \quad Z_1(s) = R_2 + sL_{ik},$$

$$Z_2(s) = (R_l/n^2) // (R_{co} + 1/(sC_o))/n^2$$

Mathcad를 이용한 제어입력에 대한 출력전압의 전달함수 \hat{v}_o/\hat{d} 는 식 (23)으로부터 구할 수 있으며, 구해진 전달함수의 주파수 특성은 SIMPLIS 시뮬레이션 s/w를 이용한 소신호 해석 결과와 함께 그림 10에 나

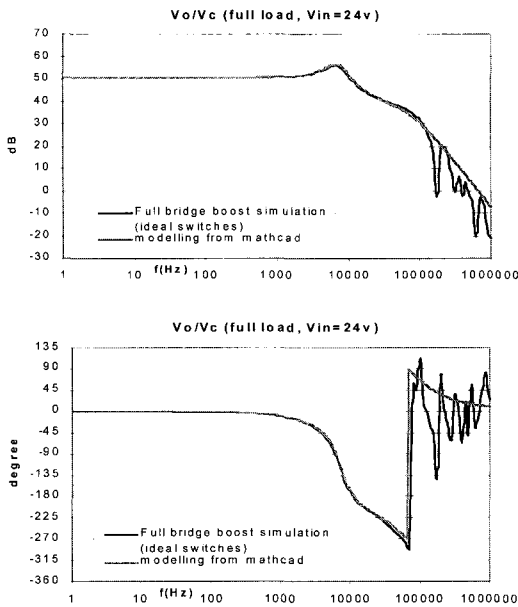


그림 10 제어 입력에 대한 출력전압의 전달 함수 \hat{v}_o/\hat{d}
 Fig. 10 Control input-to-output voltage transfer function \hat{v}_o/\hat{d}

타내었다. 그림에서 볼 수 있듯이 스위칭 주파수의 반인 100 kHz까지 본 논문에서 유도한 소신호 모델링 해석 결과와 SIMPLIS를 이용한 소신호 해석 결과가 잘 일치함을 알 수 있다. 두 해석 결과 작은 차이는 스위칭 주파수 200 kHz의 반인 100 kHz 이상에서 SIMPLIS를 이용한 소신호 해석에서 입력에 대한 출력의 전달함수 곡선의 주파수 특성이 급격하게 변동됨을 볼 수 있다. 일반적으로, 전력 컨버터의 모델링은 스위칭 주파수의 반 이하 주파수까지 시스템의 동적 특성을 예측할 수 있으므로 그림 10으로부터 이론적 모델링 결과의 유용성을 확인 할 수 있다.

출력 임피던스는 그림 9의 등가회로에서 제어 입력 섭동값 \hat{d} 와 입력 전압 섭동 값 \hat{v}_{in} 을 모두 0으로 두고 출력측에서 바라본 출력 임피던스 식은 다음과 같이 얻을 수 있다.

$$\frac{Z_{out}}{n^2} = Z_2(s) // [Z_1(s) + Z_{eq}(s)] \quad (24)$$

식 (24)를 사용하여 Mathcad를 이용해 구한 전부하 상태에서의 출력 임피던스를 SIMPLIS를 이용한 시뮬레이션 결과와 함께 그림 11에 나타내었다. 두 곡선은 거의 일치함을 볼 수 있다. 부하 컨버터(Load

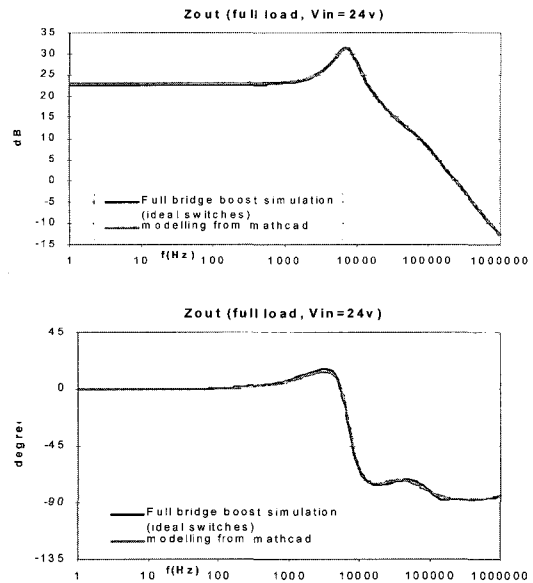


그림 11 출력 임피던스 곡선 Z_{out}
 Fig. 11 Output impedance curve Z_{out}

converter)가 존재할 경우 출력 임피던스 곡선은 부하 컨버터와 앞단 컨버터(Front-end converter)의 상호작용(Interaction)에 의한 불안정성(Instability)을 분석하는 데 중요하게 이용될 수 있다.

4. 결 론

능동 클램프 풀브릿지 부스트 컨버터에 대한 DC 및 소신호 AC 모델링에 대하여 기술하였다. 모델링을 구하기 위하여 원래의 컨버터 회로는 CCM 부스트와 DCM 벡 컨버터로 구성되는 개념상 등가회로로 변환되었다. PWM 스위치 모델을 변환된 등가회로의 PWM 스위치에 대체함으로써 DC 및 소신호 AC 모델링은 유도된다.

유도된 모델링을 사용하여 컨버터에 대한 정적 및 동적 특성을 해석할 수 있다. 모델링 결과에 기초하여 정규화된 DC 전압 이득 곡선을 D와 K의 함수로 제시하였다. DC 전압 이득 곡선은 D에 비례하고 K에 반비례한다. 다른 두 입력 전압에 대한 실험을 수행하여 이론적으로 구해진 DC 특성 곡선의 유용성을 관찰할 수 있었다. 제어 입력에 대한 출력 전압의 전달 함수와 출력 임피던스가 주파수의 함수로 나타내었다. 제어 입력에 대한 출력 전압의 소신호 전달 함수 주파수 특성은 4차의 시스템 특성을 나타낸다. 전달함수와 출력 임피던스에 대한 소신호 분석의 타당성은 소신

호 해석용 SIMPLIS s/w를 사용하여 검증하였다. 소신호 모델링은 시스템 안정도 해석과 피이드백 제어를 설계하는 데 유용하게 사용될 수 있다.

이 논문은 2002년도 부경대학교 연구년교수 지원에 의하여 연구되었음.

참 고 문 헌

- [1] C. S. Leu, G. Hua and F. C. Lee, "Comparison of the Forward Circuit Topologies with Various Reset Schemes," in Proceedings of VPEC Seminar, pp. 101-109, 1991.
- [2] J.A. Sabate, V. Vlatkovic, R.B. Ridley and F.C. Lee, "High-Voltage, High-Power, ZVS, Full-Bridge PWM Converter Employing An Active Snubber," in Proceedings of the Applied Power Electronics Conference, pp. 158-163, 1991.
- [3] J.G. Cho, G.H. Rim and F.C. Lee, "Zero Voltage Current and Zero Current Switching Full Bridge PWM Converter Using Secondary Active Clamp," in Proceedings of the Power Electronics Specialists Conference, pp. 657-663, 1996.
- [4] R. Watson and F.C. Lee, "A soft-switched, full-bridge boost converter employing an active-clamp circuit," in Proceedings of the Power Electronics Specialists Conference, pp. 1948-1954, 1996.
- [5] K. Wang, F.C. Lee, and J. Lai, "Bi-Directional Full-Bridge DC/DC Converter with Soft-Switching Scheme, Part I: Principles of Operation," in Proceedings of VPEC Seminar, pp. 143-149, 1998.
- [6] K. Wang, L. Zhu, D. Qu, H. Odendaal, J. Lai, and F.C. Lee, "Bi-Directional Full-Bridge DC/DC Converter with Soft-Switching Scheme, Part II: Design, Implementation, and Experimental Results," in Proceedings of VPEC Seminar, pp. 151-157, 1998.
- [7] V. Vorperian, "Simplified Analysis of PWM Converters Using the Model of the PWM Switch, Part I: Continuous Conduction Mode," in Proceedings of VPEC Seminar, pp. 1-9, 1989.
- [8] V. Vorperian, "Simplified Analysis of PWM Converters Using the Model of the PWM Switch, Part II: Discontinuous Conduction Mode," in Proceedings of VPEC Seminar, pp. 10-20, 1989.

저 자 소 개



김만고(金萬高)

1986년 경북대 전기공학과 졸업. 1988년 한국과학기술원 졸업(석사). 1991년 동 대학원 졸업(공학박). 1991년~1994년 한국통신 연구개발원 통신전원 연구팀(팀장). 2003년~2004년 버지니아텍 CPES Visiting Scholar. 1995년~현재 부경대 전기·제어계측공학부 부교수.