

동적전압보상기(DVR)의 전압제어특성과 인버터 용량을 고려한 출력필터 설계방법

金孝城[†], 金長煥^{*}, 薛承基^{**}

LC Filter Design Considering Voltage Control Performance and PWM Inverter Size for Dynamic Voltage Restorers

Hyosung Kim, Jang-Hwan Kim, and Seung-Ki Sul

요 약

LC출력필터는 동적전압보상기(DVR)의 인버터 스위칭에 따른 전압리플을 억제하는 반면에, 전압제어 밴드폭에 제한을 가져온다. 이러한 두 조건을 만족시키기 위한 LC출력필터의 컷오프 주파수 설계에 대하여는 지금까지 많은 연구가 이루어져 왔다. 그러나 적절히 설계 되어진 필터의 컷오프 주파수에 대하여 무한히 많은 수의 L-C 조합이 가능하며 그에 따라 서로 다른 특성이 나타나지만, 지금까지 분명한 해석적인 기초가 없이 현장의 경험에 의존한 설계를 하여 왔다. 본 논문은 DVR의 크기를 최소화 하면서 우수한 제어성능을 유지할 수 있는 LC출력필터의 설계 방법을 제안한다. 제안된 LC출력필터의 설계에 기초한 DVR 시스템을 구성하여 실험에 의하여 이론을 증명한다.

ABSTRACT

The cutoff frequency of a LC output filter for Dynamic Voltage Restorers (DVR) limits the control bandwidth of a DVR system while it attenuates the inverter switching ripples. For a selected cutoff frequency of a LC output filter, infinite number of L-C combinations is possible. Although different L-C combination has different filter characteristics, the filter design on L-C combination has been depended on field experiences without clear analysis. This paper proposes a design criterion and design examples for the L-C filter combination considering the control characteristics and the size of DVRs. An experimental DVR system based on the proposed LC output filter design methodology is built and tested.

Key Words : Dynamic Voltage Restorers (DVR), LC output filter, cutoff frequency, L-C filter combination, filter design criterion

1. 서 론

동적전압보상기(DVR)는 전원계통에 순간적인 전압

강하(sag)나 전압상승(swell)이 발생하였을 때 전원전압의 고장을 순시적으로 보상하여 부하측 전압을 안정하게 유지하여 주는 전력품질제어기기이다. 수용가에 서 경험하는 전원전압사고의 대부분이 sag나 swell 임을 고려할 때 DVR의 역할은 매우 중요하여 많은 연구가 진행되고 있다^{[1][2][3]}.

DVR의 운전에 제한을 주는 요소로는 기본적으로 DVR 인버터의 구조에 따른 한계로서, DVR이 주입할 수 있는 전압의 한계와 인버터 출력전류의 한계 그리

[†]교신저자 : 정회원, 공주대학 전기전자공학부 교수

E-mail : hyoskim@kongju.ac.kr

^{*}정회원, 서울대 전기컴퓨터공학부 박사과정

^{**}정회원, 서울대 전기컴퓨터공학부 교수

접수일자 : 2004. 8. 25 1차 심사 : 2004. 9. 22

심사완료 : 2004. 11. 6

고 인버터의 직류링크 측에서 공급할 수 있는 전력에너지의 한계와 같은 세 가지 요소가 있다. 그 외 DVR을 구성하는 요소들에 의한 제한 요소로는, 매칭용 변압기의 포화, 돌입전류, 출력필터, 그리고 제어시스템의 제어 대역폭 등이 있다^[4].

제어시스템의 대역폭을 높이는 것은 DVR의 신속한 동작을 위하여도 필요하지만 고조파 전압에 대하여 위상편차 없이 정밀한 보상제어를 하기 위하여도 중요하다^{[5][6]}. DVR 보상전압을 제어하기 위한 제어 대역폭의 이론적 한계는 LC 출력필터의 차단주파수에 의하여 결정 된다^[8]. 피드포워드(Feed Forward)제어기의 구조에 기초하여 DVR 시스템의 제어 대역폭을 최대로 할 수 있는 제어기구조와 제어이득(Control Gain) 설계법이 제시되었다^[8]. 제안된 제어기는 DVR 보상전압에 오버슛(Overshoot)이 발생하지 않고 제어 대역폭이 이론적 한계까지 넓어지며 정상상태 특성도 아주 우수하였다.

DVR은 전원사고를 감지하는 순간에 거의 스텝응답에 가까운 보상전압을 출력하여야 하므로 출력필터의 조건 및 전압제어방법에 따라 캐패시터 전압에는 큰 오버슛이 발생할 수 있다. 이러한 전압 오버슛은 부하 측에 전달되어 민감한 부하의 오동작이나 트립을 가져올 수 있다. 오버슛을 억제하기 위한 제어적인 방법으로 출력필터 커패시터에 흐르는 전류에 비례한 전압을 역으로 발생시켜 제어계통의 감쇄(Damping) 효과를 증대시킬 수 있다^{[7][8]}.

한편 전원계통에 고장이 발생하여 DVR이 갑작스러운 보상전압을 출력해야 하는 경우 출력필터는 과도적으로 인버터에 큰 전류를 요구한다. 이러한 과도전류가 인버터의 전류한계를 넘어서게 된다면 DVR은 순간적으로 인버터의 출력전압을 낮추어서 전류가 감소하도록 하여야 한다. 그렇지 않으면 DVR은 과전류 트립으로 정지하여 버리게 될 것이다. 그러나 인버터 전류의 제한에 따라 인버터 전압을 순간적으로 낮추게 되면 오버슛을 억제하는 감쇄효과가 깨어지므로 DVR 출력전압이 진동하는 문제가 발생한다. 따라서 출력필터의 설계시 제어시스템의 특성을 종합적으로 고려하여 과도상태에서도 인버터 출력전류가 제한값을 넘어서지 않도록 할 필요가 있다.

같은 공진 주파수를 갖는 출력필터의 필터인덕터와 필터 커패시터의 곱은 일정하다. 그러나 같은 공진 주파수를 갖더라도 필터인덕터와 필터커패시터의 비율은 다양한 값을 가질 수 있다. 직관적으로 볼 때 필터커패시터에 비하여 필터인덕터의 값이 크면 인버터에 요구되는 과도적인 전류의 크기도 작아질 것이다. 그러나 필터커패시터의 값이 상대적으로 작으면 필터자체

의 감쇄계수가 떨어지고 부하전류 외란에 대하여 불안정하게 된다. 더욱이 큰 필터인덕터는 필터의 가격과 중량의 증대를 가져올 뿐만 아니라 더욱 높은 인버터 전압을 요구하므로 인버터 스위치의 전압 스트레스를 증가시키게 된다.

본 논문에서는 제어시스템에 관련한 DVR 인버터와 출력필터의 특성을 분석하고 인버터 출력전류를 허용한계 이내로 제한하여 제어시스템을 안정하게 할 수 있는 최적의 필터설계 방법을 제시한다. 설계데이터를 퍼유닛으로 표현하여서 일반적인 모든 인버터에 적용할 수 있도록 표준화한다. 실험을 통하여 제안된 이론을 검증한다

2. 본 론

2.1 제어기와 관련한 DVR 시스템 해석

본 논문에서 사용한 실험용 DVR시스템은 그림 1과 같다. DVR의 전력회로는 6레그 인버터와 3개의 LC 출력필터, 그리고 3개의 단상 매칭변압기로 구성되었다. 6레그 인버터는 12개의 IGBT 스위치와 직류 링크부로 구성된다. IGBT의 스위칭 주파수는 10kHz이다.

보상전압제어의 관점에서 본다면 DVR 시스템의 각상은 독립적으로 동작하므로 DVR 시스템의 전력회로부는 그림 3과 같이 단상등가회로로 표현할 수 있다. 그림 3에서 인버터의 출력전압은 V_{inv} 이다. L_f 는 필터인덕터이고 C_f 는 필터커패시터이며 R_f 는 인버터와 필터인덕터에 존재하는 등가 직렬저항이다.

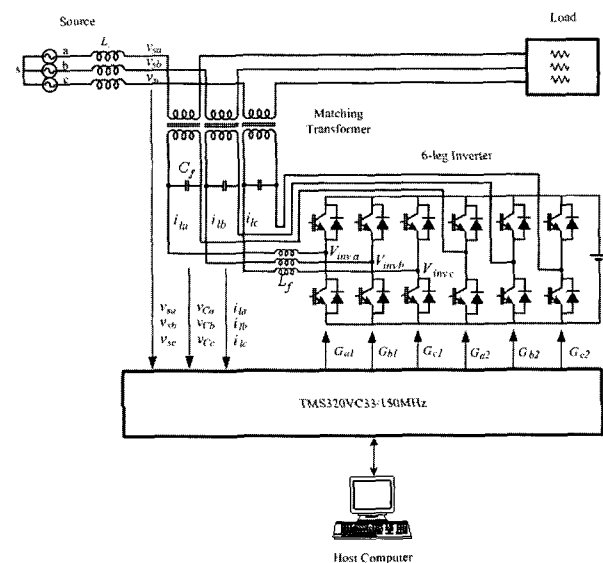


그림 1 제안된 DVR 시스템의 전체 블록도
Fig. 1 Block diagram for the proposed DVR system

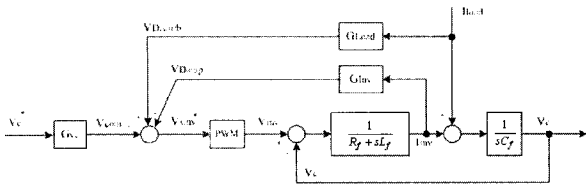


그림 2 제안된 제어기의 제어 블록도
Fig. 2 Block diagram for the proposed controller

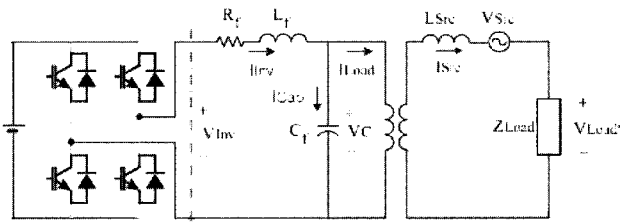


그림 3 DVR 전력회로의 단상등가회로
Fig. 3 Single-phase equivalent circuit for DVR power stage

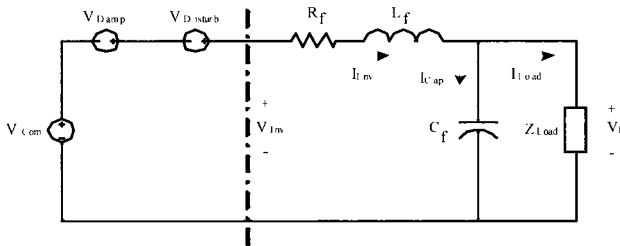


그림 4 제어기를 포함한 DVR 시스템의 단상등가회로
Fig. 4 Single-phase equivalent circuit including control system

본 논문의 초점은 보상전압의 제어에 관련한 인버터와 출력필터의 특성을 분석하는 것이므로 해석을 간단히 하기 위하여 매칭변압기를 1:1의 이상적인 변압기로 가정하고, 전원임피던스를 무시하며, 부하 임피던스는 순수한 저항성분인 것으로 한다. 이때 전원전류 I_{Src} 와 부하전류 I_{Load} 는 같다. 최악의 조건을 고려하여 전원전압이 최대값일 때 갑자기 제로로 떨어졌다고 한다면, DVR 인버터가 동작하여 필터커패시터 양단의 전압 V_C 를 전원전압으로 급격히 상승시킴으로써 전원의 고장을 복구하려 할 것이다. 이때 보상전압 V_C 는 부하전압 V_{Load} 과 같게 된다.

이때 인버터에서 발생하는 전압은 그림 2의 제어블럭도에 보이는 것처럼 부하전압조정기(V_{Com}), 진동억제기(V_{Damp}), 그리고 외란제거기($V_{Disturb}$)의 세가지 제어전압요소의 합으로 나타난다. 이와 같은 제어개념을 적용하여 제어기를 포함한 DVR 시스템의 단상등가회로를 그리면 그림 4와 같이 표현할 수 있다.

인버터의 제어방식에 따라 인버터의 순시출력전압은 다양하게 나타날 수 있으나, 인버터가 이상적으로 잘 제어 되어서 진동억제기 V_{Damp} 는 LC필터에 의해 발생하는 부하전압진동을 소기의 목적대로 억제하고, 외란제거기 $V_{Disturb}$ 는 부하전류에 의해 부하전압이 왜곡되는 것을 잘 제거하며, 부하전압조정기 V_{Com} 은 부하전압을 순시적으로 원하는 형태의 파형으로 잘 제어한다고 가정하자. 그렇다면 제어기는 각 제어전압요소들을 다음과 같이 제어하는 동작을 수행할 것이다.

A. 부하전압조정기

부하전압조정기 V_{Com} 은 부하전압을 기준전압에 응하도록 조정하는 기능을 갖는다. 진동억제기 V_{Damp} 와 외란제거기 $V_{Disturb}$ 가 이상적으로 잘 동작하여서 제어시스템의 감쇄계수가 임계값인 1이고 부하전류에 따른 외란이 없다고 가정하면, LC필터는 필터공진주파수에 따른 두 개의 시간 지연요소로만 작동하므로 부하전압조정기 V_{Com} 의 전압에 대한 부하전압의 응답은 식(1)과 같이 표현할 수 있다.

$$\frac{V_{Load}}{V_{Com}} = \frac{1}{(1+s/\omega_f)^2} \tag{1}$$

$$\text{단, } \omega_f = \frac{1}{\sqrt{L_f C_f}}$$

따라서 식 (1)의 시간지연을 미리 보상하여 부하전압조정기 V_{Com} 의 출력을 식 (2)와 같이 발생할 수 있다면 순시 부하전압을 V_{Load}^* 에 따라 원하는 대로 조정할 수 있다.

$$V_{Com} = (1+s/\omega_f)^2 V_{Load}^* \tag{2}$$

V_{Load}^* 가 전원주파수대와 같이 ω_f 에 비하여 비교적 저주파대의 연속적인 파형이라면 식 (2)는 식 (3)과 같이 좀더 단순하게 간략화 할 수 있다.

$$V_{Com} = (1+\frac{2}{\omega_f}s)V_{Load}^* \tag{3}$$

즉, 이상적으로 적절하게 제어되는 DVR시스템의 출력필터는 $2/\omega_f$ 의 시간지연요소로 간주할 수 있다.

B. 부하전압진동억제기

다음으로 부하전압 진동억제기 V_{Damp} 에 대하여 살펴보자. 순수한 LC필터의 전달함수는 식 (4)와 같다.

$$\frac{V_{Load}}{V_{Inv}} = \frac{1/L_f C_f}{s^2 + sR_f/L_f + 1/L_f C_f}$$

$$= \frac{\omega_f^2}{s^2 + 2\xi_f \omega_f s + \omega_f^2} \quad (4)$$

여기서, $\xi_f = \frac{R_f}{2} \sqrt{\frac{C_f}{L_f}}$, $\omega_f = \frac{1}{\sqrt{L_f C_f}}$

LC필터의 진동을 억제하기 위하여는 진동억제기 V_{Damp} 의 출력전압은 식 (5)의 형태가 되어야 한다.

$$V_{Damp} = K_{Damp} \times i_{Inv} = -aR_f \times i_{Inv} \quad (5)$$

즉, 이상적인 진동억제기(V_{Damp})는 aR_f 의 저항이 필터인덕터와 직렬로 결합된 것처럼 동작한다. 이 때 진동억제기를 포함한 LC필터의 감쇄계수는 페루프 제어 시스템의 감쇄계수가 되며, 식 (6)과 같이 된다.

$$\xi_c = (1+a) \frac{R_f}{2} \sqrt{\frac{C_f}{L_f}} = (1+a)\xi_f \quad (6)$$

따라서 진동억제기의 비례이득 $K_{Damp} = -aR_f$ 는 다음 식 (7)과 같이 결정할 수 있다.

$$K_{Damp} = -aR_f = R_f - 2\xi_c \sqrt{\frac{L_f}{C_f}} \quad (7)$$

C. 부하전류 외란제거기

한편 진동억제기는 인버터 출력단의 직렬저항의 기능을 담당하므로, 부하측에 전류가 흐르게 되면 진동억제기에서의 전압강하와 필터인덕터에서의 전압강하로 인하여 상당한 양의 전압강하가 발생하게 된다. 이러한 전압강하로 인하여 부하단전압이 부하전압조정기 V_{Com} 의 출력을 따라가지 못하게 되며, 비선형 부하일 경우는 부하단 전압에 왜곡이 발생하게 되는 원인이 된다. 부하전류에 의해 부하전압이 왜곡되는 것을 막기 위하여 외란제거기 $V_{Disturb}$ 는 식 (8)과 같은 제어전압을 생성하여야 한다.

$$V_{Disturb} = [(1+a)R_f + sL_f] \times i_{Load} \quad (8)$$

2.2 인버터 용량을 고려한 필터설계

인버터에서 출력되는 순시전류의 최대값은 인버터의

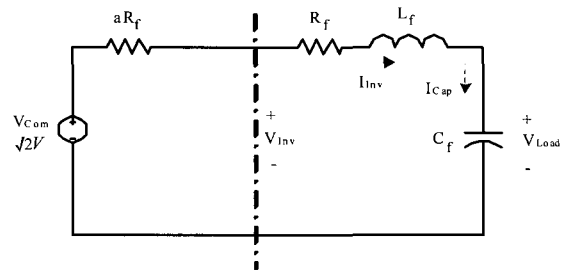


그림 5 무부하 조건에서 인버터 과도전류에 대한 등가회로
Fig. 5 Equivalent circuit for the inverter transient current with no load

용량을 선정하는데 아주 중요하다. 정상상태에서 인버터의 전류는 주로 필터커패시턴스와 부하임피던스에 의해 결정되며 그 크기는 정격전류 이내로 설계된다. 그러나 인버터가 갑자기 동작되어야 하는 과도 상태에서 인버터의 출력전류는 필터의 공진 조건에 따라 정격부하전류보다 클 수도 있다.

과도전류가 정격부하전류보다 클 경우는 스위치의 소손을 막기 위하여 인버터 스위치의 용량을 정격부하전류보다 충분히 크게(oversize) 제작하거나 제어적으로 인버터의 전류를 정격범위 이내로 제한하는 전압제어를 하여야 한다. 전자의 경우는 인버터 스위치의 용량이 불필요하게 증대되어 DVR 시스템의 가격이 상승하는 문제가 있다. 후자의 경우는 과도상태에서 인버터 출력전압이 제한을 받아 DVR 출력단 보상전압의 진동을 적절히 억제하지 못하는 문제가 발생할 수 있다. 따라서 적절한 필터의 설계를 통하여 과도상태에서 인버터의 전류가 어떠한 경우에서도 정격부하전류를 넘어서지 않도록 할 필요가 있다.

그림 5는 무부하시 인버터 과도전류에 대한 과도등가회로를 보인다. 회로의 조건은 최악의 경우로서 $\sqrt{2}V$ 의 크기를 갖는 부하전압조정기 V_{Com} 의 전압이 갑자기 가해진 경우이다. 그림에서 aR_f 는 진동억제기 V_{Damp} 의 등가저항성분이다(단 V : 정격 부하전압의 실효값). 이 때 식 (6)에 의해서 무부하시 과도등가회로의 총 저항성분은 식 (9)와 같이 계산할 수 있다.

$$R_{eq} = (1+a)R_f = 2\xi_c \sqrt{\frac{L_f}{C_f}} \quad (9)$$

최악의 조건을 생각하여 $(1+a)R_f \gg sL_f$ 라고 가정하면 과도상태에서 인버터전류의 피크값은 등가저항성분에 의하여 결정된다고 볼 수 있으며, 식 (10)과 같이 계산된다.

$$I_{peak} = \frac{\sqrt{2}V_{Load}}{R_{eq}} = \frac{\sqrt{2}V_{Load}}{2\xi_c} \sqrt{\frac{C_f}{L_f}} \quad (10)$$

여기서 $I_{peak} < \sqrt{2}I$ 이어야 하므로 LC필터의 필터커패시터와 필터인덕터 사이에는 식 (11)의 제한이 요구된다(단, $I = V/Z_{Load}$: 정격 부하전류의 실효값).

$$\sqrt{\frac{L_f}{C_f}} > \frac{Z_{Load}}{2\xi_c} \quad (11)$$

이를 퍼유닛으로 표현하면 식 (12)과 같다.

$$\sqrt{\frac{y_{Cf}}{x_{Lf}}} < 2\xi_c \quad (12)$$

단, x_{Lf} : 필터인덕터의 퍼유닛 임피던스
 y_{Cf} : 필터커패시터의 퍼유닛 어드미턴스.

3. 실험결과

그림 6에 본 논문에서 사용한 실험용 시스템을 보인다. DVR의 보상전압 제어가 각상에 대하여 독립적이므로 편의상 단상에 대하여 실험을 수행하였다. 실험 조건은 표 1과 같다.

기준보상전압은 120V의 최대값을 갖는 정현파 전압을 최대값의 순간에 명령하도록 하였다. IGBT로 구성된 단상 인버터의 스위칭 주파수는 10kHz이다. 제어보드는 100µs의 샘플링주기를 갖으며 TMS320VC33의 프로세서를 사용하여 구현하였다.

표 1 실험 조건
 Table 1 Experimental condition

$V_{C_{MAX}}$	120V
Z_{Load}	5Ω
f_{sw}	10kHz
f_c	840Hz

표 2 필터인덕터와 필터커패시터의 설계값
 Table 2 Design for filter inductor and filter capacitor

f_c	840Hz
L_f	900µH
C_f	40µF

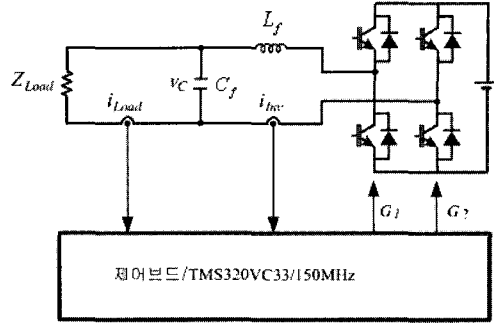


그림 6 실험에서 사용된 DVR 장치
 Fig. 6 Experimental DVR system

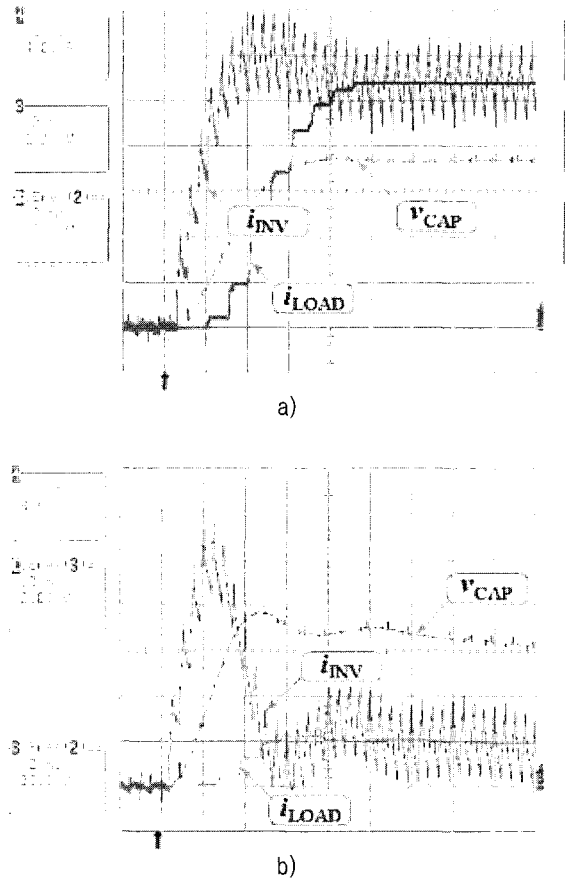


그림 7 순수저항 부하일 때의 실험 파형 (가로축 =0.2ms/div, 세로축 4.00A/div 또는 30.0V/div); a) Zeta=0.5, $\sqrt{y_{Cf}/x_{Lf}}=1$ pu 일 때, b) Zeta=0.5, $\sqrt{y_{Cf}/x_{Lf}}=4$ pu 일 때

Fig. 7 Experimental waveforms when load is pure resistive (horizontal axis: 0.2ms/div, vertical axis: 4.00A/div or 30.0V/div); a) when $\sqrt{y_{Cf}/x_{Lf}}=1$ pu, b) when $\sqrt{y_{Cf}/x_{Lf}}=4$ pu

표 1에 주어진 것처럼 필터의 차단주파수가 840Hz 이면 DVR 시스템의 제어 대역폭 역시 840Hz까지 제어 가능하므로 DVR은 약 13차 고조파까지 생성이 가능하다. 또한 스위칭 주파수대에서 고조파의 감쇄도는 약 -43dB로서 dc링크 전압의 약0.7%정도의 스위칭 노이즈가 전원에 포함된다. 이러한 필터차단주파수를 갖는 필터인덕터와 필터커패시터의 조합은 무한하다. 본 논문에서는 인버터의 용량과 제어특성을 고려하여 필터 인덕터와 필터 커패시터의 조합을 식 (12)에 의해 표 2와 같이 설계하였다.

그림 7은 실험파형이다. 그림에서 인버터 출력전류 i_{Load} 는 제어보드에서 샘플링한 후의 전류 파형을 잡은 것이어서, 100 μ sec의 시간지연이 있고 계단형태의 파형으로 보이지만, 실제로는 연속적인 파형이다. 그림 7(a)는 설계대로 필터의 커패시터와 인덕터의 비를 $\sqrt{y_{Cf}/x_{Lf}}=1pu$ 로 하였을 때의 파형이다. 부하전류가 정상 상태에서 약 21.6A인 것에 대하여 인버터의 과도전류는 중심 값이 약 24A로서 약 1.11배 정도 증가하는 것을 알 수 있다. 이는 인버터의 IGBT스위치의 안전률을 고려할 때 문제가 되지 않는다.

그림 7(b)는 정격부하저항을 20 Ω 로 4배 증가하여 필터의 커패시터와 인덕터의 비를 $\sqrt{y_{Cf}/x_{Lf}}=4pu$ 로 설계하였을 경우의 실험파형이다. 부하전류가 정상 상태에서 약 4A인 것에 대하여 인버터의 과도전류는 중심 값이 약 19A로서 약 4.75배의 증가가 발생한다. 이는 인버터 IGBT스위치의 통상적인 안전률을 넘어서는 과도한 전류 스트레스를 주기 때문에 문제가 된다. 이 경우 커패시터 양단의 전압도 약간 불안정해 지는 것을 관찰할 수 있다.

4. 결 론

본 논문에서는 제어시스템의 특성과 인버터 전류한계를 고려한 DVR 출력필터의 설계에 관하여 연구하였다. LC 출력필터의 차단주파수는 제어시스템의 제어 대역폭의 한계를 결정하며 인버터의 스위칭 주파수와 관련하여 출력보상전압에 포함되는 스위칭 노이즈의 크기를 결정한다. 주어진 차단주파수에 대하여 LC 출력필터의 조합은 무한히 존재하지만 구체적인 설계지침이 없었다. 본 논문에서는 DVR의 제어특성에 영향을 미치지 않으며 인버터 출력전류가 정격전류를 넘지

않도록 보장하는 필터 인덕터 및 필터 커패시터 값의 설계방법을 제안하였다. 실험을 통하여, 제안된 설계에 따른 출력필터를 설치한 DVR 시스템은 제어특성이 우수하며 인버터의 사이즈를 경제적으로 설계할 수 있음을 증명할 수 있었다. 또한 제안된 설계방식에 의한 출력필터를 사용한 DVR시스템은 출력보상전압을 보다 안정하게 제어할 수 있음이 관찰되었다.

이 논문은 한국 과학재단 목적기초연구 (R05-2003-000-10228-0) 지원으로 수행되었음

참 고 문 헌

- [1] M.H.J. Bollen, Understanding Power Quality Problems: Voltage Sags and Interruptions, IEEE press, New York, 1999.
- [2] A. Campos, G. Joos, P. Ziogas, J. Lindsay, "Analysis and Design of a Series Voltage Compensator for Three-Phase Unbalanced Sources", IEEE Trans. on Ind. Electron., Vol.39, No.2, pp.159-167,1992.
- [3] M. Vilathgamuwa, A. A. D.Ranjith Perera, S. S. Choi, "Performance Improvement of the Dynamic Voltage Restorer With Close-Loop Load Voltage and Current-Mode Control," IEEE Trans. on Power Electronics, Vol. 17, No. 5, pp.824-834, 2002.
- [4] John Godsk Nielsen, "Design and Control of a Dynamic Voltage Restorer," Doctoral Thesis at Aalborg University in Denmark, March 2002.
- [5] M.J. Newman, D.G. Holmes, J.G. Nielsen, and F. Blaabjerg, "A dynamic Voltage Restorer (DVR) with Selective Harmonic Compensation at Medium Voltage Level," Conference Records on IAS'03/IEEE, CD ROM, Oct. 2003.
- [6] T. Kawabata, T. Miyashita, Y. Yamamoto, "Digital Control of Three-Phase PWM Inverter with LC Filter," IEEE Trans. on Power Electronics, Vol. 6, No. 1, pp.62-72, 1991.
- [7] M. J. Ryan, R. D. Lorenz, "A High Performance Sine Wave Inverter Controller with Capacitor Current Feedback and "Back-EMF" Decoupling," Conference Records on PESC'95/IEEE, pp.507-513, 1995.
- [8] 김효성, 이상준, 설승기, "동적전압보상기의 과도특성을 개선하기 위한 디지털방식의 전향제어기 설계," 전력전자학회논문지, 제9권, 제3호, pp. 275-284, 2004년 6월.

저 자 소 개



김효성(金孝城)

1958년 10월 20일생. 1981년 서울대 전기공학과 졸업. 1983년 동 대학원 전기공학과 졸업(석사). 1995년 충북대 대학원 전기공학과 졸업(공학박). 1996년~1997년 일본 오카야마대학 방문교수. 2000년~2001년 덴마크 Aalborg대학 방문교수. 1987년~2005년 천안공업대학 교수, 2005년~현재 공주대학 전기전자공학부 교수. 당 학회 편집위원.



김장환(金長煥)

1975년 8월 22일생. 1999년 2월 서울대 전기공학부. 2001년 2월 서울대 전기공학과 졸업(석사). 2001년 3월~현재 서울대 전력전자연구실 박사과정. 2004년 9월~현재 미국 Texas A&M 대학교에서 Power Quality and Power Electronics Lab.의 객원연구원.



설승기(薛承基)

1958년 3월 25일생. 1980년 서울대 전기공학과 졸업. 1983년 동 대학원 전기공학과 졸업(석사). 1986년 동 대학원 전기공학과 졸업(공학박). 1986년~1988년 Univ. of Wisconsin-Madison 연구원. 1989년~1990년 LG산전 책임연구원. 1991년~현재 서울대 전기·컴퓨터공학부 교수.