

# 바이어스 스트레스에 의한 실리콘-게르마늄 이종접합 바이폴라 트랜지스터의 열화 현상

이승윤<sup>†</sup> · 유병곤

한국전자통신연구원 기반기술연구소  
(논문접수일 : 2005년 9월 9일)

## The degradation phenomena in SiGe hetero-junction bipolar transistors induced by bias stress

Seung-Yun Lee<sup>†</sup>, Byoung-Gon Yu

Basic Research Laboratory, Electronics & Telecommunications Research Institute  
(Received September 9, 2005)

### 요 약

바이어스 스트레스 인가 후에 발생하는 실리콘-게르마늄 이종접합 바이폴라 트랜지스터(SiGe HBT)의 열화 현상을 고찰하였다. SiGe HBT가 바이어스 스트레스에 일정 시간 노출되면 소자 내부의 변화에 의하여 소자 파라미터가 원래 값으로부터 벗어나게 된다. 에미터-베이스 접합에 역방향 바이어스 스트레스가 걸리면 전기장에 의해 가속된 캐리어가 재결합 중심을 생성하여 베이스 전류가 증가하고 전류이득이 감소한다. 140°C 이상의 온도에서 높은 에미터 전류를 흘려주는 순방향 바이어스 전류 스트레스가 가해지면 Auger recombination이나 avalanche multiplication에 의해 형성된 핫 캐리어가 전류이득의 변동을 유발한다. 높은 에미터 전류와 콜렉터-베이스 전압이 동시에 인가되는 mixed-mode 스트레스가 가해지면 에미터-베이스 역방향 바이어스 스트레스의 경우와 마찬가지로 베이스 전류가 증가한다. 그러나 mixed-mode 스트레스 인가 후에는 inverse mode Gummel 곡선에서 베이스 전류 증가가 관찰되고 perimeter-to-area(P/A) 비가 작은 소자가 심각하게 열화되는 등 에미터-베이스 역방향 바이어스 스트레스와는 근본적으로 다른 신뢰성 저하 양상이 나타난다.

주제어 : 실리콘-게르마늄, 트랜지스터, 신뢰성, 스트레스

### Abstract

The degradation phenomena in SiGe hetero-junction bipolar transistors(SiGe HBTs) induced by bias stress are investigated in this review. If SiGe HBTs are stressed over a specific time interval, the device parameters deviate from their nominal values due to the internal changes in the devices. Reverse-bias stress on emitter-base(EB) junctions causes base current increase and current gain decrease because carriers accelerated by the electrical field generate recombination centers. When forward-bias current stress is conducted at an ambient temperature above 140°C, hot carriers produced by Auger recombination or avalanche multiplication induce current gain fluctuation. Mixed-mode stressing, where high emitter current and high collector-base voltage are simultaneously applied to the device, provokes base current rise as EB reverse-bias stressing does.

However, the characteristics of the mixed-mode stress degradation are totally different from those of the EB reverse-bias stress degradation such as the increased base current in an inverse mode Gummel plot and the severe deterioration of the small perimeter-to-area(P/A) ratio device after the mixed-mode stressing.

**Key Words** : SiGe, transistor, reliability, stress

### 1. 서 론

실리콘-게르마늄 이종접합 바이폴라 트랜지스터(SiGe hetero-junction bipolar transistor, SiGe HBT)는 실리콘 공정으로 제조가 가능하면서 GaAs 등의 화합물 반도체 소자에 근접하는 고주파 특성을 가지고 있어서 RF IC 용 능동소자로 주목받아 왔다. 이러한 SiGe HBT와 Si CMOS 트랜지스터를 집적(integration)한 SiGe BiCMOS 기술은 SoC 구현에 가장 적합한 기술의 하나로 생각되고 있다[1]. 본질적으로 소자 신뢰성과 동작 특성이 서로 밀접한 관계를 가지고 있고, 소자가 실제로 제품에 사용되기 위해서는 신뢰성이 반드시 검증되어야 하므로 외부 요인에 의한 SiGe HBT의 신뢰성 저하 현상을 명확히 이해해야 할 필요가 있다. SiGe HBT 소자를 포함하는 일반적인 바이폴라 트랜지스터의 열화를 야기하는 주요 원인으로 바이어스 스트레스(bias stress)로 알려져 있으며, 이러한 바이어스 스트레스에 의해서 SiGe HBT의 전류이득이 변화하게 되는 신뢰성 문제가 발생한다. 이제까지 바이폴라 트랜지스터의 열화는 에미터-베이스(emitter-base, 이하 EB) 역방향 바이어스 스트레스[2] 및 순방향 바이어스 전류 스트레스[3] 메커니즘으로 이해되어 왔으나, 최근에

높은 전류 밀도 및 높은 콜렉터-베이스(collector-base, 이하 CB) 전압 조건에서만 발생하는 mixed-mode 스트레스 열화라는 기존에 알려진 것과는 다른 새로운 신뢰성 저하 현상이 보고되었다[4]. 이에 SiGe BiCMOS 공정으로 제작된 SiGe HBT에 3 종류의 바이어스 스트레스를 인가한 후에 측정된 결과를 비교 분석함으로써 각각의 바이어스 스트레스에 의해 SiGe HBT에서 발생하는 신뢰성 저하 현상들의 본질적인 차이를 살펴보고자 한다.

### 2. EB 역방향 바이어스 스트레스와 순방향 바이어스 전류 스트레스

바이어스 스트레스에 의한 바이폴라 트랜지스터의 열화 중에서 가장 잘 알려진 것은 EB 역방향 바이어스 스트레스에 의한 열화이다. EB 접합에 역방향 바이어스 스트레스가 가해졌을 때 전류이득이 감소하는 현상은 소자의 신뢰성을 좌우하는 중요한 이슈로서 지난 이십 여 년 동안 꾸준히 연구되어 왔다[5]. 그림 1(a)와 같이 npn 바이폴라 트랜지스터에서 에미터 전압이 베이스 전압보다 높으면 EB 접합에 역방향 바이어스 전압이 인가되며 이러한 상태가 지속되면 전류이득이 일정한 콜렉터 전류 범위가 좁아지고 전류이득 자체가 감

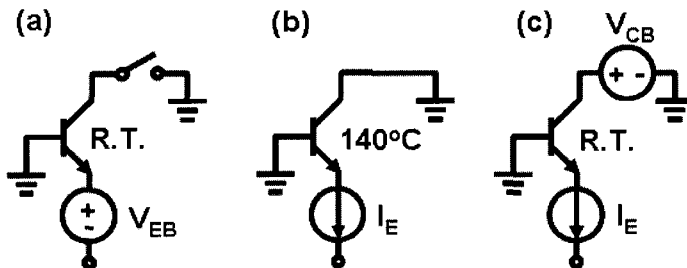


그림 1. 바이어스 스트레스 인가 개념도 (a) EB 역방향 전압 바이어스 스트레스 (b) 순방향 전류 바이어스 스트레스 (c) mixed-mode 스트레스

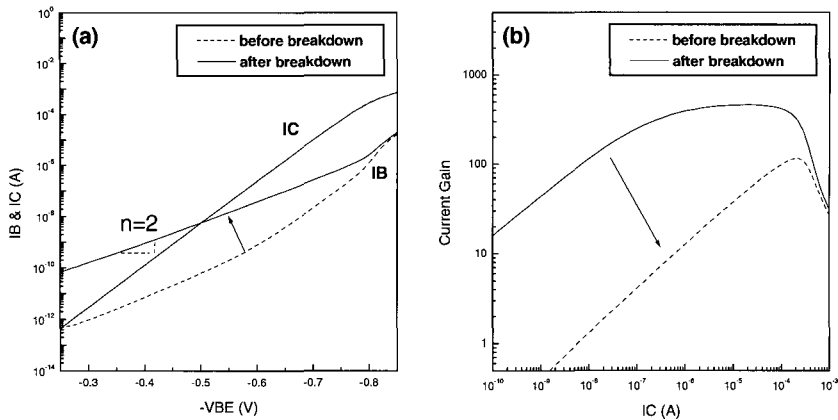


그림 2. EB 접합 항복 전후의 (a) 베이스 전류 변화 (b) 전류이득 변화.

소하여 소자의 DC 동작 범위가 매우 좁아지는 문제가 발생한다. 이것은 EB 역방향 바이어스 전압에 의해 가속된 캐리어(carrier)가 spacer 산화막과 충돌하여 재결합 중심(recombination center)을 형성시키기 때문에 나타나는 현상이다.

그림 2(a)와 2(b)는 각각 SiGe HBT의 EB 접합 전류-전압(IV) 특성 측정 전후의 콜렉터 전류 및 베이스 전류를 비교한 Gummel 곡선 및 전류이득 곡선이다. EB 접합 IV 측정을 위해서는 EB 접합의 항복 전압(breakdown voltage) 이상의 EB 역방향 바이어스 스트레스를 가하여야 한다. EB 접합에 역방향 바이어스를 가하면 베이스의 가전자대(valence band) 내의 전자가 에미터의 전도대(conduction band)로 이동하는 터널링(tunneling)이 발생한다[6]. 이러한 터널링이 발생하면 베이스에는 전공(hole)이 형성되며, 전기장에 의하여 가속된 전공이 산화막에 충돌함으로써 재결합 중심을 만들게 된다. EB 접합에서 전자의 터널링은 전기장이 클수록 그 발생 빈도가 높아지는데 전기장은 EB 접합과 spacer 산화막이 접하는 영역에서 가장 크게 형성되므로 주로 이 영역에 재결합 중심이 위치하게 된다. 스트레스 인가 후에 Gummel 측정을 하면 캐리어들이 재결합 중심에 트랩되기 때문에 베이스 전류가 증가하게 된다. 콜렉터 전류에는 아무런 영향이 없으므로 콜렉터 전류와 베이스 전류의 비(ratio)인 전류이득은 감소하게 된다. 그림 2(a)에서 ideality factor(n)는 약 2 정도로 베이스 전류의 증가는 EB 공간 전하 영역

(space charge region)에서의 재결합에 의한 것임을 알 수 있다[7]. analog-digital converter, OP amp, comparator 등과 같은 집적회로에서는 EB 접합이 주기적으로 역방향 바이어스에 노출되기 때문에 역방향 바이어스 스트레스가 회로의 동작 신뢰성에 영향을 미치지 않도록 주의하여야 하며, 새로운 단위 공정을 도입하거나 알맞게 회로를 수정함으로써 열화를 방지할 수 있다[8].

순방향 바이어스 전류 스트레스에 의한 열화는 비교적 최근에 보고된 현상으로 EB 역방향 바이어스 스트레스의 경우와 비교하면 그 양상이 복잡하고 아직까지 하나의 통일된 이론으로 설명되지 않는다. 소자의 동작속도를 높이기 위해서는 소자 크기를 줄여서(scale-down) 전하가 이동하는 거리를 짧게 하고 소자 내의 기생(parasitic) 성분을 감소시켜야 하는데 공정 기술의 발전에 힘입어 소자를 작게 하고 그 특성을 향상시키는 것이 가능하게 되었다. 그러나 바이폴라 트랜지스터의 경우에 scale-down에 의하여 소자 동작 시의 에미터 및 콜렉터 전류 밀도가 수 mA/um<sup>2</sup> 이상으로 증가하게 되었으며, 이러한 조건 하에서 순방향 바이어스 전류 스트레스에 의한 열화라는 새로운 신뢰성 문제가 생기게 되었다. 그림 1(b)와 같이 EB 접합이 순방향 바이어스, CB 접합이 역방향 바이어스(또는 0V)인 common-base forward active mode에서 바이폴라 트랜지스터는 순방향 바이어스 전류 스트레스를 경험하게 되며, 그 스트레스가 주변 온도 140°C 이상에서 지속되면 트랜지스터의

전류이득에 변화가 생기게 된다. 순방향 바이어스 전류 스트레스가 인가되면 EB 역방향 바이어스 스트레스의 경우와 같이 항상 전류이득이 감소하는 것이 아니라 증가하는 현상이 자주 발생한다.

Gummel 측정 시 베이스-에미터 전압( $V_{BE}$ )이 아주 클 때에는 high current injection에 의한 에미터 저항 감소의 영향으로 콜렉터 전류의 증가가 관찰되기도 하는데 이  $V_{BE}$  범위를 제외한 대부분의 영역에서는 콜렉터 전류의 변화가 미미하여 전류이득의 변화는 주로 베이스 전류의 변화에 비례한다. 스트레스에 의한 베이스 전류 변화 양상은 다소 복잡한데 그림 3과 같이 Gummel 곡선 상에서 베이스 전류가 증가하거나 감소하는 구간이 모두 나타나기도 한다. 일반적으로  $V_{BE}$ 가 낮은 영역에서는 스트레스 인가 후 베이스 전류가 증가하는데 이것은 EB 역방향 바이어스 스트레스의 경우와 마찬가지로 Si와 산화막이 접하는 계면에 생성되는 재결합 중심에 의한 것이다. 그러나 common-base forward active mode에서는 EB 접합이 순방향 바이어스이므로 캐리어가 계면에 trap을 형성시키기에 충분한 에너지를 얻도록 가속되는 것이 불가능하며, 결국 EB 접합에서의 Auger recombination이나 CB 접합에서의 avalanche multiplication에 의해 고에너지의 핫 캐리어(hot carrier)가 생성되는 것으로 생각되고 있다[9].  $V_{BE}$ 가 중간 값에 해당되는 영역에서는 베이스 전류 감소 및 전류이득 증가가 관찰되는데 이것은 바이폴라

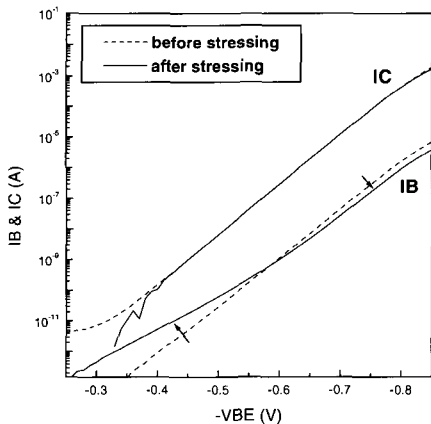


그림 3. 순방향 전류 바이어스 스트레스 인가 전후의 베이스 전류 변화.

트랜지스터의 실리사이드/폴리실리콘 계면 및 폴리실리콘/단결정실리콘 계면에 존재하는 재결합 중심이 수소로 passivation 되어나타나는 현상이라고 보고되었다[3]. 전류이득의 변화 이외에도 높은 순방향 바이어스 전류 밀도 때문에 금속 배선에서 electromigration이 발생하여 소자의 EB 접합이 단락되거나 콜렉터 저항이 높아지고 심지어는 회로가 개방(open)되는 등의 신뢰성 문제가 생기기도 한다[10].

### 3. Mixed-mode 스트레스

앞에서 언급한 바와 같이 현재 순방향 바이어스 전류 스트레스에 관한 이론은 아직 완벽히 정립되지 않았기 때문에 용이한 설명을 위하여 mixed-mode 스트레스에 의한 열화 현상을 EB 역방향 바이어스 스트레스의 경우와 비교하여 기술하기로 한다. mixed-mode 스트레스에 의한 신뢰성 저하 현상은 기존의 메커니즘과는 달리 바이폴라 트랜지스터에 임계 값 이상의 전류와 전압을 동시에 가할 때에만 발생하는 특징이 있다. 즉, CB 전압( $V_{CB}$ ) 및 콜렉터 또는 에미터 전류 밀도( $J_E$ ) 모두 임계 값 이상이 되어야 하며 두 가지 중 하나라도 그 값에 미치지 못하면 소자가 열화되지

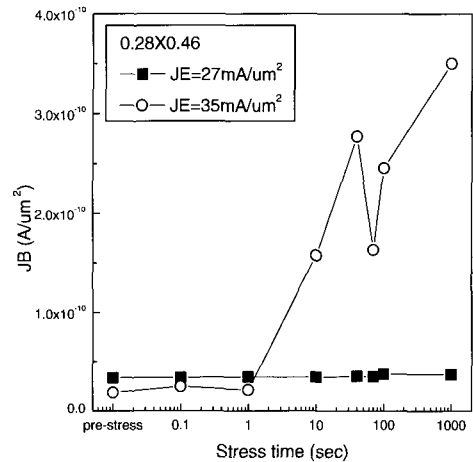


그림 4.  $V_{CB}=3V$  조건에서 mixed-mode 스트레스 시간에 따른  $0.28 \times 0.46 \mu m^2$  SiGe HBT의  $J_B$  변화. Gummel 곡선 상에서  $V_{BE}=0.5V$ 인 경우에 얻은 데이터임.

않는다. 임계 값 이상의 스트레스가 가해지면 EB 역방향 바이어스 스트레스 경우와 유사하게 베이스 전류가 증가하고 전류이득이 감소한다. 그림 4는  $V_{CB}$ 가 3V 일 때  $J_E$ 에 따른 소자 열화 차이를 보여주고 있다.  $J_E$ 가  $27\text{mA}/\mu\text{m}^2$ 인 경우에는 1000sec 동안 스트레스를 가하여도 Gummel 곡선 상에서 베이스 전류 밀도( $J_B$ )의 변화가 거의 없었지만  $35\text{mA}/\mu\text{m}^2$ 인 경우에는 스트레스 인가 시간에 비례하여  $J_B$ 가 급격하게 증가하였다. 이러한 현상은  $J_E$ 가 일정할 때 인가되는  $V_{CB}$ 를 변화시켜도 관찰할 수 있는데  $V_{CB}$ 가 임계 값 이상이 되지 못하면 스트레스 시간이 아무리 길어도 소자의 열화가 발생하지 않는다. mixed-mode 스트레스가 EB 역방향 바이어스 스트레스와 뚜렷하게 구별되는 점은 EB 접합에 역방향 바이어스가 가해지는 것이 아니라 순방향 바이어스가 가해진다는 것이다. EB 역방향 바이어스 스트레스 경우에는 EB 접합에 가해진 역방향 바이어스에 의해 캐리어가 가속되어 재결합 중심을 생성시킬 수 있는 높은 에너지가 얻어지는 반면에 mixed-mode 스트레스의 경우에는 EB 접합에 순방향 바이어스(즉, 임계 값 이상의 콜렉터 또는 에미터 전류 밀도)가 가해지므로 캐리어가 재결합 중심 생성에 필요한 에너지를 얻기 힘들다. 이런 측면에서는 순방향 바이어스 전류 스트레스와 mixed-mode 스트레스가 서로 비슷하다고도 볼 수 있지만, 순방향 바이어스 전류 스트레스에 의한 신뢰성 저하는 소자가  $140^\circ\text{C}$  이상으로 가열되어야만 나타나는 반면 mixed-mode 스트레스에 의한 것은 상온에서도 쉽게 발생되며 스트레스 인가 후의 베이스 전류 변화 양상이 서로 다른 것으로부터 두 스트레스에 의한 열화 현상은 근본적으로 차이가 있다고 할 수 있다.

mixed-mode 스트레스와 EB 역방향 바이어스 스트레스의 차이는 SiGe HBT의 콜렉터와 에미터를 서로 반전시켜 측정하여 얻는 inverse mode Gummel 곡선을 비교함으로써 쉽게 확인할 수 있다. 그림 5의 상단의 그래프는 에미터 크기가  $0.2 \times 16\mu\text{m}^2$ 인 SiGe HBT 소자의 EB 역방향 바이어스 스트레스 전후의 forward mode Gummel 곡선으로 증가된 베이스 전류의 ideality factor( $n$ )가 항상 약 2 정도의 값을 나타낸다. 한편, SiGe HBT

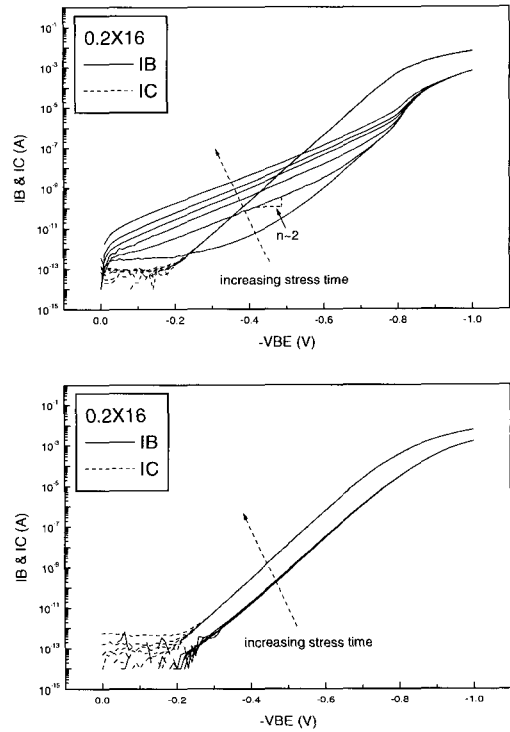


그림 5.  $0.2 \times 16\mu\text{m}^2$  SiGe HBT의 EB 역방향 바이어스 스트레스에 따른 신뢰성 저하 현상. 위는 forward mode, 아래는 inverse mode Gummel 곡선임.

의 콜렉터와 에미터를 서로 반전시켜 inverse mode Gummel 측정을 하게 되면 EB 접합과 spacer 산화막이 접하는 영역에 존재하는 재결합 중심이 아무런 영향을 미치지 못하기 때문에 베이스 전류가 증가하지 않는다. 그림 5로부터 EB 역방향 바이어스 스트레스 인가 후에 forward mode로 측정했을 때는 베이스 전류의 증가가 관찰되지만 inverse mode로 측정할 경우에는 베이스 전류의 변화가 거의 없음을 알 수 있다. 한편, mixed-mode 스트레스를 인가하였을 때에는 EB 역방향 바이어스 스트레스를 인가하였을 때와는 다른 양상을 나타낸다.

그림 6의 상단의 그래프와 같이 forward mode로 측정하는 경우에는 EB 역방향 바이어스 스트레스의 경우와 마찬가지로 Gummel 곡선 상에서 콜렉터 전류는 변하지 않고 베이스 전류가 스트레스 시간에 따라 증가하는 전형적인 신뢰성 저하

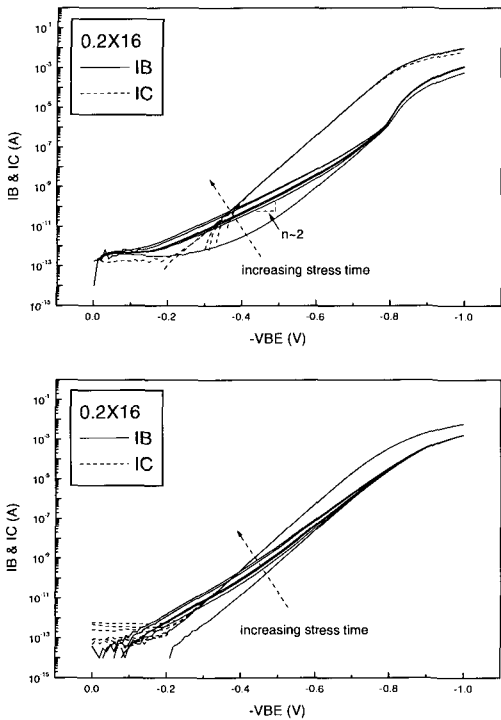


그림 6. 0.2X16um<sup>2</sup> SiGe HBT의 mixed-mode 스트레스에 따른 신뢰성 저하 현상. 위는 forward mode, 아래는 inverse mode Gummel 곡선임.

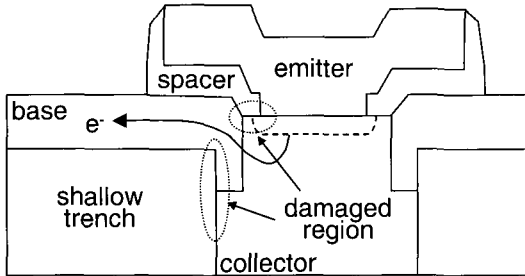


그림 7. Mixed-mode 스트레스에 의해 생성되는 재결합 중심 위치.

현상을 보인다. 그러나 inverse mode Gummel 곡선에서는 EB 역방향 바이어스 스트레스가 가해진 경우와는 다르게 베이스 전류의 증가가 관찰된다.

이것은 그림 7에서와 같이 EB 접합과 spacer 산화막이 접하는 영역이외에 shallow 트렌치 측벽에도 캐리어가 트랩되는 재결합 중심이 위치한다는 사실을 의미한다[11]. 즉, mixed-mode 스트레스에 의해 shallow 트렌치 측벽에도 트랩이 생성

되어 inverse mode Gummel 곡선에서 베이스 전류가 증가하는 것이다. Zhang et al[4].은 시뮬레이션을 통하여 V<sub>CB</sub>가 증가함에 따라 에미터에서 콜렉터 방향으로의 전자 흐름 중 shallow 트렌치 쪽으로 향하는 성분이 증가하는 것을 보였으며 이러한 전자가 shallow 트렌치 측벽에 재결합 중심을 형성시키는 것으로 추론하였다.

mixed-mode 스트레스와 EB 역방향 바이어스 스트레스의 차이는 perimeter-to-area(P/A) 비에 따른 SiGe HBT의 베이스 전류 밀도(J<sub>B</sub>)의 변화에서도 나타난다. P는 에미터 둘레(perimeter)이고 A는 에미터 면적(area)이다. 일반적으로 특정 V<sub>BE</sub>에서 바이폴라 트랜지스터의 베이스 전류(I<sub>B</sub>)는 크게 intrinsic 성분(I<sub>i</sub>)과 peripheral 성분(I<sub>p</sub>)으로 나뉘며 I<sub>i</sub>는 에미터 면적(A)에 비례하고 I<sub>p</sub>는 에미터 둘레(P)에 비례한다[12]. 따라서 다음과 같은 식 (1-1) 및 (1-2)가 성립한다.

$$I_B = I_i + I_p = A c_i \exp(V_{BE}/m_i V_T) + P c_p \exp(V_{BE}/m_p V_T) \quad (1-1)$$

$$J_B = I_B/A = c_i \exp(V_{BE}/m_i V_T) + (P/A) c_p \exp(V_{BE}/m_p V_T) \quad (1-2)$$

(단, c<sub>i</sub>, m<sub>i</sub>, c<sub>p</sub>, m<sub>p</sub>, V<sub>T</sub>는 상수)

식 (1-2)에 의하면 peripheral 성분이 존재하지 않는 경우에는 J<sub>B</sub>는 P/A와 무관하게 일정한 값을 갖게 되며 두 성분이 모두 존재하는 경우에는 P/A에 따라 증가하여야 한다. peripheral 성분이 존재하지 않는 이상적인 바이폴라 트랜지스터에 EB 역방향 바이어스 스트레스를 인가하게 되면 EB 접합과 spacer 산화막이 접하는 영역에서 전기장이 가장 크게 형성되어 재결합 중심의 대부분이 이곳에 분포하게 되고 peripheral 성분이 발생하게 된다. 따라서 베이스 전류 증가현상은 P/A 값이 큰 소자일수록 더 심하게 나타난다[13].

그림 8-10은 각각 EB 역방향 바이어스 전류 스트레스 및 mixed-mode 스트레스를 인가하고 얻은 forward mode Gummel 곡선 및 특정 V<sub>BE</sub>에서의 베이스 전류 값을 에미터 면적으로 나누어 구한 J<sub>B</sub>를 비교한 그래프이다. 소자 스케일링(scaling)을 고려하여 EB 역방향 바이어스 스트레스의 경우에

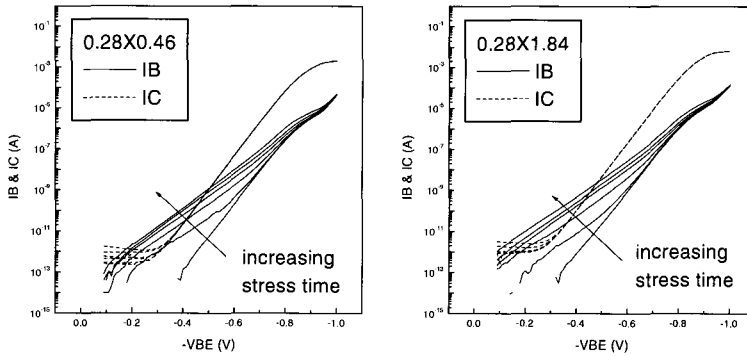


그림 8. 에미터 면적이 각각 0.28X0.46 $\mu\text{m}^2$  및 0.28X1.84 $\mu\text{m}^2$ 인 SiGe HBT의 EB 역방향 바이어스 전류 스트레스에 따른 forward mode Gummel 곡선 변화. 스트레스 조건은  $J_R=0.1\text{mA}/\mu\text{m}^2$  였음.

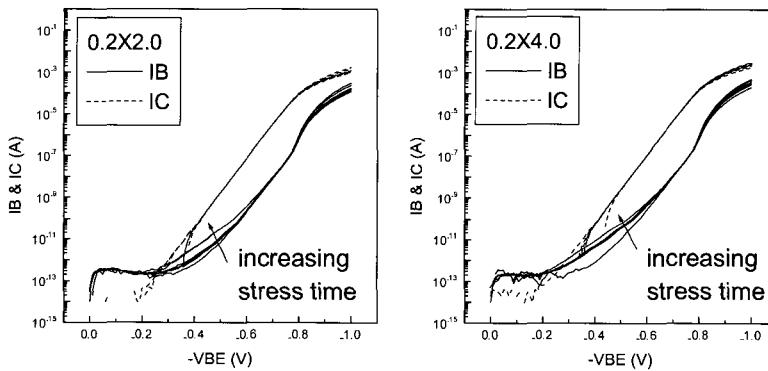


그림 9. 에미터 면적이 각각 0.2X2.0 $\mu\text{m}^2$  및 0.2X4.0 $\mu\text{m}^2$ 인 SiGe HBT의 mixed-mode 스트레스에 의한 forward mode Gummel 곡선 변화. 스트레스 조건은  $J_E=30\text{mA}/\mu\text{m}^2$ ,  $V_{CB}=3\text{V}$  였음.

는 동일한 역방향 전류 밀도를, mixed-mode 스트레스의 경우에는 동일한 에미터 전류 밀도를 스트레스 조건으로 하였다. 역방향 전류( $I_r$ ) 스트레스를 인가하는 경우에 누적 역 전류 전하(accumulated reverse current charge,  $Q$ )와 소자 열화에 의해 발생하는  $I_B$  변화는 다음과 같은 실험식(2)로 나타낼 수 있다[14].

$$\Delta I_B = W(I_r)Q^m \quad (2)$$

(단,  $W$ 는  $I_r$ 의 함수,  $m$ 은 상수)

일반적으로  $m$ 은 약 0.5이고  $W$ 는  $I_r$ 에 따라 증가하다가  $I_r$ 이 전자 사태 항복(avalanche breakdown) 근처의 값에 다다르게 되는 경우에 일정해지는  $I_r$ 의 함수이다. 한편, 누적 역 전류 전하  $Q$ 는  $I_r$  및 스트레스가 인가된 시간  $t$ 의 곱으로 표시되

는데  $W$ 가  $I_r$ 의 함수이므로  $Q$ 가 동일하다 하여도  $I_r$  및  $t$ 가 다른 경우에는  $\Delta I_B$ 의 차이가 발생할 수 있다. 따라서  $W$ 의 영향을 없애기 위해서는  $W$ 가 일정한 값을 갖도록 가급적 전자 사태 항복에 근접한  $I_r$ 을 선택하여야 한다. EB 전압이 낮은 영역에서는 앞에서 언급한 바와 같이 band-to-band 터널링 전류가 흐르며, 전압이 증가하여 전자 사태 항복 전압에 근접할수록 전자 사태 항복 전류 성분이 급격하게 증가하게 된다[15]. 그림 8은 사태 항복 전압에 근접하면서 소자 열화가 너무 심하지 않은 값인  $0.1\text{mA}/\mu\text{m}^2$ 를 역방향 전류 밀도로 하여 얻은 결과이다. 그림 8에서와 같이 SiGe HBT에 EB 역방향 바이어스 스트레스를 가한 후에는 forward mode Gummel에서  $I_B$  증가가 관찰되었다. 모두 시간에 따라  $I_B$ 가 증가하는 전형적인 현상을 보이고 있으며 P/A 비가 큰 소자가 빠르게 베이스

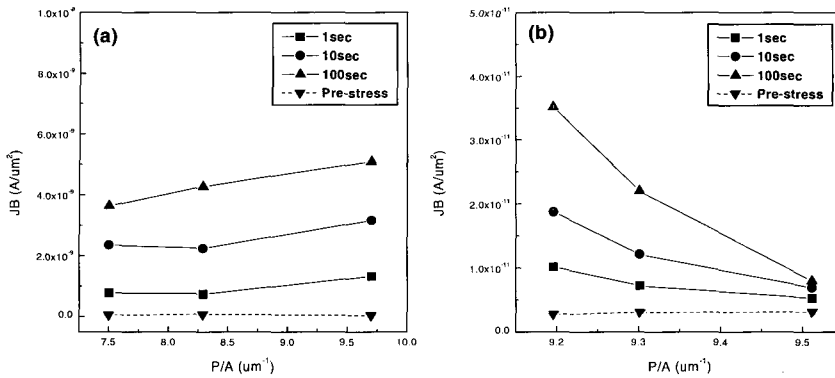


그림 10. Gummel 곡선 상에서  $V_{BE}=0.5V$ 인 경우의 P/A 비에 따른  $J_B$  변화 (a) EB 역방향 바이어스 전류 스트레스 인가 전후 (b) mixed-mode 스트레스 인가 전후.

전류가 증가한 것을 정성적으로 확인할 수 있다.

그림 9는  $V_{CB}$ 가 3V이고  $J_E$ 가  $30\text{mA}/\mu\text{m}^2$ 인 조건으로 mixed-mode 스트레스를 인가하였을 때의 forward mode Gummel 곡선이다. 모두 시간에 따라  $I_B$ 가 증가하고 있으며, P/A 비가 작은 소자일 수록 mixed-mode 스트레스에 의한 열화가 심각한 것이 관찰된다.

그림 10은 각 스트레스 별로  $V_{BE}=0.5V$ 에서의 베이스 전류 값을 에미터 면적으로 나누어 구한  $J_B$ 를 비교한 그래프이다. 각 스트레스 인가 전의 데이터와 비교하면 두 경우 모두 스트레스 인가 후에는 소자 열화가 발생하여  $J_B$ 가 증가하였음을 알 수 있으며, EB 역방향 바이어스 스트레스를 가했을 때에는  $J_B$ 가 P/A에 비례하는 반면에 mixed-mode를 가했을 때에는 반비례하는 경향을 관찰할 수 있다. 앞에서 언급하였듯이 EB 역방향 바이어스 스트레스가 인가되면 에미터를 둘러싸고 있는 spacer 산화막에 재결합 중심이 형성되므로 P/A 비가 큰 소자에서  $J_B$ 가 더욱 증가하게 되며 따라서 그림 10에서와 같이 P/A 비에 비례하여  $J_B$ 가 증가하게 된다. 한편, mixed-mode 스트레스의 경우에는 이론과 다르게 오히려 P/A에 따라  $J_B$ 가 감소하고 있음을 알 수 있다. forward mode Gummel 곡선에서 ideality factor가 2인 결과를 고려하면 spacer 산화막에 위치하는 재결합 중심에 의하여  $I_B$ 가 증가하는 것이 명백하지만, 스트레스 전하 밀도 조건을 스트레스 별로 동일하게 하였음에도 불구하고 P/A 비에 따른  $J_B$  변화 양상은 EB 역방향 바이어스 스트레스

의 경우와 정반대의 결과를 나타내었다. 따라서 EB 역방향 바이어스 전류 스트레스의  $I_R$ 과는 달리 mixed-mode 스트레스의  $I_E$ 는 직접적으로 spacer 산화막에 trap을 형성시키는 역할을 하지는 않는 것으로 추측된다. 이것으로부터 mixed-mode 스트레스에 의한 SiGe HBT 열화 메커니즘이 EB 역방향 바이어스 스트레스의 경우와는 근본적으로 다르다는 사실을 유추할 수 있다. 소자의 특성을 향상시키기 위한 소자 scale-down은 지속적으로 이루어질 것이며, 이에 따라 소자에 인가되는 전류 밀도는 지금보다 더 높아질 것이다. 따라서 SiGe HBT가 mixed-mode 스트레스에 노출되는 경우가 많아질 것으로 예상되는데 아직 mixed-mode 스트레스에 의한 열화 메커니즘이 완벽하게 밝혀지지 않은 상태이므로 추가적인 연구가 반드시 필요하다고 판단되며 차후에는 고 전류 밀도에서 발생하기 쉬운 자체발열(self-heating) 효과[16]도 고려하여야 할 것이라고 생각된다.

### 감사의 글

본 연구에 많은 도움을 주신 Georgia Institute of Technology의 John D. Cressler 교수와 Chendong Zhu 연구원께 감사드립니다.

### 참고 문헌

[1] D. Lie, X. Yuan, L. Larson, Y. Wang, A.



- Senior, and J. Mecke, *Proceedings of International Conference on Microwave and Millimeter Wave Technology (ICMMT)*, 30 (2002).
- [2] U. Gogineni, J. D. Cressler, G. Niu, and D. L. Harnme, *IEEE Trans. Electron Devices* **47**, 1440 (2000).
- [3] M. S. Carroll, A. Neugroschel, and C.-T. Sah, *IEEE Trans. Electron Devices* **44**, 110 (1997).
- [4] G. Zhang, J. D. Cressler, G. Niu, and A. Joseph, *IEEE Trans. Electron Devices* **49**, 2151 (2002).
- [5] A. Neugroschel, C.-T. Sah, M. S. Carroll, and K. G. Pfaff, *IEEE Trans. Electron Devices* **44**, 792 (1997).
- [6] A. Neugroschel, C.-T. Sah, and M. S. Carroll, *IEEE Trans. Electron Devices* **43**, 1286 (1996).
- [7] R. Muller and T. Kamins, *Device Electronics for Integrated Circuits 2<sup>nd</sup> Edition*, p.320 (1986).
- [8] L. Vendrame, P. Pavan, G. Corva, A. Nardi, A. Neviani, and E. Zanoni, *Microelectronics Reliability* **40**, 207 (2000).
- [9] J.-S. Rieh, K. Watson, F. Guarin, Z. Yang, P.-C. Wang, A. Joseph, G. Freeman, and S. Subbanna, *IEEE Trans. Device Mat Re* **3**, 31 (2003).
- [10] T. Wada, M. Sugimoto, T. Ajiki, *Solid-State Electronics* **31**, 1409 (1988).
- [11] J. D. Cressler, R. Krithivasan, G. Zhang, G. Niu, P. W. Marshall, H. S. Kim, R. A. Reed, M. J. Palmer, and A. J. Joseph, *IEEE Trans. Nucl. Sci.* **49**, 3203 (2002).
- [12] H. Rein, *Solid-State Electron.* **27**, 625 (1984).
- [13] D. R. Collins, *Appl. Phys. Letters* **13**, 264 (1968).
- [14] J. D. Burnett and C. Hu, *IEEE Trans. Electron Devices* **35**, 2238 (1988).
- [15] Y. Nitsu, K Yamaura, H Momose, and K Maeguchi, *International Reliability Physics Symposium*, 193 (1991).
- [16] M. Pfof, P. Brenner, and R. LAchner, *Proceedings of the 2004 Bipolar/BiCMOS Circuits and Technology Meeting (BCTM)*, 100 (2004).