

넓은 영전압 스위칭 범위를 갖는 대화면 PDP용 유지전원단을 위한 고효율 전력 변환회로

朴暉和[†], 文建又*

A High Efficiency Power Conversion Circuit with Wide ZVS Range for
Large Screen PDP Sustaining Power Module

Kyung-Hwa Park and Gun-Woo Moon

요 약

최근 디지털 방송의 시행에 따라 평판디스플레이(FPD)의 수요가 증가하고 있다. 그 중에서도 PDP는 대화면, 고감도, 넓은 시야각, 얇은 두께 등의 장점을 가지기 때문에 다른 FPD 매체들에 비해 경쟁력이 있다. 그리고 최근 PDP 패널의 공정 간소화로 인해 PDP 패널의 제작 비용이 감소하는 추세에 있기 때문에 대화면용 PDP에 관심이 집중되고 있다. 따라서 본 논문에서는 넓은 영전압 스위칭 범위를 갖는 대화면용 PDP 유지전원단을 위한 고효율 전력 변환회로를 제안하고 여러 가지 구동 신호를 인가하여 제안된 회로의 동작을 분석하였다.

기존의 42" PDP는 낮은 부하조건에 대해서 ZVS가 이루어지지 않게 되는데 시간에 따라서 급격하게 변하는 PDP의 부하 특성 때문에 많은 열이 발생하게 된다. 그러나 제안된 60" PDP 회로의 경우, 부가적으로 ZVS를 위한 에너지를 공급해 줄 수 있는 회로를 달아주었기 때문에 넓은 ZVS 영역을 갖게 된다. 그리고 이러한 장점 때문에 스위칭 손실이 감소하여 기존의 컨버터에 비해서 높은 효율을 기대할 수 있을 뿐만 아니라 심각한 열 문제가 없이 안정적인 조건에서 동작하는 것이 가능해 진다.

ABSTRACT

Recently, due to the launch of digital broadcasting service, the demand of Flat Panel Display (FPD) is sharply rising. Among them, the PDP is expected to be one of the most promising digital displays of next generation because of its large screen size, high resolution, thinness and board field of view. Meanwhile, the PDP uses ADS (Address Display-period Separation) scheme which divide one subfield into address and sustaining period to express the grey scale of images. Since the output of sustaining power module is mostly used for sustaining period, the load of the sustaining power module can be considered as a pulsating load. Due to this particular load condition, if the wide ZVS range of the power switches is not guaranteed, the hard switching causes large amount of switching loss and serious thermal problem in power module.

In this paper, a high efficiency power conversion circuit for 60" PDP sustaining power module which achieves wide ZVS range with the help of additional ZVS tank is proposed. According to the various gating methods, the different operations of the proposed converter are presented. And, to confirm the properties of the proposed converter, an experimental prototype of 900W power converter is constructed and tested. As a result, more than 92% of high efficiency is obtained at 10% load condition, and the ZVS operation is achieved from full load to 10% load condition.

Key Words : Plasma Display Panel(PDP), Zero Voltage Switching(ZVS), PDP Sustaining Power Module

1. 서 론

PDP TV는 큰 화면사이즈와 얇은 두께, 그리고 넓

은 시야각 등의 이점을 가지고 있기 때문에 평판디스플레이패널 시장에서 각광을 받고 있다^[1-5]. 현재에는 42" PDP가 주류를 이루고 있지만 최근 백화점이나 공연장 등의 공공장소에서 많이 이용됨에 따라 큰 화면 사이즈의 PDP 수요가 증가할 것이다. 그리고 부품수의 감소와 공정 과정의 간소화에 따른 가격하락이 이러한 추세를 더욱 가속화 시킬 것이라고 예상된다.

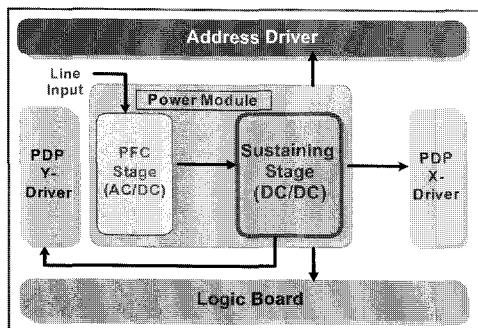


그림 1 60" PDP 파워 모듈의 구조

Fig. 1 Structure of the 60" PDP power modules

이러한 PDP는 그림 1과 같은 구조를 가지고 있다. 그 중, PDP 유지전원단의 경우 높은 전력을 소비하며 낮은 Profile과 높은 효율을 가져야 한다는 제약이 있다. 더군다나 화면의 계조를 표현하기 위해, ADS(Address Display-period Separation) 방식을 채택하는 PDP의 경우 sustain 구간 동안에서만 많은 전류를 공급하기 때문에 유지전원단의 출력 측에서 보면 full 부하 상태와 경 부하 상태가 반복되는 맥동성의 부하 조건을 가지게 됨을 알 수 있다.

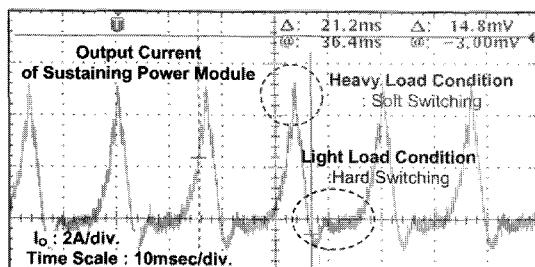


그림 2 유지전원단의 출력전류 파형

Fig. 2 Waveform of the output current

그림 2에 유지전원단의 출력 전류를 나타내었는데 이 그림을 통해 알 수 있듯이 전류가 맥동하기 때문에 전류가 많이 흐르는 동안에는 스위치의 ZVS가 부하전류에 의해 잘 이루어지지만 전류가 작은 상태에서는 ZVS가 잘 이루어지지 않게 된다.

PDP의 경우 LCD 와는 달리 자체 발광을 하기 때문에 패널 자체에서 열이 많이 발생한다. 따라서 유지전원단의 하드 스위칭에 의한 열은 전원회로의 신뢰성에 심각한 영향을 끼친다. 따라서 낮은 부하 상황에서까지 ZVS 동작을 확보 할 수 있도록 하는 것이 PDP의 성능과 효율을 향상시키는 데에 매우 중요하다는 것을 알 수 있다. 본 논문에서는 넓은 ZVS 영역을 가지고 부가적인 회로가 추가된 대화면용 PDP 유지전원단 회로를 제안하여 하드 스위칭에 의한 발열 문제를 해결하고 효율을 개선하고자 한다.

2. 기존의 유지전원단 회로의 분석

2.1 Voltage Doubler Rectifier를 사용하는 PSFB 컨버터

기존의 60" PDP용 유지전원단을 위해 개발된 회로는 그림 3과 같이 phase shift full bridge cell을 입력 단으로 사용하고 rectifier는 voltage doubler를 사용하는 구조를 가지고 있다.

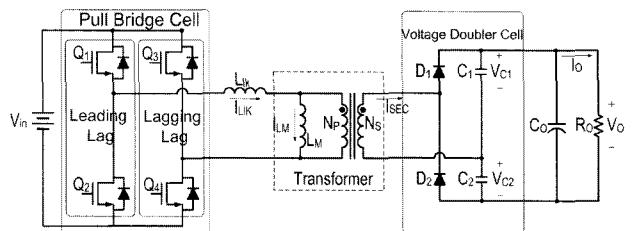


그림 3 Voltage doubler rectifier를 사용하는 기존의 PSFB 컨버터 회로

Fig. 3 The conventional PSFB with voltage doubler

이 회로의 경우 출력측의 인덕터가 제거된 형태로 매우 간단한 구조를 보이고 rectifier의 전압이 출력 전압인 V_O 로 제한되어지기 때문에 인덕터가 있는 기존의 풀 브리지 정류기에서 발생하던 심각한 전압 ringing 현상이 발생하지 않는다는 장점을 가진다^[6]. 또한 자화 인덕터의 전류 offset 또한 0이라는 장점이 있다. 그렇지만 이 회로의 경우 자화 전류로 스위치의 ZVS를 보장하려고 했기 때문에, 경 부하 조건에서 까지 ZVS를 확보하기 위해서는 큰 자화 전류를 가져야 하고 이를 위해 작은 자화 인덕터를 사용할 경우 큰

[†]교신저자 : 정희원, 한국과학기술원 인공위성연구센터 연구원

E-mail : ragn1584@angel.kaist.ac.kr

*정희원, 한국과학기술원 전기및전자공학과 부교수

접수일자 : 2005. 8. 18 1차 심사 : 2005. 9. 20

심사완료 : 2005. 10. 13

도통손실이 발생하기 때문에 회로의 효율은 떨어지게 된다. 따라서 이를 보완하기 위해 낮은 부하에서는 하드 스위칭을 하도록 설계할 수밖에 없게 된다. 이런 이유 때문에 맥동성의 부하 특성을 갖는 PDP의 경우 하드 스위칭에 의해 시스템의 효율이 낮아지고 패널의 뒷면에서 매우 높은 열이 발생하게 된다.

따라서 본 논문에서는 200V가 넘는 PDP의 높은 출력전압 특성에도 불구하고 다이오드의 전압내압을 낮추기 위해서 2차측 다이오드의 전압 ringing이 없으면서 낮은 부하 상황까지도 ZVS가 보장되는 60" PDP 유지전원단을 제안함으로써 효율을 높이고 패널의 열 문제를 최소화 할 수 있는 회로를 검증하고자 한다.

3. 넓은 영전압 스위칭 영역을 가지는 60" PDP용 유지전원단 회로

3.1 회로 구조

다음의 그림 4는 60"용 PDP 유지전원단 회로의 회로도를 나타낸 것이다. 낮은 부하까지 ZVS를 확보하기 위해서 부가적으로 인덕터와 커패시터로 구성된 ZVS tank를 추가적으로 삽입하였다. 그리고 1kW급의 높은 전력 사양이기 때문에 2단의 하프 브리지 cell을 병렬로 연결하여 입력측 회로로 사용하였고 200V가 넘는 높은 출력전압을 가지는 사양이기 때문에 전압 ringing을 줄이기 위해서 출력 인덕터가 없는 voltage doubler cell을 사용하였다.

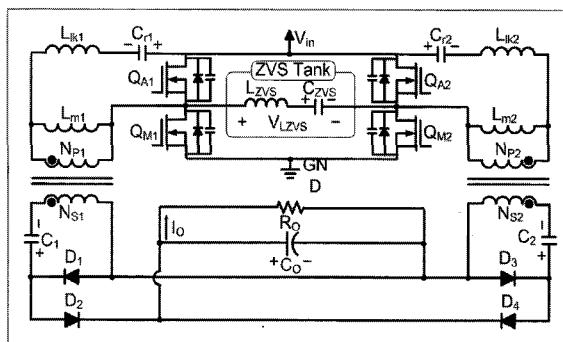


그림 4 제안된 회로의 회로도

Fig. 4 Circuit diagram of the proposed converter

ZVS tank에 부가적으로 추가된 커패시터는 ZVS 인덕터의 volt sec. balance를 만족시켜주기 위한 것이다.

3.2 여러 가지 구동 신호

제안된 회로의 경우 스위치의 구동방법에 따라서

ZVS tank의 전류파형이 달라진다. 따라서 2가지 구동 방법을 제안하는데 각각의 방법과 ZVS tank의 전압과 전류 파형을 그림 5에 나타내었다. Method 1은 스위치 Q_{A1} 과 Q_{M2} 에 1-D의 duty를 Q_{A2} 와 Q_{M1} 에 D의 duty를 인가시킨다. Method 2는 Method 1의 각각의 하프 브리지 단의 구동신호가 180° 의 위상차를 가지고 록 함으로써 얻어진다. 그리고 L_{ZVS} 의 volt-sec. balance를 맞춰주기 위해 부가적인 커패시터 C_{ZVS} 가 사용되었다. 스위치가 꺼질 때 생성되는 전류에 의해 스위치의 ZVS가 이루어지게 된다.

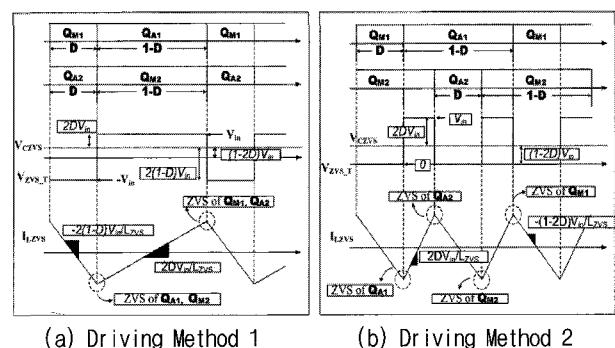


그림 5 제안된 회로를 위한 구동신호들 및 주요 파형

Fig. 5 Gate signals for the proposed converter and key waveforms

3.3 모드 해석

제안된 컨버터의 동작을 설명하기 위해서 6개의 mode로 나누어 설명하겠다. 설명을 돋기 위해서 그림 6에는 각 mode별 전류 도통 경로를 도시하였고, 그림 7에는 각 mode별 주요 파형을 나타내었다. 제안된 회로에서 mode 1~mode 3과 mode 4~mode 6의 과정은 대칭적으로 이루어지며 mode 1~mode 6의 과정이 끝나면 다시 mode 1부터의 과정을 반복하게 된다. Method 1과 2의 주요 파형은 비슷하게 나타나므로 Driving Method 1에 대해서만 해석을 하였다.

Mode 1 ($t_0 \sim t_1$) : Mode 1은 2차측 다이오드의 Commutation이 끝난 후부터 시작된다. 스위치 Q_{M1} 과 Q_{A2} 가 켜져 있으므로 ZVS tank에 $-V_{in}$ 의 전압이 걸리게 되어 ZVS tank의 전류가 감소하게 된다. 이때 L_{lk1} , C_{rl} , C_1 그리고 L_{lk2} , C_{r2} , C_2 가 각각 공진하여 그림 7의 i_{lk1} , i_{lk2} 파형과 같이 전류가 곡선형으로 증가한다.

Mode 2 ($t_1 \sim t_2$) : Mode 2는 스위치 Q_{M1} 과 Q_{A2} 가 꺼지는 순간 시작되는데, 이때 ZVS tank와 L_{lk1} , L_{lk2} 에 축적된 에너지가 스위치의 출력 커패시터를 충전, 방전시킨다. 따라서 Q_{A1} 과 Q_{M2} 의 전압은 V_{in} 에서 0으로

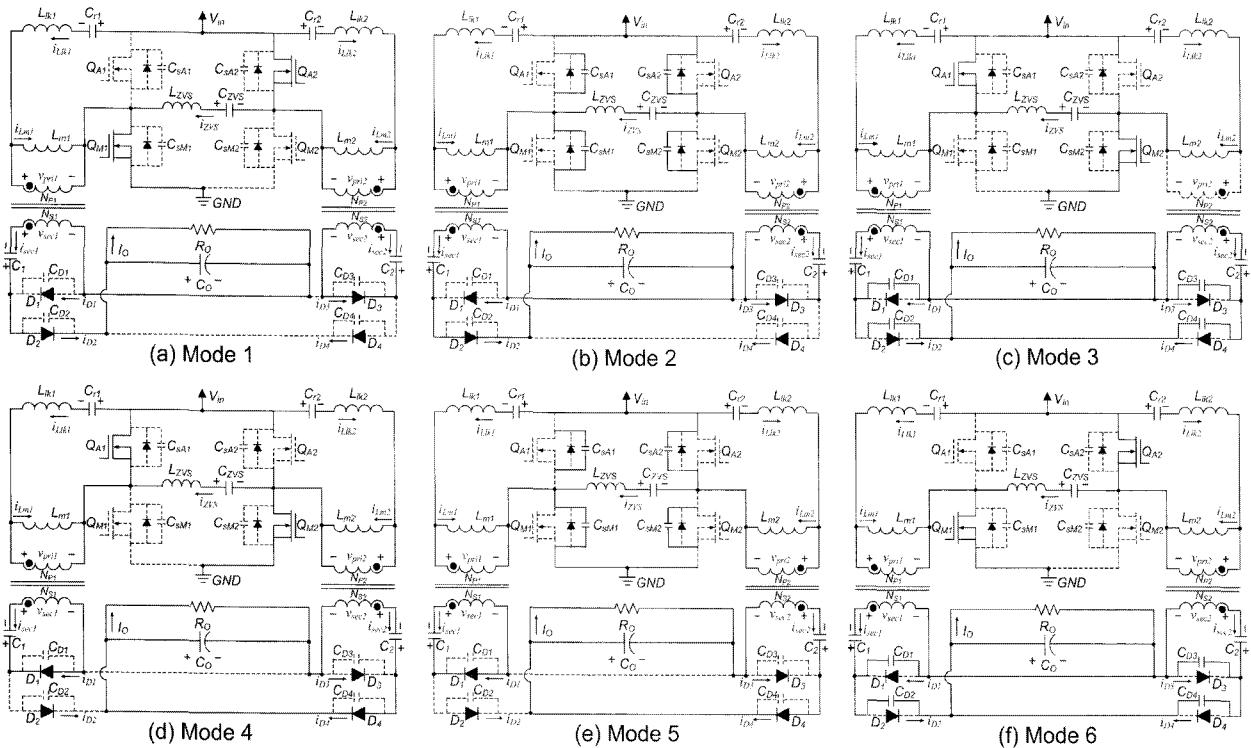


그림 6 제안된 회로의 각 mode별 전류 도통 경로

Fig. 6 Current path of the proposed converter

증가하고 Q_{M1} 과 Q_{A2} 의 전압은 V_{in} 에서 0으로 감소한다. 커패시터의 충전, 방전이 완료되면 Mode 3이 시작된다.

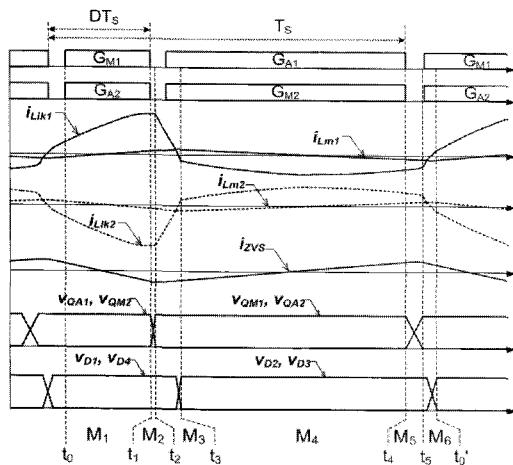


그림 7 제안된 회로의 mode별 주요 파형

Fig. 7 Key waveform of the converter according to modes

Mode 3 ($t_2 \sim t_3$) : 스위치 output 커패시터의 충전, 방전이 완료 되었으므로 전류는 스위치 Q_{A1} 과 Q_{M2} 를

통해서 흐르게 된다. 이때 누설 인덕터인 L_{lk1} , L_{lk2} 에 큰 전압이 걸리게 되므로 L_{lk1} , L_{lk2} 의 전류가 급격하게 감소하게 된다. 이렇게 감소하는 전류가 자화전류와 만나면 2차측 다이오드의 commutation이 시작되므로 D_1 , D_4 의 전압은 V_0 에서 0으로 떨어지게 되고 D_2 , D_3 의 전압은 0에서 V_0 로 상승하게 된다. diode의 commutation이 완료되면 Mode 3이 끝나게 된다.

Mode 1~mode 3과 mode 4~mode 6의 과정은 대칭적으로 이루어지며 mode 1~mode 6의 과정이 끝나면 다시 mode 1부터의 과정을 반복하게 된다.

3.4 입출력 관계식

그림 8에 제안된 컨버터의 게이트 신호와 출력전류 파형을 각각 나타내었다. 출력 단으로 넘어오는 다이오드 전류의 평균값은 평균 출력 전류값과 같다는 알고리즘을 이용하여 입출력 관계식을 구해보면 식 (1)이 얻어지게 된다.

$$\frac{V_O}{V_{in}} = \frac{\frac{1}{n}(D)^2(1-D)^2}{\frac{1}{n^2} \frac{L_R}{R_O T_S} ((D)^2 + (1-D)^2) + \left(1 + \frac{L_R}{L_n}\right)(D)^2(1-D)^2} \quad (1)$$

그리고 이러한 입출력관계식을 이용하여 표 1에 나 타난 조건들을 대입하면 그림 9의 그래프를 얻을 수 있게 된다. 이 그래프로부터 제안된 컨버터는 Full 부하 조건에서 duty 0.3정도를 가지고 10% 부하에서는 0.1정도의 duty를 가지게 됨을 알 수 있다. 이러한 결과는 실험과 시뮬레이션 결과를 통해서 확인할 수 있었다.

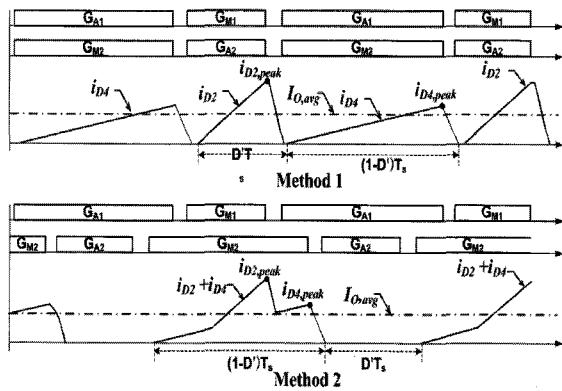


그림 8 Method 1과 2의 출력 전류 파형

Fig. 8 Output current for driving method 1 and 2

표 1 입출력관계 그래프를 위한 소자 값

Table 1 Conditions of the devices for the graph of the DC conversion ratio

Specifications	Values
Input voltage : V_{in}	395V
Output Voltage : V_o	205V
Turn Ratio : n	28/16
Switching Frequency	68kHz
Leakage Inductance	25uH
Magnetizing Inductance	2mH

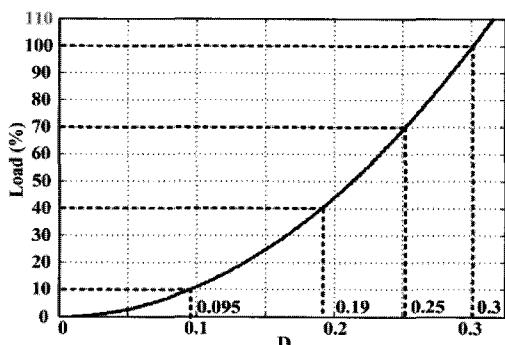


그림 9 부하에 따른 컨버터의 duty

Fig. 9 The duty ratio according to the load variation

3.5 ZVS 조건

Method 1의 경우 하나의 스위치가 꺼질 때 하나의 ZVS tank와 2개의 누설 인덕터에 저장된 에너지에 의해 4개의 스위치 output 커패시터가 충전, 방전되게 된다. 따라서 Method 1의 경우에는 식 (2)와 같은 ZVS 조건식이 얻어지게 된다.

$$2 \cdot \frac{1}{2} \cdot L_{lk} \{i_{Llk}(t_1)\}^2 + \frac{1}{2} \cdot L_{ZVS,1} \{i_{ZVS}(t_1)\}^2 \geq 4 \cdot \frac{1}{2} \cdot C_{oss} (V_{in})^2 \quad (2)$$

Method 2의 경우에는 하나의 스위치가 꺼질 때 하나의 ZVS tank와 하나의 누설 인덕터에 저장된 에너지에 의해 2개의 스위치 출력 커패시터가 충전, 방전되게 된다. 따라서 Method 2의 경우에는 식 (3)과 같은 ZVS 조건식이 얻어지게 된다.

$$\frac{1}{2} \cdot L_{lk} i_{Llk}(t_1)^2 + \frac{1}{2} \cdot L_{ZVS,2} i_{ZVS}(t_1)^2 \geq 2 \cdot \frac{1}{2} \cdot C_{oss} V_{in}^2 \quad (3)$$

식 (2)와 (3)에서 각각

$$\{i_{Llk}(t_1)\}^2 = |i_{Llk}(t_1)|^2 = \left(\frac{i_D}{n} + \frac{\Delta i_{Lm}}{2} \right)^2,$$

$$\{i_{ZVS}(t_1)\}^2 = |i_{ZVS}(t_1)|^2 = \left(\frac{\Delta i_{ZVS}}{2} \right)^2$$

이 되고 t_1 은 각 스위치가 꺼지는 순간이다.

3.6 ZVS Tank의 전류 분석

Method 1과 2에 대해서 ZVS tank에 흐르는 전류의 peak 값을 구해보면 식 (4)와 (5)를 얻을 수 있다. 따라서 이 식들을 통해 10% 부하에서까지 ZVS가 이루어지도록 L_{ZVS} 값을 설계할 수 있다. 이와 같은 방법으로 계산한 L_{ZVS} 의 값으로 duty에 대한 ZVS tank의 peak 전류값을 그래프로 나타내어 보면 그림 10을 얻을 수 있는데, 경부하 근처에서는 ZVS에 필요한 전류 값이 비슷하나 full 부하로 갈수록 Method 2의 ZVS tank 최대 전류값이 Method 1 보다 작아지므로 도통 손실이 감소하여 더 좋은 효율을 얻을 수 있으리라 예상된다.

$$i_{ZVS,peak1} = \frac{\Delta i_{ZVS,1}}{2} = \frac{D(1-D)}{L_{ZVS,1}} T_s V_{in} \quad (4)$$

$$i_{ZVS,peak2} = \frac{\Delta i_{ZVS,2}}{2} = \frac{D(1-2D)}{L_{ZVS,2}} T_s V_{in} \quad (5)$$

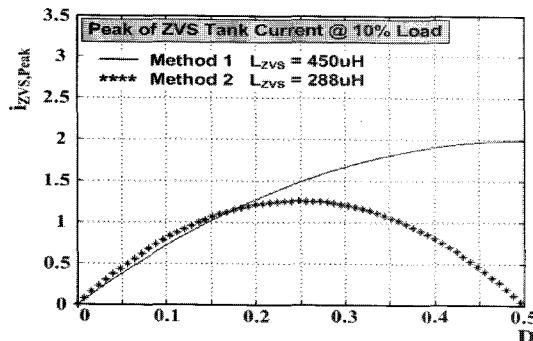


그림 10 duty에 따른 ZVS tank 전류의 Peak 값
Fig. 10 Current peak of ZVS tank according to the duty

4. 실험 결과

제안된 회로의 타당성을 입증하기 위해 900W급 PDP 유지전원단의 prototype을 제작하여 실험하였다. 표 2와 3에 각각 실험을 위한 조건과 실험에 사용된 소자들의 사양을 나타내었다. 동작주파수는 기존의 회로와 같은 68kHz이다.

표 2 60" PDP 유지전원단의 사양

Table 2 The specifications for 60" sustaining power module

Conditions	Value
Switching Frequency : f_s	68kHz
Input Voltage : V_{in}	395V
Output Voltage : V_o	200~220V
Nom. Output Voltage : $V_{o,Nom}$	205V
Output Current : I_o	4.4A
Max. Output Power : $P_{o,Max}$	968W
Nom. Output Power : $P_{o,Nom}$	902W

표 3 60" PDP 유지전원단에 사용된 소자 값 (68kHz)
Table 3 The values of devices used in 60" sustaining power module (68kHz)

Devices	Parts
$Q_{A1}, Q_{M1}, Q_{A2}, Q_{M2}$: FQA24N60(600V, 24A, $R_{ds,ON}=0.24\Omega$)	
D_1, D_2, D_3, D_4	STTH3003CW(300V, 30A)
Transformer Core	EER4950
Primary	0.2φ, 30Strings, 2EA, 28Turns
Secondary	0.2φ, 34Strings, 3EA, 16Turns
Capacitor: C_{rl}, C_r	630V, 1uF
Capacitor: C_1, C_2	630V, 2.2uF
ZVS Tank Inductor Core	EER3435
Method 1 C_{ZVS}	630V, 2.2uF, 2EA in Series
Method 2 C_{ZVS}	630V, 2.2uF, 1EA
Method 1 L_{ZVS}	730uH
Method 2 L_{ZVS}	288uH

그림 11은 부하에 따른 ZVS tank의 전압과 전류를 나타낸 것이다. Method 1의 경우 full 부하 상태에서 전류의 최대값이 2A정도이지만 Method 2의 경우는 1A정도 이므로 Method 2의 경우가 1의 경우에 비해 도통 손실이 더 작으리라는 것을 예상할 수 있다. 부하가 작은 경우에 대해서는 비슷한 전류 최대값을 가짐을 확인할 수 있다.

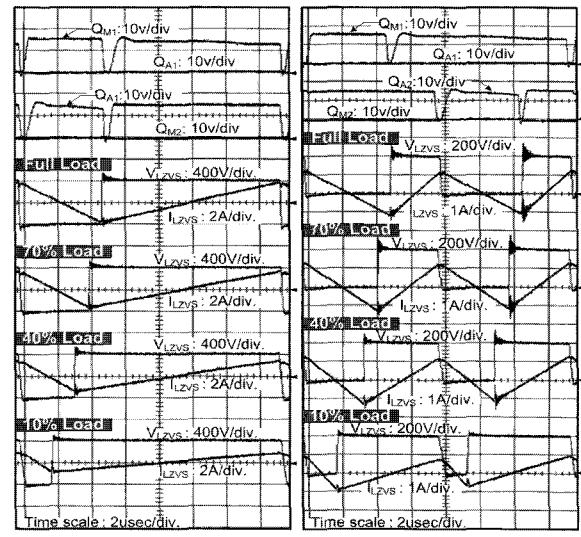


그림 11 부하에 따른 ZVS tank의 전압과 전류

Fig. 11 The current and voltage of ZVS tank

그림 12는 하프 브리지 컨버터에서 ZVS 조건이 가장 열악한 주 스위치의 10% 부하 상태에서의 ZVS 파형을 나타낸 그림이다. ZVS tank가 없을 때에는 하드 스위칭을 하지만, ZVS tank가 추가된 경우에는 모든 Method에 대해서 ZVS가 이루어짐을 알 수 있다.

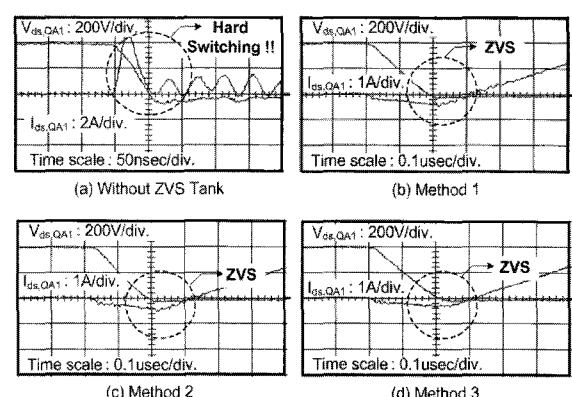


그림 12 Q_{M1} 의 ZVS 파형

Fig. 12 The ZVS waveform of main switch Q_{M1}

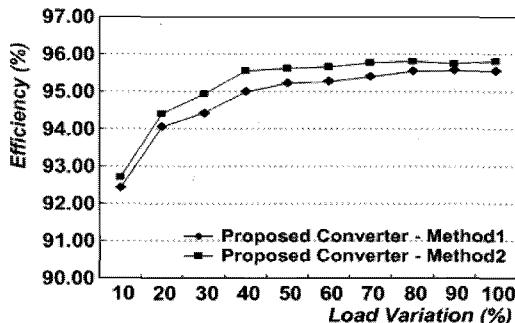


그림 13 Method 1과 2의 효율 비교

Fig. 13 The comparison of efficiency for method 1,2

따라서 제안된 60"용 PDP 유지전원단 회로는 10% 부하에서 full 부하까지 넓은 ZVS 영역을 가지므로 전류가 맥동하는 PDP의 부하 특성 하에서도 높은 효율을 보일 것이고 하드 스위칭에 의한 열 문제를 최소화 할 수 있다.

그림 13에 제안된 컨버터의 Method 1과 2에 대해서 효율을 측정한 그래프를 나타내었다. 예상한대로 Method 2의 도통 손실이 더 작기 때문에 Method 1에 비해 더 높은 효율을 얻을 수 있음을 알 수 있다.

기존의 voltage doubler rectifier를 갖는 PSFB와 ZVS tank가 달려있지 않은 제안된 컨버터의 효율, 그리고 제안된 컨버터 중 Method 2의 효율 그래프를 그림 14에 나타내었다. full 부하상황에서는 기존의 컨버터들과 제안된 컨버터의 효율차이가 미비하였지만, 경 부하로 갈수록 기존의 컨버터들이 ZVS되지 않는 반면, 제안된 컨버터는 10% 부하에서 까지 ZVS가 이루어지므로 제안된 컨버터의 효율이 더 높아짐을 확인할 수 있다.

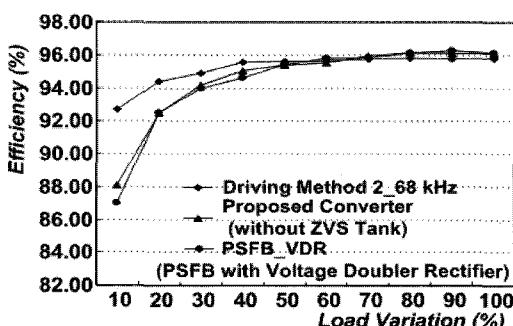


그림 14 제안된 컨버터와 기존의 컨버터의 효율 비교

Fig. 14 The comparison of efficiency

5. 비교 실험

제안된 회로는 넓은 영전압 스위칭 영역이 보장되므

로 기존의 컨버터들의 동작 주파수인 68kHz 보다 높은 주파수에서 동작시키더라도 스위칭 손실이 적기 때문에 기존의 voltage doubler rectifier를 사용한 PSFB 컨버터보다 효율면에서 더욱 유리할 것이다. 그리고 높은 스위칭 주파수에서 동작시킴으로써 회로에 사용되는 소자의 크기와 제작비용을 절감 할 수 있다.

따라서 표 4의 사양을 가지는 소자들을 사용하여 구동 주파수를 200kHz로 높여 실험하여 보았다. 그리고 그 결과들을 제안된 회로를 68kHz의 동작주파수로 구동시킨 실험한 결과와 비교하여 보았다. 참고로 200kHz에서 동작시킬 경우, 기존의 주파수보다 높은 주파수에서 동작하므로 ZVS tank의 인덕턴스가 작아지더라도 ZVS를 보장할만한 크기의 에너지를 확보할 수 있게 된다.

표 4 60" PDP 유지전원단의 소자 값 (200kHz)

Table 4 The values of devices used in 60" sustaining power module (200kHz)

Devices	Parts
QA ₁ , QM ₁ , QA ₂ , QM ₂ : FQA24N60(600V, 24A, R _{ds(on)} =0.24Ω)	
D ₁ , D ₂ , D ₃ , D ₄	STTH3003CW(300V, 30A)
Transformer Core	EER4445
Primary	0.2φ, 30Strings, 2EA, 28Turns
Secondary	0.2φ, 34Strings, 3EA, 16Turns
Capacitor: C _{r1} , C _{r2}	630V, 1uF
Capacitor: C ₁ , C ₂	630V, 2.2uF
ZVS Tank Inductor Core	EER2828
Method 1 C _{ZVS}	630V, 2.2uF, 2EA in Series
Method 2 C _{ZVS}	630V, 2.2uF, 1EA
Method 1 L _{ZVS}	242.7uH
Method 2 L _{ZVS}	92uH

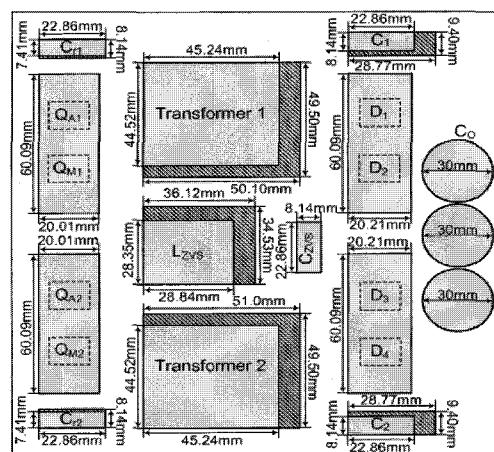


그림 15 스위칭 주파수에 따른 소자의 크기 비교

Fig. 15 Size comparison according to the switching frequency

Devices	Q.	68 kHz		200 kHz	
		Parts	Unit Cost	Parts	Unit Cost
Switches	4	FQA24N60	3.250\$	FQA24N60	3.250\$
Diodes	4	STTH3003	2.048\$	STTH3003	2.048\$
Transformer Core	2	EER4950	0.600\$	EER4445	0.600\$
ZVS tank Inductor Core	2	EER3435	0.200\$	EER2828	0.200\$
Transformer Bobbin	1	EER4950	0.200\$	EER4445	0.200\$
ZVS tank Inductor Bobbin	1	EER3435	0.100\$	EER2828	0.100\$
Primary Capacitors	2	630V 1uF	0.678\$	630V 0.47uF	0.410\$
Secondary Capacitors	2	630V 2.2uF	1.325\$	630V 1uF	0.676\$
ZVS tank Capacitors	1	630V 1uF	0.676\$	630V 1uF	0.676\$
Output Capacitor	3	250V 560uF	1.680\$	250V 560uF	1.680\$
Total Cost		32.91\$		30.96\$	

year 2005 from www.digi-key.com
www.arrow.com
Estimation of Sam-hwa corporation

그림 16 스위칭 주파수에 따른 PDP module의 제작비용 비교
Fig. 16 Price comparison according to the switching frequency

그림 15와 그림 16에 각각 68kHz와 200kHz로 동작시킨 경우에 대해 실험에 사용된 소자의 크기와 제작비용을 비교하여 보았다. 200kHz에서 동작 시킬 경우에는 magnetic 소자를 제작하는 데에 작은 크기의 코어가 사용되었고 그림 7의 Mode 1과 Mode 4에서 나타나는 공진 전류를 위해 더 작은 값의 커패시터가 필요하다. 이러한 이유로 200kHz로 동작시킬 경우 68kHz에서 동작시킨 경우보다 2\$정도의 제작비용을 줄일 수 있었고 크기에 있어서도 18%정도의 감소를 얻을 수 있다.

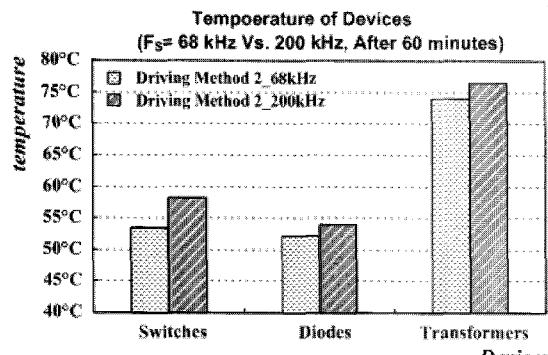
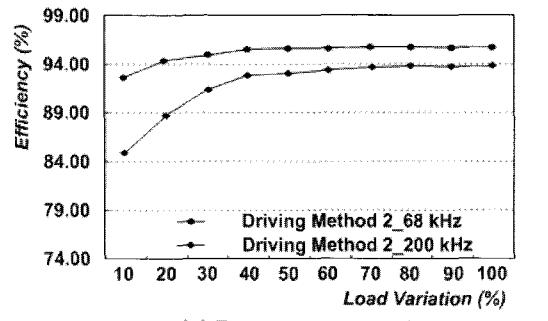
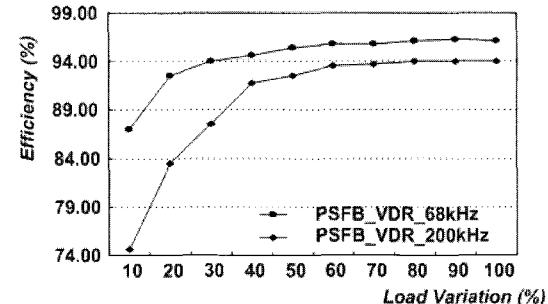


그림 17 스위칭 주파수에 따른 소자의 온도 비교
Fig. 17 Temperature of devices according to the switching frequency

그림 17은 Method 2에 대해서 주파수에 따른 소자의 온도를 나타낸 그래프이다. 주파수를 올릴 경우 각각의 소자온도가 5°C 미만으로 주파수를 높이더라도 온도의 상승폭이 작은 것을 알 수 있다. 참고로 transformer의 경우, leackage 인덕터를 외부에 부가적



(a) Proposed converter



(b) PSFB with voltage doubler rectifier

그림 18 스위칭 주파수에 따른 효율 비교
Fig. 18 Efficiency comparison according to the switching frequency

으로 사용하지 않고 transformer에 함께 감아주었기 때문에 높은 온도를 보였다.

그림 18에 기존의 voltage doubler rectifier를 사용한 PSFB 컨버터와 제안된 컨버터에 각각에 대해서 68kHz와 200kHz의 두 주파수에서 동작시킨 효율을 나타내었다. 그림 18(a)는 제안된 컨버터의 효율을 그림 18(b)는 voltage doubler rectifier를 사용한 PSFB 컨버터의 효율을 보여준다. voltage doubler rectifier를 사용한 기존의 PSFB 컨버터의 경우, 주파수를 변화시키더라도 full load 시에는 기존의 컨버터와 제안된 컨버터의 효율 감소폭이 거의 비슷하지만 경 부하로 갈수록 기존의 컨버터의 효율이 급격하게 감소하여 10% load의 경우에는 80% 이하로 떨어지게 된다. 그러나 제안된 컨버터의 경우, 10% load에서도 85% 이상의 높은 효율을 보임을 확인할 수 있었다.

지금까지 제안된 컨버터에 대해서 주파수를 올려 동작시켜서 기존의 동작주파수에서 구동 시킨 경우의 실험 결과와 비교하여보았다. 제안된 컨버터의 주파수를 200kHz로 높이게 되면 제작비용과 크기 면에서 감소의 효과를 볼 수 있고 기존의 컨버터에 비해서 효율 면에서도 유리하다는 것을 실험을 통해 알 수 있었다.

6. 결 론

본 논문에서는 60" PDP용 유지전원단을 위한 새로운 컨버터를 제안하였다. 제안된 컨버터에는 넓은 ZVS영역을 보장하기 위해서 ZVS를 수행하기 위한 부가적인 회로가 추가되었다. 따라서 전류가 맥동하는 PDP의 부하 특성에도 불구하고 높은 효율을 낼 수 있으며 열 문제를 최소화 할 수 있음을 예상할 수 있다.

수치 해석과 모드 해석 등을 통해 제안된 컨버터의 특성을 분석해 보았고 실험을 통해 이러한 특성들을 확인하여 보았다. 제안된 컨버터는 10% 부하까지 ZVS가 가능함을 알 수 있었고 전 구간에서 92% 이상의 높은 효율을 얻을 수 있었다. 또한 ZVS 범위가 넓기 때문에 동작 주파수를 올리더라도 큰 스위칭 손실은 발생시키지 않게 되므로 주파수를 높여 200kHz에서 동작시켜보았다. 그 결과, 고주파에서 동작시키면 더 작은 크기로 제작될 수 있어 모듈의 크기가 감소할 뿐만 아니라 제조 가격을 낮출 수 있고 기존의 컨버터에 비해서 효율 면에서도 유리하다는 것을 확인 할 수 있었다.

This research was supported by university IT research center project.

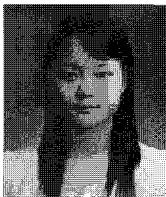
참 고 문 헌

- [1] S.K.Han, J.Y.Lee, G.W.Moon, M.J.Youn, C.B.Park, N.S.Jung, and J.P.Park, "A New Energy-Recovery Circuit for Plasma Display Panel", Electronics Letters, 18th July 2002, Vol. 38, No. 15, pp 790-792.
- [2] C.W.Roh, H.J.Kim, S.H.Lee, and M.J.Youn, "Multilevel Voltage Wave-Shaping Display Driver for AC Plasma Display Panel Application", IEEE Journal of Solid-State Circuits, Vol. 38, No. 6, June 2003, pp. 935-947.
- [3] Han Sang-Kyoo, Moon Gun-Woo, Youn Myung-Joong, "A High Efficiency ZVS PWM Asymmetrical Half Bridge Converter for Plasma Display Panel Sustaining Power Modules ", Journal of Power Electronics, 1598-2092, 제5권 1호, 2005 pp. 67-75.
- [4] 문건우, 한상규, 최성숙, 조규민, "PDP 전력전자기술", 전력전자 학회지 1229-623X, 제8권5호, 2003, pp.23-32.
- [5] 박기범, 김정은, 문건우, 윤명중, "PDP 유지전원단을 위한 넓은 영전압 스위칭 범위를 갖는 고효율 DC/DC 컨버터", 전력전자학회 논문지 1229-2214, 제10권2호, 2005,

pp.177-185.

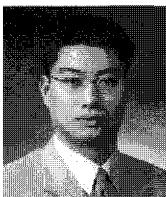
- [6] J.A.Sabate, V.Vlatkovic, R.B.Ridley, F.C.Lee and B.H.Cho, "Design Considerations for High-Voltage High-Power Full-Bridge Zero-Voltage-Switched PWM Converter", in Proc. IEEE APEC, 1990, pp. 275-284.

저 자 소 개



박경화(朴暉和)

1980년 9월 6일생. 2003년 충남대 전자공학과 졸업. 현재 한국과학기술원 전기 및 전자공학과 졸업(석사). 현재 한국과학기술원 인공위성연구센터 연구원.



문건우(文建又)

1992년 한국과학기술원 전기 및 전자공학과 졸업(석사). 1996년 한국과학기술원 전기 및 전자공학과 졸업(공박). 1996~1998년 한전 전력연구원 전력계통연구실 선임연구원. 1998년~2000년 (주)키테크놀러지 대표이사. 2000년 세종대 전자공학과 조교수. 2000년 9월~현재 한국과학기술원 전자전산학과 전기및전자공학전공 부교수. 당 학회 편집위원.