

페리퍼럴어레이 플립칩의 온도 분포 특성

조본구 · 이택영* · 이종원 · 김준기¹ · 김강범²

한밭대학교 재료공학전공, ¹생산기술연구원 정밀 접합 융접팀, ²(주)우리정도

Temperature Measurement of Flip Chip Joints with Peripheral Array of Solder Bumps

Bon-Goo Cho, Jongwon Lee, Taek-Yeong Lee*, Jun-Ki Kim¹, and Gangbeom Kim²

Dept. of Materials Engineering, Hanbat National University

¹Advanced Welding & Joining Technology Team, Korea Institute of Industrial Technology

²Dept. of Research and Development, Uri Fine Plating Co.

초 록: 페리퍼럴 어레이 플립칩의 온도 분포를 실측하여 열원의 기하학적 형상, 소자의 크기, 그리고 보호막 개구 크기 변화에 따른 소자의 열 성능을 측정하였다. 열원의 크기가 작고, 플립칩 솔더 범프에서 먼 중앙 열원의 경우가 전 면적 열원에 비해서 소자의 온도가 매우 높았다. 여기에 더해, 보호막 개구의 모양 변화에 의한 접촉 면적의 증가를 통해 소자의 최대 온도를 낮출 수가 있었다. 중앙 열원을 갖고 원형 개구에 2 (watts)의 전력이 가해지는 경우, 3 (mm)×3 (mm) 크기 소자의 최대 온도는 약 110 (°C)이고, 이에 반해 1.5 (mm)×1.8 (mm) 크기 소자의 최대 온도는 약 90 (°C) 이었다. 또한 보호막 개구의 모양을 원형 개구에서 잘린 사각형 개구로 변화시키면서 접촉 면적을 증가 시킨 경우, 3 (mm)×3 (mm) 크기의 소자와 중앙 열원을 갖는 경우 에서 약 10 (°C)의 온도 감소를 나타내었다. 따라서 열원 소자의 위치와 크기, 소자의 크기, 그리고 개구 면적에 따른 솔더의 접촉 면적에 따라 플립칩의 열 성능이 현격한 차이를 나타내고 있음을 알 수 있다.

Abstract: The distribution of temperature of flip chipped device with peripheral solder bump array was measured with variables, such as the locations and geometries of heater, the size of device, the size of passivation opening. The highest temperature was measured with the larger device, 3.0 (mm)×3.0 (mm), which has the smallest heater at the center of device and the circular passivation opening. For 2 (watts) power input, the device shows the highest temperature of about 110 (°C). In contrast, the smaller device, 1.5 (mm)×1.8 (mm), shows that of 90 (°C). In addition to the size effect, the increase of passivation opening size decreased the maximum temperature by about 10 (°C). From the measurement, the temperature of device could be controlled with the size and geometry of heater, the size of device and the size and geometry of passivation opening.

Keywords: Flip chip technology, Peripheral array, Temperature measurement

1. 서 론

반도체 소자 속도의 증가, 경량화, 소형화, 그리

고 저 전력화 추세에 따라서 패키징이 시스템에서 차지하는 비중이 점차 증가하고 있다. 패키징에서 접합부분은 소자의 패키징 크기와 시스템의 데이

*Corresponding author
E-mail: tylee@hanbat.ac.kr

터 전송속도를 결정하는 중요한 요소로 작용하고 있고, 이러한 추세는 플립칩을 이용한 CSP(Chip Scale Packaging) 사용의 증가로 이어지고 있다. 플립칩은 기존의 와이어 본딩에 비해 보다 많은 단자 수와 접합 부분의 짧은 길이에 의한 낮은 임피던스를 갖고 있다. 이는 반도체 소자 성능의 비약적인 발전과 더불어 시스템의 성능향상을 위해 매우 중요한 기능이 되고 있다. 네트워크의 데이터 처리속도는 현재 10GHz 영역의 시스템이 상용화되었고, 향후 100 (GHz) 이상의 시스템이 개발되어 사용될 것으로 예측되고 있다. 10 (GHz) 영역 시스템의 경우, 매우 짧은 와이어 본딩을 이용하여 임피던스를 낮추고 그에 따른 데이터 손실을 낮출 수 있다.^{1,2)} 그러나 현재 연구되고 있는 100 (GHz) 영역에서는 더 이상 와이어 본딩으로는 데이터 손실을 방지할 수 없게 되었다.^{3,4)} 개인용 컴퓨터의 비약적인 발전에 따라서도 플립칩을 이용한 실장 기술이 패키징에서 더욱 중요하게 되었다. 현재 고급컴퓨터의 중앙연산처리장치(CPU) 뿐만 아니라 다른 많은 소자에서도 플립칩 기술을 이용한 실장이 사용되고 있다. 또한 휴대용기기의 급격한 보급으로 인하여 전자부품의 소형화가 매우 중요한 화두로 등장하였다. 플립칩은 와이어본딩에 비해서 소형화와 경량화에 훨씬 유리한 접속 방법이다. 와이어본딩에 비해 캐리어를 포함한 칩을 실장한 경우, 그 크기를 현저히 줄일 수 있고, 소자 두께도 상당히 줄일 수 있게 되었다. 따라서 휴대용기기의 발전과 소형화 경향의 추세에 따라서 플립칩의 사용은 더욱 확대될 전망이다. 여기에 더해 SIP(System In Packaging)의 한 주류로 정착하고 있는 소자 적층 방식(Stacked Chips)에서는 소자와 소자 사이의 전기적 연결을 솔더(Solder) 혹은 접착제를 이용한 방식이 주류를 이루고 있다. 이 방식은 플립칩 공정과 동일한 공정조건을 갖고 있다. 따라서 플립칩은 보다 많은 영역에서 사용될 것으로 사료된다.

현재 널리 사용되고 있는 플립칩 기술로는 솔더를 이용한 플립칩이 주류를 이루고 있으며, 접착제를 이용한 비등방 전도성 접착제 (ACA), 등방 전도성 접착제 (ICA), 비전도성접착제 (NCA) 등이 있다. 여기에 더해 Au, Cu 등을 이용한 SBB (Stud Bump Bonding) 등이 존재하고 있다. 컴퓨터 소자에 사용하는 경우, 대부분의 실장은 솔더를

이용한 부품의 실장이 주류를 이루고 있으며, 휴대폰의 카메라 모듈을 비롯한 액정 소자를 비롯한 평판형 소자와 연성 기판 사이의 접속용으로 ACA가 사용되기 시작하고 있다. 솔더의 경우, 리플로우 공정을 거쳐 용융상태의 솔더와 금속층(Under Bump Metallization, UBM) 사이에 금속간 화합물을 형성하여 원자간 결합에 의해서 접속이 이루어진다. 이에 반해, ACA를 포함한 접착제와 SBB의 경우에는 금속과 금속사이의 고체 원자 확산으로 접합이 일어난다. 일반적으로 널리 통용되고 보다 안정한 신뢰성을 확보하기 위해서 솔더를 이용한 플립칩이 광범위하게 사용된다.

플립칩의 이러한 장점에도 불구하고, 응용시 장에 중 하나가 소자의 열관리이다.⁵⁾ 와이어본딩의 경우, 보다 효율적인 열 발산을 위해서 기판에 소자의 칩 배면을 솔더나 에폭시로 접합 시키거나, 기판의 일부에 공동(cavity)을 만들어 공동에 노출된 열 발산 장치(heat spreader or sink)에 직접 솔더나 에폭시로 소자의 전체 면을 접합하여 열 발산의 효율을 극대화시킬 수 있다. 그러나, 플립칩의 경우에는 열 발산 경로가 훨씬 복잡하다. 열 발산 경로는 소자로부터 플립칩 범프들을 통과하고 기판을 지나서 접합 재료(솔더 또는 에폭시)를 지나서 열 발산 장치에 도달하게 된다. 우선 접합면적이 매우 큰 차이를 나타낸다. 와이어 본딩의 경우, 소자 후면 전체 면적인데 반해, 플립칩의 경우, 범프 전체 단면의 접합면 밖에 갖지 못하기 때문이다. 게다가 열 발산장치와 직접 연결이 가능한 와이어 본딩에 비해 범프가 기판에 부착되어야 하는 플립칩의 경우 기판도 열 발산 경로로 작용하므로 전체 경로의 열 전도도가 와이어 본딩의 경우보다 훨씬 낮다. 플립칩의 경우, 열 전도도를 향상시킬 수 있는 방법은 고주파용 언더필(underfill)재료를 사용하여야 한다. 그러나 현재 상용화 되어있는 40 (GHz) 정도의 소자 혹은 그 이상의 주파수 대역에서 검증된 언더필은 존재하지 않는다. 개인용 혹은 범용 컴퓨터에 쓰이는 최근에 개발된 마이크로 프로세서의 데이터 처리 속도는 수 GHz이하에서만 동작하고 이러한 소자에 쓰이는 언더필만이 개발이 되어있다. 그러므로 좋은 고주파 성질을 갖는 언더필의 개발이 필수적이며, 이 언더필은 열 성질도 평가를 거쳐야만 한다. 그러나 현재 검증된 언더필이 없는 관계로 고주파에 사용되는 플

립칩의 초기형태는 언더필이 없는 플립칩이 될 것으로 사료된다.

이제까지 패키징에서는 많은 열분석 연구가 수행되었다.⁶⁻⁸⁾ 그러나 고주파 소자에 사용되는 페리퍼럴 어레이(Peripheral array)형태를 갖는 플립칩의 열 분석 실험은 극히 제한적이다. 본 실험에서는 솔더를 이용한 언더필이 없는 플립칩에서 열적 거동을 측정하여 거동을 관찰하였다. 특히 소자내의 온도 분포와 열원의 위치와 보호막의 개구(opening) 모양에 따른 열성능을 측정하였다.

2. 실험 방법

열 성능을 측정하기 위한 시편은 열원, 보호막 개구, 시편의 크기를 변화시켜 열 성능을 측정하

였다. Table 1은 시편의 종류에 따른 시편의 명칭을 정리한 것이다.

2.1 시편 제조 공정

시편 제조 공정은 표 2에 간략히 나타내었다. 열원은 탄탈륨과 Si를 동시에 스퍼터링한 후, 열처리를 하여 탄탈륨 실리사이드(Ta Silicide) 제조 하였다. 실리사이드 형성 후, 리소그라피 공정을 이용하여 원하는 모양, 크기, 위치를 갖는 열원을 제조 하였다. 열원 제조 후, 알루미늄 박막을 이용하여 전기 배선을 하였고, 보호막은 폴리이미드를 이용하여 제조하였다. 솔더 플립칩의 UBM은 Cr/Cr-Cu/Cu의 구조를 갖고 있다. 솔더 범프는 공정 조성의 Sn-Ag 솔더를 프린트 한 후에 260°C에서 1분간 리플로우 한 후 형성하였다. 범프 형성 후, 제

Table 1. Nomenclature and geometry of specimen

Specimen	Size (mm x mm)	Location of heater	Passivation opening
0C	3.0×3.0	whole area	Circle (90 μm diameter)
0S	3.0×3.0	Whole area	Square(90 μm length with 10 μm truncation)
1C	1.5×1.8	Whole area	Circle
2C	1.5×1.8	Center	Circle
12C	3.0×3.0	Center	Circle
12S	3.0×3.0	Center	Square

Table 2. Fabrication process and characteristics of specimens

	Materials	Fabrication process	Misc.
Device	Single Crystal Si		Size (L×w×t) a. 3 mm×3 mm×0.53 mm b. 1.8 mm×1.5 mm×0.53 mm
Heater	Tantalum silicide	a. Deposition :Sputtering b. Formation : Heat treatment in vacuum c. Patterning : Lithography	Heater characteristics a. Sheet resistance = 8 Ω/ b. Size = 100 μm×100 μm
Passivation layer	Polyimide	a. Deposition : Spin coating b. Formation : Curing c. Patterning : Lithography	Geometry of passivation opening a. for 3 mm×3 mm die -. Circle shape of 90 μm diameter -. Truncated square shape with 90 μm length (10 μm truncation) b. for 1.8 mm×1.5 mm die -. Circle shape of 70 μm diameter -. Truncated square shape with 70 μm length (10 μm truncation)
Solder	Sn- Ag solder	Reflow after stencil printing	Applied amount of solder = 125 % of passivation opening

조된 시편은 Si로 제조된 기판과 정렬 후 리플로우 공정을 거쳐 접합하였다. 시편의 크기는 1.5 mm×1.8 mm 와 3.0 mm×3.0 mm 크기를 갖는 실리콘 소자를 제작하였다. 기판의 크기는 7.0 mm×7.0 mm의 크기를 갖는 실리콘을 이용하였다.

2.2 보호막 개구의 크기

보호막(passivation layer)은 폴리이미드를 스핀 코팅한 후에 리소그래피 공정을 이용하여 제조하였다. 폴리이미드 보호막 개구(opening)는 원형과 사각형의 모양으로 제조 되었는데, 사각형 개구는 보다 접촉 면적을 넓히기 위해서 만들었으며, 각 꼭지점을 10 μm씩 자른 형태로 제조하였다. 각 꼭지점을 자른 이유는 이 부위에서 응력이 집중되는 현상이 발생하므로 이를 제거하기 위한 것이다. 개구의 크기는 작은 칩 (1.5 mm×1.8 mm)의 경우 70 μm 지름을 갖는 원형과 한 변의 길이가 70 μm을 갖는 잘린 사각형 모양으로 제조하였으며, 큰 칩(3.0 mm×3.0 mm)의 경우에는, 90 μm의 지름과 잘린 사각형 모양으로 제조하였다. 따라서 잘린

사각형의 접촉 면적은 원형 개구보다 작은 칩에서 약 22 퍼센트 이상의 접촉 면적을 갖으며, 큰 칩에서는 24 퍼센트 이상의 접촉 면적을 갖는다. 이와 같이 형성된 보호막 개구 위에 UBM을 형성하였고, 이 수는 플립칩 솔더 볼의 수와 일치하게 된다. 작은 칩의 경우 개구의 수는 40개이고, 큰 칩의 경우 56개이다. 개구 형성후 개략도는 Fig. 1에 나타내었다.

2.3 온도 구배 측정

Fig. 2는 온도 측정 개략도를 나타낸 것이다. 시편은 구리 방열 패드에 열 전도 컴파운드로 부착되어 있다. 구리 방열 패드의 온도를 일정하게 해주기 위해서 팬으로 공기(forced air)를 채널에 60 l/s의 속도로 공급하였다. 채널은 알루미늄(Al) 블록으로 이루어져 있으며, 공기가 직접 소자에 닿는 것을 방지하여 주고, 공기의 흐름을 일정하게 유지시켜주는 역할을 하고 있다. 이 채널을 통과하는 공기로 인해서 방열 패드는 늘 실온을 유지할 수가 있다.

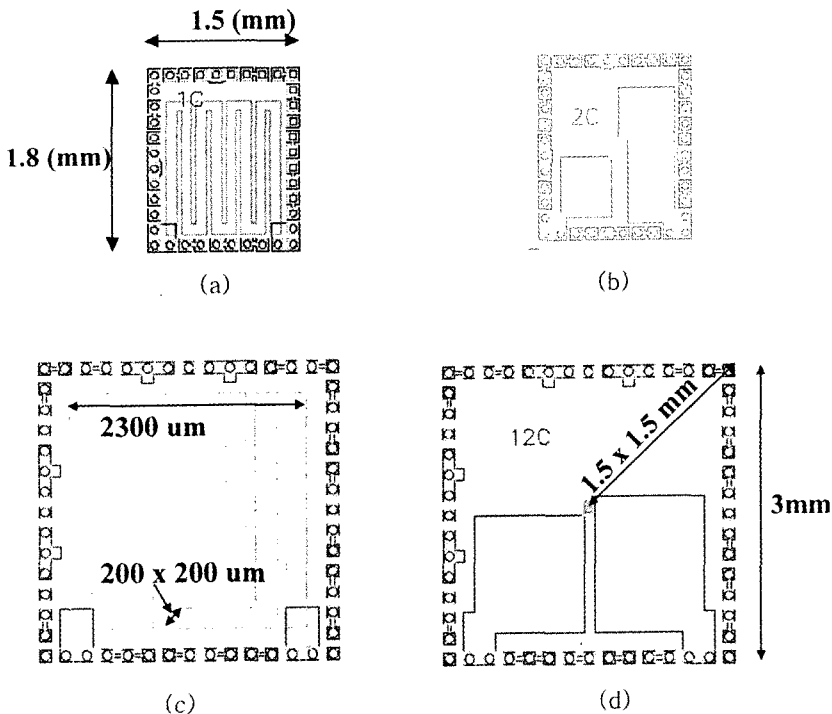


Fig. 1. Schematic diagram of specimens, (a) 1C - whole area heater (1.5 mm×1.8 mm), (b) 2C - center heater (1.5 mm×1.8 mm) (c) 0C - whole area heater (3mm×3mm) and (d) 12C - center heater (3mm×3mm)

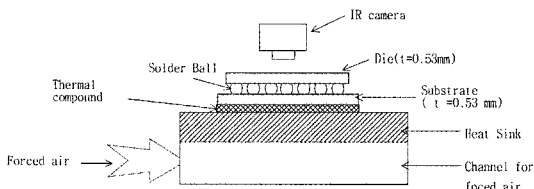


Fig. 2. Schematic diagram of temperature measurement set-up

온도는 FLIR Systems 사의 ThermoCAM SC 1000 자외선 카메라를 이용하여 측정하였다. 최대 해상도는 25 μm 이다. 칩의 뒷면에 방사율 (emissivity)이 0.95인 검은색 페인트를 칠한 후 온도를 측정하였다. 온도 측정시, 플립칩의 특성상, 열원이 있는 부위를 측정하는 것이 아니라 칩의 뒷면을 측정하였다.

온도의 보정을 위해서 열원이 존재하지 않는 Si 웨이퍼를 이용하여, 열판위에서 열판의 온도를 적외선 카메라와 열전대(K-type)를 이용하여 측정한 후 보정하였다. 온도 차이는 약 3~5°C 정도 열전

대가 낮았으나, 열전대를 통한 열확산을 고려하는 경우, 적외선 카메라는 매우 정확하였다.

2.4 열원을 이용한 소자의 가열

열원은 탄탈륨 실리사이드로 저항 발열체이다. 저항 발열체, 즉 열원에 가해지는 열의 양은

$$P=I \cdot V=I^2 \cdot R \text{ 이고,}$$

P는 단위시간당 발열량, I는 전류(A), V는 전압(V), 그리고 R은 저항값(Ω)이다. 따라서 열원에 가해지는 전류의 양에 따라서 전체 발열량을 제어할 수 있다.

3. 결과 및 고찰

3.1 시편 크기에 따른 소자내의 온도 분포 측정

Fig. 3는 한개의 열원이 칩의 중앙에 존재하는 시편의 뒷면을 적외선 현미경으로 온도 분포를 측정한 그림이다. 이때 열원에 공급한 전력량은 2

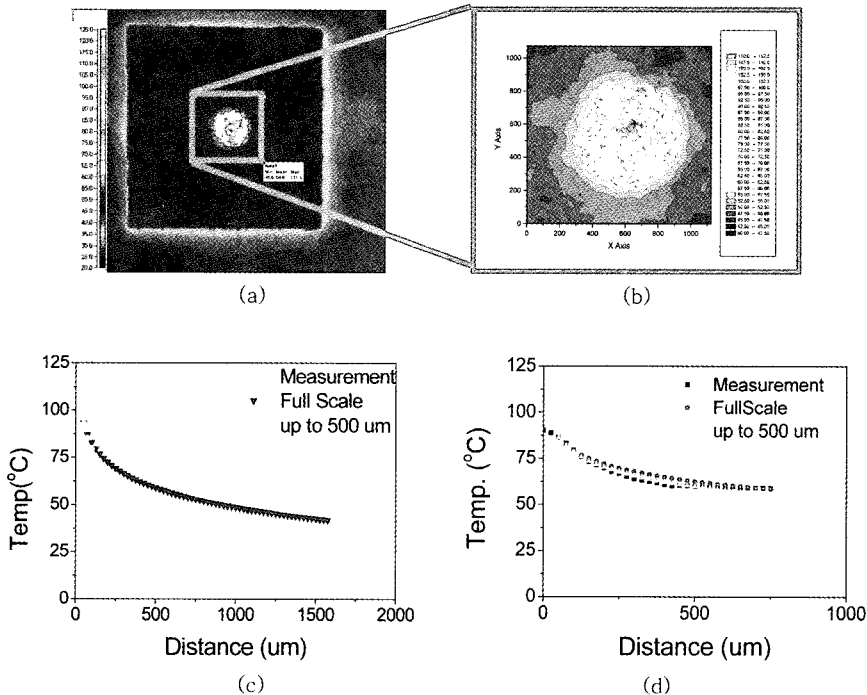


Fig. 3. Temperature distribution in a device (a) 12C, (b) Magnified picture of (a), (c) Horizontal temperature distribution from the center of 12C, and (d) Horizontal heat temperature distribution from the center of 2C

Watts 이다. Fig. 3(a)는 12C 소자 중에서 시편 중앙에 열원이 존재하는 시편의 온도 분포를 측정된 결과이다. 열원의 크기는 $100\ \mu\text{m} \times 100\ \mu\text{m}$ 의 크기를 갖고 있으며 최대 온도를 나타내는 곳은 붉은 점으로 보이는 구간이다. 푸른색으로 나타내어지는 사각형의 영역이 측정 소자를 나타내는 것이고, 외부의 보라색은 소자의 아래에 연결되어 있는 기판이다. 열원으로부터 거리에 따른 온도 구배를 Fig. 3(c)에 그래프로 나타내었다. 최대 온도는 약 110°C 이며, 열원으로부터 멀어질수록 온도값은 현저히 감소하여 소자의 끝단에서는 약 40°C 정도의 값을 갖는다. 이 소자의 최대 온도 편차는 70°C 정도의 값을 갖게 된다. Fig. 3(d)의 경우, 동일한 전력량을 1C의 소자에 공급하였을 때 온도 분포를 나타낸 것이다. 온도의 최대 값은 큰 소자의 경우에 비해 현저히 감소한 약 90°C 를 나타내고 있으며, 소자내 최저 온도는 약 60°C 정도로 큰 소자의 경우보다 높은 온도값을 나타내게 된다. 따라서 최대온도와 최저 온도의 차이는 30°C 정도를 보이고 큰 소자에 비해서 온도 분포가 매우 고르게 존재하고 있음을 알 수 있다.

이는 소자의 열 발산 경로의 차이에 의해서 기인한다. 소자의 열원으로부터 발생한 열은 대기중으로 발산되는 양이 적은 경우 소자인 Si를 따라서 이동하여 플립칩 범프를 따라서 기판으로 이동하게 된다. 기판에서는 열 컴파운드를 통과하여 구리 방열패드를 통하여 열을 제거하게 된다. 따라서 작은 소자에서 열 이동 경로가 짧고 열 저항이 작게 되어서 열 제거가 보다 효율적으로 제거되게 된다.

단일 열원을 갖고 있는 0C와 1C 소자의 열 분포는 실린더 형태의 온도 분포 곡선을 갖고 있으며, 이는 열 발산이 정상상태에서 실린더 계에서 온도 분포를 통해 해석 할 수 있다.⁹⁾ 즉, 온도 분포는

$$\frac{1}{r} \frac{d}{dr} \left(kr \frac{dT}{dr} \right) = 0 \quad (1)$$

을 만족 시켜야한다. 여기에서 r 은 열원으로부터 동심원 방향의 거리를 나타내며, T 는 절대온도를, k 는 소자의 열전도도를 나타낸다.

이 식과 정상상태에서 경계조건인 열원의 온도 (T_{heater})와 시편 가장 자리의 온도 (T_{edge})가 시간에 따라 변화하지 않게 된다면, 식 (1)은

$$T(r) = C_1 \times \ln(r) + C_2 \quad (2)$$

으로 나타낼 수 있다. 여기에 경계조건인 r_{edge} 에서의 온도 T_{edge} 와 r_{heater} 에서의 온도 T_{heater} 를 대입하면 식 (2)는

$$T(r) = \frac{T_{\text{heater}} - T_{\text{edge}}}{\ln(r_{\text{heater}}/r_{\text{edge}})} \times \ln\left(\frac{r}{r_{\text{edge}}}\right) + T_{\text{edge}} \quad (3)$$

여기에서 r_{heater} 는 중심으로부터 열원의 가장자리까지의 거리이고, r_{edge} 는 시편의 중심으로부터 가장자리까지 거리를 나타낸다. Fig. 3(c)와 (d)에 측정된 값을 위식으로부터 Full scale과 upto 500 μm 의 그래프로 표시하였다. Full scale의 경우 열원으로부터 소자 가장자리 실측 온도를 대입하여 모사한 것이고, upto 500 μm 의 경우에는 열원의 실측온도와 열원으로부터 500 μm 떨어진 곳의 온도를 대입하여 모사한 것이다. 위의 간단한 모델은 두 시편에 상당부분 잘 맞으나, 특히 작은 시편에 보다 잘 맞는 것을 알 수가 있다. 이는 큰 시편에서는 중심으로부터 거리가 멀어지면 멀어질수록, 열전도도에 미치는 면적 효과가 크기 때문이다.

온도 분포로부터 열전도도를 구하기 위해서 식 (4)을 이용하였다.

$$q_{r_0} = k \times \frac{dT}{dr}_{r_0} \quad (4)$$

여기에서, q 는 열유체 밀도 (W/m^2)이고 k 는 열전도도 ($\text{W}/\text{m} \cdot \text{K}$)이다. 만일 k 의 값이 온도에 의존하지 않는다고 가정하여 식 (3)을 식 (4)에 대입하면, 열전도도는 2C의 경우, $44\ \text{W}/\text{m} \cdot \text{K}$ 이고, 0C의 경우, $26\ \text{W}/\text{m} \cdot \text{K}$ 이다. 서로 같은 재료에서 다른 열전도도 값을 갖는 이유는 페리퍼럴 어레이로 배열되어 있는 솔더 범프수가 같지 않고, 여기에 더해 각 소자의 온도가 같지 않음에서 기인한 것으로 사료된다. 또한, 보호막 개구의 크기가 Table 1에서 나타낸 바와 같이 동일하지 않은 것도 영향을 미칠 수 있다.

소자로부터 발생하는 열 발산의 저항은 식(4)와 열원이 원형인 경우를 가정하는 경우,

$$R = \frac{\ln\left(\frac{r_{\text{edge}}}{r_{\text{heater}}}\right)}{2 \cdot \pi \cdot t \cdot k} \quad (5)$$

로 구할 수 있다. 여기에서 t 는 소자의 두께를 나타내며 Fig. 3에 나타낸 바와 같이 r_{edge} 가 커질수록 열 발산의 저항이 커지고 이에 따라서 소자의 크기가 큰 경우, 즉 0C의 열원의 최대온도가 1C의 그것보다 작아짐을 알 수 있다.

3.2 전력량에 따른 소자의 온도 변화

a. 시편의 크기와 열원의 종류에 따른 온도 변화

Fig. 4는 시편의 크기가 다른 경우, 전력량의 변화에 따른 소자의 온도변화를 나타낸 것이다. 시편은 0C, 1C, 2C 그리고 12C를 사용하였다. 시편의 구조는 모두 원형 개구를 갖고 있으며 시편의 크기와 열원의 종류를 달리하였다. 열원은 Fig. 2에 나타낸바와 같이 전면적 열원과 중앙 열원을 사용하였고, 크기는 각각 3 mm×3 mm 와 1.5 mm×1.8 mm 소자를 사용하였다. 여기에서 Max는

소자에서 가장 높은 온도를 나타낸 것이고, Avg는 소자의 평균온도 그리고 Min은 소자의 최저온도를 측정된 값이다. Fig. 3에서 나타낸바와 같이 최대온도는 열원의 온도이고 최저온도는 소자의 가장 자리온도이다. 그리고 평균온도는 전체소자에서 측정된 온도의 평균치이다.

Fig. 4의 모든 시편에서 보듯이 소자의 최대 온도와 평균온도는 상당한 차이를 보이고 있다. 4(a)와 4(b)에 나타나있는 전면적 열원의 경우, 그 차이가 약 10~20°C 정도의 차이를 나타내지만, 4(c)와 4(d)의 경우와 같이 중앙에 존재하는 작은 열원의 경우 최대 온도와 평균온도의 차이가 최대 90°C 정도의 차이가 나타남을 알 수 있다. 이는 열원이 전면적에 걸쳐 존재하는 경우 열 발산이 소자의 전면적에 걸쳐 발생하기 때문에 식 (4)에 나타난 열유체 밀도가 소자의 전범위에서 낮은 값을

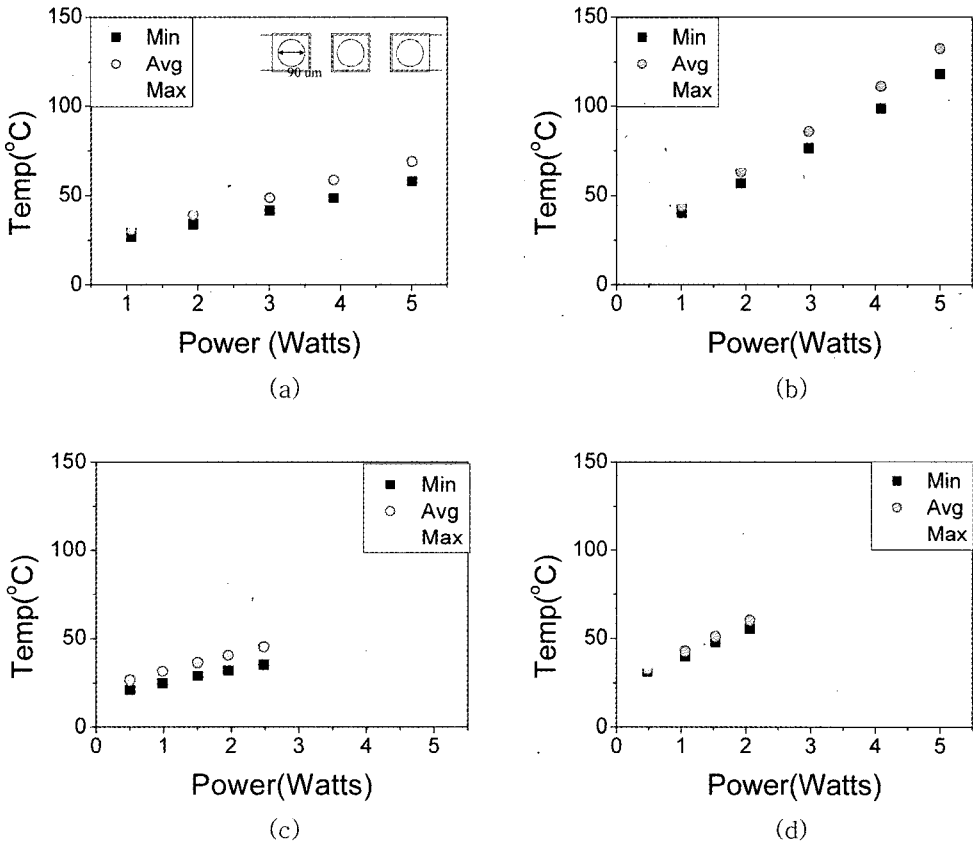


Fig. 4. Maximum, average and minimum temperature in a device with circle passivation opening (a) 0C, (b) 1C, (c) 12C, and (d) 2C

갖게 된다. 이에 비해 중앙 열원인 12C와 2C의 경우, 열원에서 발생한 열이 소자를 따라 기판으로 향하는 유일한 열 발산 통로인 솔더 범프쪽으로 이동하여야 한다. 따라서 열원에서 열 유체 밀도가 매우 크고, 소자를 따라 존재하는 열 저항이 매우 크다. 이를 식 (5)에서 설명하면 0C와 1C에서 r_{heater} 가 12C와 2C의 r_{heater} 보다 매우 크기 때문이다. 0C의 경우 r_{heater} 는 약 1.15 mm이지만 12C의 경우는 약 0.05 mm, 즉 50 μm 이다. 소자가 대칭형이라고 가정한다면, 대략 열 저항은 12C가 12.5배 크다. Fig. 4(a)와 4(c)로부터 2.5 Watts의 전력이 열원에 가해지는 경우, 열원의 온도와 가장자리의 온도 차이인 ΔT 를 구하면 각각 21.7°C와 96.5°C를 갖고 그 비는 약 4.5이다. 두 비는 상당히 유사한 값을 갖고 있음을 알 수 있다. 그 차이는 식 (5)가 열원과 소자가 완전히 원형인 경우를 가정한 식이므로 실제 소자의 모형과는 다소 차이를 나타낸다.

b. 보호막 개구의 크기에 따른 온도의 변화

Fig. 5의 두 그래프는 0S와 12S 시편에 가한 전력량의 변화에 따른 소자의 최대온도(Max), 평균 온도(Avg.) 그리고 최저 온도(Min)를 나타낸 것이다. 이 그래프의 시편 0S와 12S는 Fig. 4의 시편 0C 그리고 12C와 보호막 개구의 모양을 제외한 모든 구조가 동일하다. 표 1에서 언급한 것과 같이 0C와 12C의 경우 보호막 개구의 모양이 원형으로 되어있으며, 0S와 12S의 경우, 보호막 개구의 모양이 Fig. 5 (a)에 도시된 바와 같이 귀퉁이가 잘린 사각형 모양을 하고 있다. 원형 개구의 면적은 약 6361 μm^2 이고 사각형 개구의 면적은 7900 μm^2 의

면적을 갖게 된다. 사각형 개구의 면적이 약 24% 정도 많은 면적을 갖게 된다. 이는 솔더 범프와 접촉면적의 증가로 이어진다. 대류(convection)에 의한 열 방출이 매우 작은 경우, 열의 발산 경로는 열원으로부터 실리콘 소자를 통과하여 솔더, 기판, 그리고 열 전도 접착제(thermal compound)을 통하여 방열판에 도달하고, 강제 대류에 의해서 열 방출이 일어난다. 각 경우 잘린 사각형 형태의 개구를 갖는 시편에서 소자에 2 Watts에서 전면적 열원의 경우 원형 개구의 최대 온도는 44°C이고, 잘린 사각형 개구의 최대 온도는 약 42°C로 약 2°C 정도의 온도차이가 발생한다. 이에 반해서 중앙 열원의 경우 원형 개구의 최대 온도는 110°C이고, 잘린 사각형 개구의 경우에는 95°C이다. 따라서 보호막 개구의 크기 변화는 전면적 열원과 중앙 열원 모두에서 온도를 낮추는 효과를 보였다. 이는 열의 발산 경로에 존재하는 열 저항을 낮춤으로써 열 발산 효율을 향상시켜 소자의 최대온도를 낮추는 효과를 보인 것이다. 개구의 크기를 늘임으로서 열원 소자의 온도를 매우 효과적으로 낮출 수 있었다.

4. 결 론

페리퍼럴 어레이 솔더로 연결된 플립칩의 열 성능 즉 소자의 온도 분포와 최대온도를 열원의 발열량에 따라 측정하였다. 시편의 구조에 따라 최대 온도의 분포는 매우 상이한 값을 보였다. 중앙부에 열원이 위치하는 경우, 시편의 최대온도는 평균 온도보다 최대 85°C 이상 차이가 나는 것을

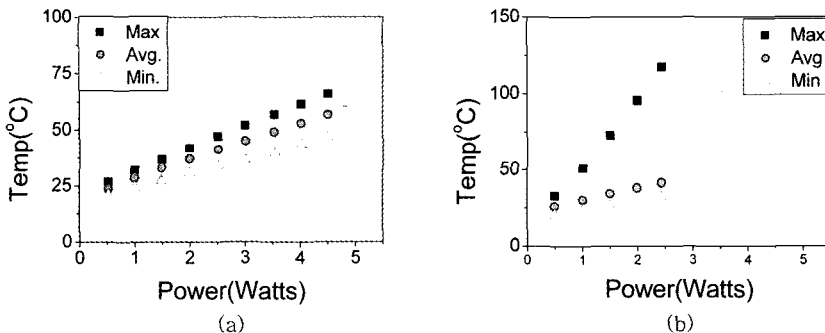


Fig. 5. Maximum, average and minimum temperature in a device of 3mm×3mm with truncated passivation opening (a) 0S, (b) 12S

발견하였다. 여기에 더해 시편에 사용된 열원의 모양 및 위치, 보호막 개구의 크기, 시편의 크기 등을 달리하면서 온도 구배를 측정 한 결과 열원이 전면적에 퍼져있는 경우가 중앙에만 위치한 경우보다, 열 저항이 훨씬 작기 때문에 최대 온도가 낮았으며, 시편의 크기도 열원으로부터 플립칩 범프에 이르는 길이가 짧은 경우, 즉 열 저항이 적은 시편의 최대온도가 큰 시편의 온도보다 낮았다. 보호막의 개구가 원형의 경우보다는 잘린 사각형의 경우에, 접촉 면적이 증가하고 그에 따른 열 저항의 감소로 시편의 최대 온도가 낮아진다.

감사의 글

본 연구는 산업자원부의 지역 혁신 인력 양성 사업의 지원과 저자 중 이종원 박사와 김강범 연구원은 산업자원부의 청정생산기술개발사업의 지원으로 연구결과를 수행하였음.

참고문헌

1. D. Staiculescu, J. Laskar, and E. M. Tentzeris, *IEEE Trans. Microwave Theory Tech.*, 48, 9, 1476 (2000).
2. D. Staiculescu, A. Sutono, and J. Laskar, *IEEE Trans. Adv. Packaging*, 24, 3, 255 (2001).
3. M. Ito, K. Maruhashi, K. Ikuina, T. Hashiguchi, S. Iwanaga, and K. Ohata, *IEEE Trans. Microwave Theory Tech.*, 49, 12, 2431, (2001).
4. A. Jentzsch and W. Heinrich, *IEEE Trans. Microwave Theory Tech.*, 49, 5, 871 (2001).
5. M. C. Shaw, *MRS Bulletin*, 28, 1, 41 (2003).
6. T. Zhou; M. Hundt, C. Villa, R. Bond and T. Lao, *IEEE ECTC, 47th Proceedings*, 879 (1997).
7. H. Kusamitsu, Y. Morishita, K. Maruhasi, M. Ito, and K. Ohata, *IEEE Transactions on Electronics Packaging Manufacturing* 22, 1, 23 (1999).
8. R. Ulrich and S. Rajan, *SEMI-THERM XII. Proceedings (IEEE)*, 30, (1996).
9. J. H. Lienhard IV and J. H. Lienhard V, published by Phlogiston Press, Cambridge Massachusetts (2002).