

SiOG 공정을 이용한 고 신뢰성 MEMS 자이로스코프

이문철^{1*} · 강석진¹ · 정규동¹ · 좌성훈² · 조용철²

¹삼성종합기술원 Packaging Center

²삼성종합기술원 MEMS Lab

A High Yield Rate MEMS Gyroscope with a Packaged SiOG Process

Moon Chul Lee¹, Seok Jin Kang¹, Kyu Dong Jung¹,
Sung-Hoon Choa², and Yong Chul Cho²

¹Packaging Center, Samsung Advanced Institute of Technology

²MEMS Lab, Samsung Advanced Institute of Technology

초 록: MEMS에서 제조 공정 오차 및 외부 응력은 진동형 자이로스코프와 같은 MEMS 소자의 제조 수율에 많은 영향을 미친다. 특히 비연성 진동형 자이로스코프의 경우 감지모드와 구동모드의 주파수 차의 특성은 수율에 직접적인 영향을 미친다. SOI (Silicon-On-Insulator) 공정 및 양극접합 공정으로 패키징된 자이로스코프의 경우, 노칭현상으로 인하여 구조물이 불균일하게 가공되며, 동시에 열팽창계수 차로 인하여 접합된 기판에 큰 휨이 발생한다. 그 결과 주파수 차의 분포가 커지고, 동시에 수율은 저하되었다. 이를 개선하기 위하여 SiOG (Silicon On Glass) 기술을 적용하였다. SiOG 공정에서는 접합 후에 기판의 휨을 최소화 하기 위하여 1장의 실리콘 기판과 2장의 유리 기판을 사용하였으며, 노칭을 방지하기 위하여 금속 박막을 사용하였다. 그 결과 노칭 현상이 방지되었으며, 기판의 휨도 감소하였다. 또한 주파수 차의 분포도 매우 균일하게 되었으며, 주파수 차의 편차 또한 개선이 되었다. 그 결과 높은 수율 및 보다 강건한 MEMS 자이로스코프를 개발할 수 있었다.

Abstract – MEMS devices such as a vibratory gyroscope often suffer from a lower yield rate due to fabrication errors and the external stress. In the decoupled vibratory gyroscope, the main factor that determines the yield rate is the frequency difference between the sensing and driving modes. The gyroscope, fabricated with SOI (Silicon-On-Insulator) wafer and packaged using the anodic bonding, has a large wafer bowing caused by thermal expansion mismatch as well as non-uniform surfaces of the structures caused by the notching effect. These effects result in large distribution in the frequency difference, and thereby a lower yield rate. To improve the yield rate we propose a packaged SiOG (Silicon On Glass) technology. It uses a silicon wafer and two glass wafers to minimize the wafer bowing and a metallic membrane to avoid the notching. In the packaged SiOG gyroscope, the notching effect is eliminated and the warpage of the wafer is greatly reduced. Consequently the frequency difference is more uniformly distributed and its variation is greatly improved. Therefore we can achieve a more robust vibratory MEMS gyroscope with a higher yield rate.

Keywords: Vibratory MEMS gyroscope, SOI process, SiOG process, wafer bowing, notching, high yield rate

*Corresponding author

E-mail: moonchul_lee@samsung.com

1. 서 론

최근 들어 MEMS 기술이 날로 발전하고 있지만, 성공적인 상업화를 위해서는 극복해야 할 과제가 아직도 많이 남아 있다. 상업화가 지연되는 요인들은 여러 가지가 있지만 그 중에서도 제조상의 공정 오차, 설계 및 공정의 표준화 미흡, 패키징의 복잡성 및 신뢰성의 미확보 등을 들 수 있다. 한 예로서, 공진형 MEMS 자이로스코프 및 가속도계 등은 구조물의 고유진동수를 이용하고 있는데, 고유진동수는 제조 공정의 공차 및 외부 응력에 매우 민감하게 반응한다고 알려져 있다¹⁾. 즉, 제조 공정의 오차는 공진형 구조물의 강성과 질량의 변화를 초래하여 결과적으로 고유진동수의 변동을 초래하게 된다. 또한, MEMS 소자를 보호하기 위해서는 접합 및 패키징 공정이 필수적인데, 패키징 공정 중에 발생하는 외부 응력으로 인하여 소자의 주파수 변화를 초래하거나 구조물이 파손되기도 한다²⁾. MEMS 공진기의 공진주파수 안정성은 센서 시스템의 성능에 직접적인 영향을 미치며, 이는 미소한 공진주파수의 변동이 센서 성능, 즉 감도나 위상 지연에 매우 큰 영향을 미치기 때문이다. 공진형 센서의 주파수 변화는 구조물의 치수에 의해 결정되기 때문에 일단 동작 공진주파수가 결정되면, 이를 조정하거나 보정하는 일이 용이하지 않다. 전기적 튜닝(tuning)법이나 정교한 피드백 제어에 의해 부분적으로 주파수의 조정이 가능하지만³⁾, 센서의 고성능과 고수율을 확보하기 위해서는 우선적으로 제조 공정 단계에서 주파수 변동을 최소화시켜야 한다.

일반적으로 식각 공정에 의해 고단면비를 갖는 실리콘 구조물을 제작할 때 발생할 수 있는 제작 공정 오차의 요인으로는 노칭(notching), 위치 이격(misalign), CD(critical dimension) 손실 등을 들 수 있다. 이들 중에서 노칭 또는 푸팅(footing) 현상은 잘 알려진 제조 공정상의 오차로서 절연층을 바닥면으로 사용하는 SOI(Silicon On Insulator) 공정에서는 이를 완전히 제거하는 것은 용이하지 않다. 노칭은 DRIE(Deep Reactive Ion Etching) 공정에서 식각에 사용되는 양이온들이 중성화 및 이완되는 과정이 미흡하여 실리콘 트랜치의 바닥면에 이온이 축적된 후, 텅김 현상에 의해 트랜치 측벽에 손

상을 입히는 것이다⁵⁾. 또한 DRIE의 식각률은 트랜치 폭에 따라 달라지게 되며, 좁은 폭의 트랜치는 식각이 더디게 진행되고 넓은 폭은 빠르게 식각되어 트랜치의 하부면은 심한 노칭의 영향을 받게 된다. 노칭의 영향은 가공표면을 불규칙하게 만들고, 구조물이 설계 치수와 다르게 제작되어 결과적으로 공진자의 설계 변수인 강성과 질량의 변동을 초래하게 된다. 비록 강건설계 기법을 통해 가공 오차에 둔감한 설계를 수행할 수 있지만 그 효과는 어느 정도 제한적이다^{6,7)} 더구나, 과다 식각된 MEMS 구조물은 강성의 저하를 유발하여 구조물의 파괴나 기계적 신뢰성을 저해하는 원인이 될 수 있다.

또 다른 심각한 문제는 제조 공정 중에 발생하는 외부 응력 및 박막 증착 공정 중에 발생하는 잔류 응력의 문제이다. 잔류 응력은 박막 증착 조건을 미세하게 제어함으로써 최소화 할 수 있으나, 본딩 및 패키징에 의한 구조물의 응력 발생은 제어가 매우 어렵다. 가령, 기판 단위로 이루어지는 양극접합(anodic bonding)은 그 제조 비용과 효율성 측면에서 장점이 많아 MEMS 자이로스코프의 패키징 기법으로 널리 사용되고 있다^{8,9)}. 유리 기판과 실리콘 기판으로 구성되는 이종재료를 고온에서 양극접합할 경우, 이종재료간의 열팽창 계수의 차이로 인해서 열응력이 실리콘 구조물에 작용하게 되며, 결과적으로 양극접합된 기판은 유리 기판이 위로 볼록한 형상으로 휘어지게 된다¹⁰⁾. 이러한 열응력은 자이로스코프 구조물의 주파수 변동을 초래하게 되어 센서의 성능이나 제조 수율을 저하하는 주요한 요인이 되고 있다.

본 논문에서는 일반적으로 잘 알려진 SOI 공정을 이용하여 제작된 공진형 MEMS 자이로스코프를 이용하여 상기의 두 가지 쟁점 사항인 식각 공정에서의 노칭 현상과 양극접합으로 인한 열응력에 대해서 기술하였고, 이러한 것들이 주파수 변동이나 기판의 제조 수율에 미치는 영향에 대해서 실험적으로 분석하였다. 또한 노칭 및 열응력을 최소화하여 고수율의 MEMS 자이로스코프를 개발하기 위하여, 새로운 기판 제조 기법으로서 노칭 방지용 금속박막의 적용과 샌드위치(sandwich) 형상으로 패키징되는 SiOG(Silicon On Glass) 공정을 제안하고, 그 효과를 분석하였다.

2. SOI 공정으로 제작된 MEMS 자이로스코프

Fig. 1은 본 논문에서 수행된 비연성 진동형 (decoupled vibratory) MEMS 자이로스코프를 나타내고 있다. 실리콘 진동형 자이로스코프의 원리는 정전기적인 힘에 의해 구조물을 특정 방향으로 진동 시킨 상태에서 외부에서 검출하고자 하는 각회전(또는 각속도)이 주어지면, 진동의 직각 방향에 나타나는 코리올리 힘(Coriolis force)이 작용하게 된다. 이때 코리올리 힘에 의하여 작용된 진동을 관성체와 전극 사이의 정전 용량 변화를 통해 외부에서 가해진 각회전의 정도를 측정하는 것이다. 따라서 비연성 진동형 자이로스코프는 구동부와 감지부로 나누어져 있으며, 구동 가진을 위하여 구동 콦 전극 및, 구동 움적임을 감지하기 위한 구동 감지 콦 전극을 갖는다. 감지 전극은 평판 전극을 사용 하였다. 구동부가 x 방향으로 가진될 때, 구동부와 감지스프링으로 연결된 감지부는 구동부의 움직임뿐만 아니라 이에 수직 방향인 y 방향으로 감지 운동을 하게 된다. 구동부와 감지부의 스프링이 독립적으로 사용된 것은 구동부와 감지부 사이에서 발생하는 기계적인 간섭을 최소화 하기 위함이다. 비슷한 구조의 비연성 진동형 MEMS 자이로스코프에 대해서는 이미 여러 저자의 연구 결과가 있다^{11,12)}.

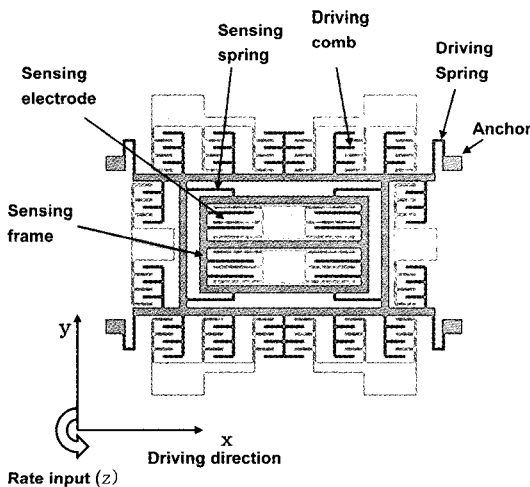


Fig. 1. Schematic drawing of the decoupled lateral vibratory MEMS gyroscope.

Fig. 2는 SOI 웨이퍼를 사용하여 양극접합을 한 후 제작된 진공 패키징된 비연성 진동형 자이로스코프의 단면도이다 MEMS 자이로스코프의 구조물은 SOI 웨이퍼를 이용하여 제작하였다. SOI 웨이퍼 전체 두께는 500 μm 이고 절연층 (insulation layer)으로 사용된 산화막의 두께는 3 μm 이다. 산화막 위의 구조물 층으로 사용된 실리콘 층은 P형의 $\langle 100 \rangle$ 방향이며, 두께가 40 μm , 비저항 값은 0.01~0.02 $\Omega \cdot \text{cm}$ 이다. 웨이퍼를 초기 세정하고 감광제(photo-resist)를 이용하여 자이로스코프 구조물 패턴을 형성한 다음, 감광제가 탄화되지 않도록 충분히 베이킹(baking)을 한 뒤 ICP-RIE (Coupled Plasma Reactive Ion Etching)를 이용하여 구조물 실리콘 막을 바닥의 희생층까지 수직하게 완전히 식각한다. 그 후 건식 에칭 장비를 이용하여 감광제를 제거하고 HF 용액에 담구어 자이로스코프의 구조물이 완전히 릴리즈(release) 되도록 한다. 자이로스코프 구조물의 패키징을 위한 상부 웨이퍼는 실리콘과 열팽창 계수 차이가 상대적으로 적은 Coring Pyrex 7740 유리(glass)를 사용하였으며, 두께는 350 μm 였다.

우선 자이로스코프 구조물을 보호하고 진공 상태로 만들기 위하여, Fig. 2와 같이 안쪽에는 동공(cavity)을 형성시켰고 자이로스코프 구조물과 외부에 전기적 배선을 연결하기 위한 통로로 상판의 윗면에는 배선 구멍(via hole)을 형성시켰다. 유리 웨이퍼의 동공 및 배선 구멍은 샌드블라스팅(sandblasting) 공정을 이용하여 가공하였다. 유리

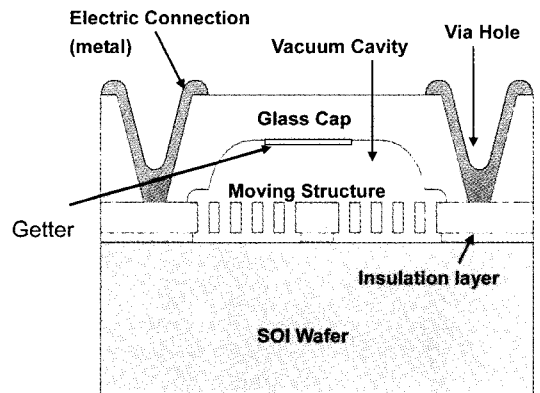


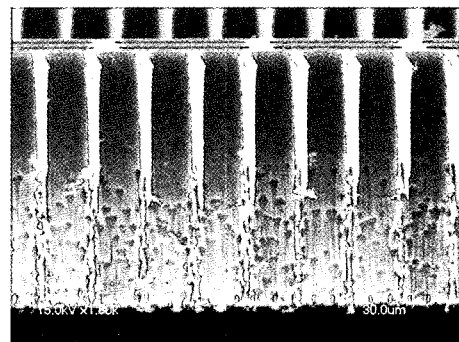
Fig. 2. Cross sectional view of vacuum packaged MEMS gyroscope using SOI process.

웨이퍼 동공의 내부에는 Q 값(Q-factor)을 조절하기 위하여, 즉 동공 내부에 존재하는 outgassing을 감소시키기 위하여 Ti 박막을 증착하였다^{13,14}. Ti 박막은 금속으로서 외부로부터 가스가 침투하는 것을 방지함과 동시에 내부에서 발생하는 가스들을 흡착하는 역할을 한다. 따라서 Ti 박막은 본딩시 발생하는 outgassing 및 동공 내부에 이미 존재하고 있던 outgassing을 감소시키는 역할을 한다. Outgassing이 진공 패키징의 신뢰성 및 Q 값에 미치는 영향에 대해서는 이미 여러 연구 결과들이 있다^{14,15}. 이렇게 제작된 자이로스코프 구조물 웨이퍼와 상부 유리 웨이퍼를 정렬(align)한 후 진공 챔버 내에 안착하였다. 챔버 내의 진공도를 5×10^{-5} Torr로 한 후 양극접합을 실시하였다. 양극접합을 위하여 웨이퍼에 온도를 올리면서 전압을 가하였다. 이때 본딩의 온도는 대략 460 였으며, DC 전압은 대략 450 V 였다. 접합이 완료된 후에는 웨이퍼를 진공 챔버에서 꺼내어, 유리 웨이퍼 위에 알루미늄(Al)을 증착하여 전기적 배선을 형성하였다. 접합 후의 동공 내의 체적은 대략 7×10^{-4} cm³ 이었다. 접합된 웨이퍼는 다이싱 공정을 통하여 크기가 2.7×2.7 mm 크기의 각각의 개별 칩으로 분리하였다. 이하 본 논문에서는 웨이퍼에서 분리된 개별 자이로스코프 소자를 '자이로 칩'으로 칭하였다. 진공 패키징된 자이로 칩의 평균 Q 값은 3000 이며, 구동 및 감지 방향의 공진 주파수는 각각 7 kHz 및 7.106 Hz 였다.

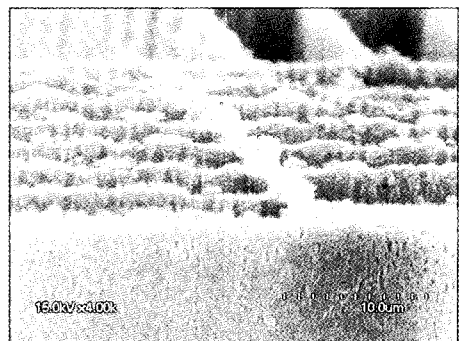
비연성 진동형 자이로 칩의 수율 또는 성능은 일반적으로 4가지 인자, 즉 Q 값, 구동 및 감지 모드 각각의 공진 주파수, 그리고 구동과 감지 모드의 주파수 차에 의하여 결정된다. 이 4가지의 인자 중에서 구동과 감지 모드의 주파수 차가 자이로스코프 센서의 감도 및 위상을 결정하는 가장 중요한 인자로 알려져 있다^{7,16}. 또한 본 연구의 시험 결과 다른 인자들에 비하여 주파수 차를 조절하는 것이 매우 어렵다는 사실을 알게 되었다. 따라서 수율을 향상시키기 위해서는 공진주파수 차가 공정 오차 및 외부 응력에 상관없이 주어진 사양을 만족하는 것이 중요하다. 비록 구동 및 감지 모드 각각의 주파수 변화가 어느 정도 크더라도, 주파수 차는 가능한 작게 유지되어야 된다. 본 연구에서 주파수 차의 목표 사양은 106 ± 70 Hz으로서 허용 주파수 변화가 36 Hz에서 176 Hz임을 나타낸다.

즉 주파수 변화 사양의 하한 한계선(lower specification limit, LSL)은 36 Hz이며, 상한 한계선(upper specification limit, USL)은 176 Hz였다. 자이로 칩의 주파수 차가 이 한계를 초과할 경우 자이로 칩은 fail로 간주하였다. 따라서 본 연구에서는 자이로스코프의 수율을 향상시키기 위하여 주파수 차의 변화를 감소시키는 것에 초점을 맞추어 수행하였다.

우선 노칭에 의하여 발생한 손상 정도를 파악하기 위하여 ICP RIE 공정 후 제작된 자이로 구조물의 스프링과 전극들을 SEM으로 관찰한 결과, Fig. 3과 같이 전극의 콤 구조물에 많은 손상이 있었음을 알 수 있었다. Fig. 3(b)는 콤 구조물의 바닥면을 관찰한 것으로서, 바닥면이 매우 거칠고 불균일한 것을 알 수 있다. 이와 같이 불균일하게 형성된 표면 상태는 자이로스코프의 공진주파수 변화를 증가시킬 뿐만 아니라 두 모드 사이의 기계적



(a)



(b)

Fig. 3. SEM pictures of (a) severely damaged comb fingers (b) roughened bottom surface of comb structure by notching phenomenon.

인 연성(coupling) 효과를 초래한다. 또한 노칭 현상은 자이로 구조물의 강도를 현저하게 증가시켜 기존 사양 보다 매우 낮은 충격 레벨의 충격 또는 낙하 시험 시에 자이로스코프의 파괴를 초래하기도 한다.

한편 양극접합 후에, 휘어진 웨이퍼에서 상부 웨이퍼의 가장 높은 부분과 하부 웨이퍼의 가장 낮은 부분을 측정하여, 웨이퍼의 휨(bowing 또는 warpage)를 측정하였다. 수습 장의 제작된 웨이퍼를 측정한 결과 접합된 웨이퍼의 휨의 정도는 평균 112 mm였으며 유리 웨이퍼가 블록하게 튀어나온(convex) 형태를 가졌다. Fig. 4는 한 웨이퍼 내에서 제작된 개별 자이로 칩의 전형적인 주파수 차의 분포도이다. 이 그림에서 fail 된 자이로 칩은 검정색과 하얀색으로 표시되었다. 하얀색의 칩은 Q 값과 자체 공진 주파수 사양을 모두 만족하지 않은 fail 된 칩이다. 한편 검정색의 자이로 칩은 단지 주파수 차의 사양을 만족하지 못하는 칩, 즉 공진 주파수 차의 범위가 36 Hz에서 176 Hz 사이를 넘는 fail 된 칩을 의미한다. 반면에 회색으로 표시된 자이로 칩은 앞서 언급한 4가지 인자, 즉 Q 값, 각각의 공진 주파수 및 주파수 차를 모두 만족시키는 양품의 자이로 칩을 의미한다. 따라서 본 연구에서 수율은 한 웨이퍼 내의 제작된 총 자이로 칩 중에서 주파수 차를 만족시키는 자이로 칩(그림에서는 회색으로 표시된 자이로 칩)의 비

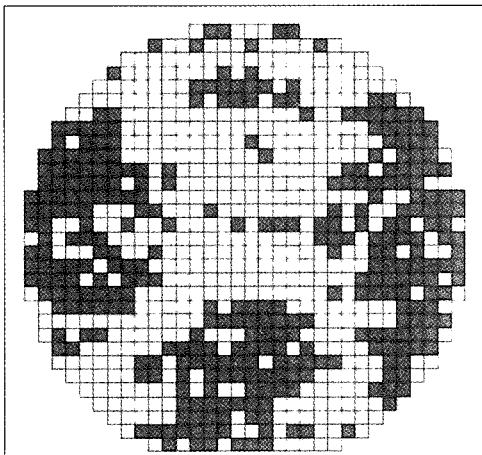


Fig. 4. The frequency difference map for each gyroscope die within a wafer using SOI process.

율을 의미한다. Fig. 4에서 나타난 바와 같이 SOI 공정으로 제작된 자이로 칩의 수율은 매우 낮음을 알 수 있다. Fig. 5는 웨이퍼의 중심으로부터 같은 반경, 즉 동심원 상에 있는 자이로 칩들의 주파수 차 분포를 나타내고 있다. 반경이 증가할수록 주파수 차는 증가하며, 웨이퍼의 최 외곽 부분에서 650 Hz의 최대값을 갖는다. Fig. 6은 Fig. 4에서 검정색과 회색으로 표시된 자이로 칩들의 주파수 차의 통계적인 분포를 나타내고 있다. 이 웨이퍼에서 주파수 차의 평균은 190 Hz이며, 표준편차는 174.2 Hz 였다. 개별 자이로 칩들의 주파수 차는 약 -200 Hz 부터 650 Hz 의 범위에 있다.

한편, 약 20장의 자이로스코프 웨이퍼를 제작, 측정된 결과 웨이퍼의 휨 정도는 자이로 칩의 주파수 차의 산포와 매우 밀접한 관계가 있음을 알 수 있었다. Fig. 7은 웨이퍼 휨과 주파수 차의 표준편차와의 상관 관계를 잘 나타내 주고 있다. 즉, 웨

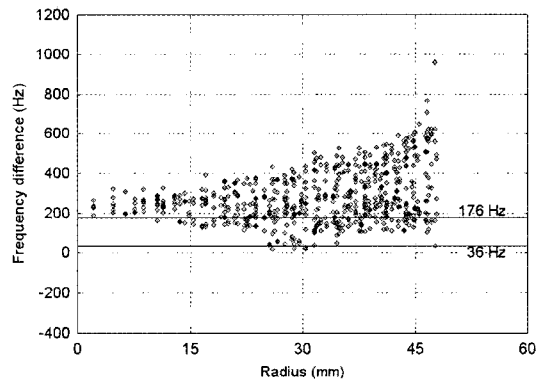


Fig. 5. The radial distribution of the frequency difference for the gyroscope dies within a wafer with increasing radius.

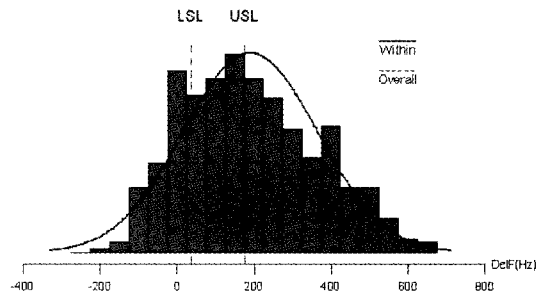


Fig. 6. The statistical distribution of frequency difference of each gyroscope die in a wafer using SOI process.

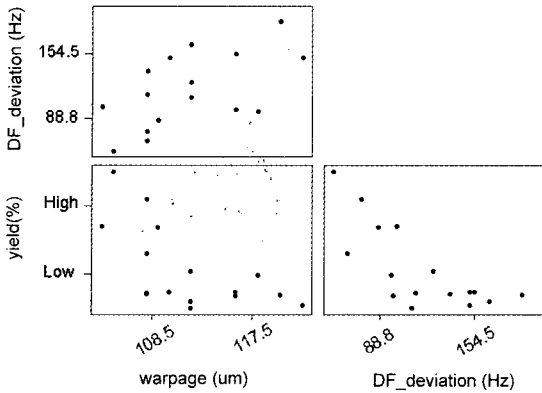


Fig. 7. The correlation graphs between warpage, yield rate and standard deviation of the frequency differences (DF_deviation in the figure).

이퍼의 휨이 증가할수록 주파수 차의 표준편차는 증가하였다. 이것은 웨이퍼 휨이 클수록 본딩된 웨이퍼에 큰 응력을 초래한다는 것을 말한다¹⁷⁾. 한편 한 웨이퍼 내에서 자이로 칩의 수율과 웨이퍼

의 휨은 매우 밀접한 상관관계가 있음을 알 수 있다. 즉 웨이퍼의 휨이 증가할수록 자이로 칩의 수율은 선형적으로 감소함을 알 수 있다. 또한 SOI의 공정으로 제작된 자이로 칩의 수율은 대부분 매우 낮았다. 즉 Fig. 7에서 표시된 고수율(high yield) 자체도 실제로는 50%를 넘지 못하는 수율을 의미한다. 결론적으로 SOI로 제작된 자이로 칩의 주파수 차의 산포가 큰 이유는 웨이퍼의 휨과 노칭 현상에 기인한다.

따라서 자이로스코프의 수율을 높이기 위해서는 웨이퍼의 휨을 감소시키고, 노칭 현상을 방지하는 것이 매우 중요하다. 이러한 대책으로서 새로운 자이로스코프, 즉 SiOG 공정으로 제작된 자이로스코프를 개발하였다.

3. SiOG 자이로스코프의 제작 및 공정

본 연구에서 SiOG 기술을 적용하여 제작된 자이로스코프의 공정 순서도가 Fig. 8에 나타나있

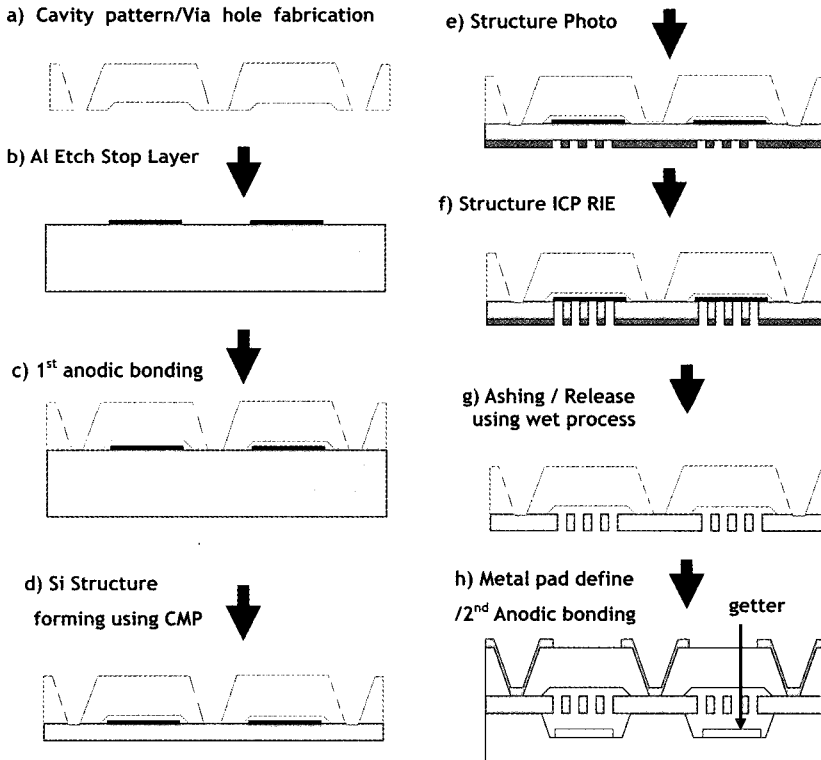
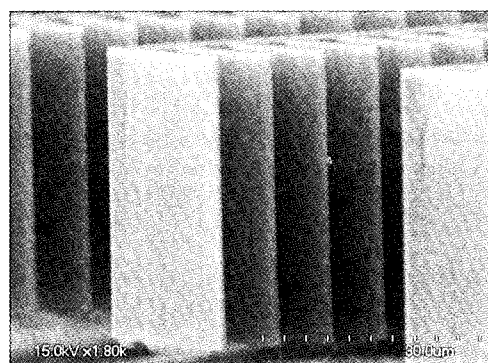


Fig. 8. Fabrication process of a packaged SiOG gyroscope.

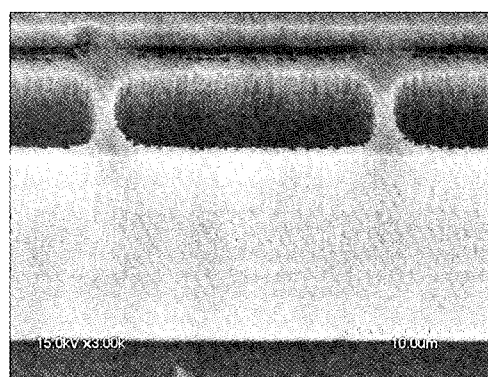
다. SOI 공정으로 제작된 자이로스코프와 비교하여 볼 때, 자이로스코프 구조는 동일하나, 패키징 공정이 약간 다르다. 즉 SiOG 공정으로 제작된 자이로스코프는 한 장의 실리콘 기판과 두 장의 유리 기판을 사용하였다. 또한 2회의 양극접합을 사용하였으며, 노칭 현상을 제거하기 위하여 금속 멤브레인을 사용하였다. 상판은 두께가 350 μm 인 유리 기판을 사용하였으며, 배선 구멍은 샌드블라스터 공정을 통하여 가공하였으며, 25 μm 깊이의 동공은 HF 용액으로 가공하였다. 다음에는 Fig. 8(b)에서와 같이 두께 2 μm 의 알루미늄 박막을 식각방지막(etch stop layer)으로서 증착하였다. 알루미늄 박막의 중요한 또 하나의 역할은 ICP RIE 공정 중에 발생하는 노칭 현상을 방지하는 것이다. 유리 상판과 실리콘 구조 웨이퍼를 양극접합시킨 후, 자이로스코프 전체 두께의 조절을 위해서 실리콘 웨이퍼를 CMP (chemical mechanical polishing)을 이용하여 랩핑 및 폴리싱하였다. 양극접합의 조건은 SOI 자이로스코프 공정에 사용한 조건과 동일하였다. 즉 온도 460 과 450 V의 전압 하에서 접합이 되었다. 자이로스코프의 구동 구조물은 포토 공정과 ICP RIE 공정을 이용하여 Fig. 8(f)와 같이 제작되었다. 그 후 알루미늄 박막과 포토리지스터의 잔류물들은 황산과 애싱 공정을 통하여 제거시켰다. 한편 하판으로서 두께 350 μm 두께의 유리 기판은 별도로 제작하였다. 유리 기판에 깊이 160 μm 의 동공을 습식 공정을 통하여 형성한 후, Q 값 조절을 위하여 Ti 박막을 코팅하였다. 마지막 공정으로써 Fig. 8(g)와 같이 실리콘 구조물 웨이퍼와 하부 유리 기판을 양극접합을 통하여 진공 챔버에서 접합시켰다. Fig. 8(h)는 상기의 공정으로 제작된 진공패키징된 SiOG 자이로 칩의 단면도이다.

4. 실험 결과 및 고찰

Fig. 9는 ICP RIE 공정 후에 전극의 콤 구조물들을 SEM으로 관찰한 결과이다. 콤 구조물의 바닥면의 손상은 발견되지 않았으며, 벽면 또한 매우 매끈한 표면을 보여주고 있다. 따라서 플라즈마에 의한 손상은 없었다. 즉, 알루미늄은 전하의 충전 현상이 없기 때문에 ICP RIE 시에 콤 구조물들 사이에 존재하는 이온들을 알루미늄을 통하여 흐르



(a)



(b)

Fig. 9. SEM pictures of (a) comb drive fingers, (b) bottom surface of comb drive structure fabricated with the metal membrane.

게 함으로서 노칭 현상을 제거할 수 있었다. 한편 알루미늄은 ICP RIE 공정 중에서 발생하는 열을 매우 효과적으로 방출하는 역할도 한다. 즉 ICP RIE 공정에서 발생하는 열은 콤 구조물의 형성에 사용되는 벽면의 폴리머 패시베이션(passivation) 효과를 감소시켜서 벽면의 불균일한 형상을 초래하게 하거나 구조물 전체의 열변형을 초래할 수 있다¹⁸⁾. 본 연구에서도 자이로스코프 구조물이 ICP RIE 후에 변형된 경우가 많이 발생하였다. 이는 자이로스코프 구조물이 실리콘 웨이퍼의 바닥면과 떨어져 있기 때문에 열이 방출될 통로가 거의 없고, 콤 구조물의 국소 부분에 열이 집중되기 때문이다. 그러나 알루미늄을 사용할 경우 알루미늄을 통하여 열이 효과적으로 방출된다. 따라서 폴리머의 열화 및 자이로스코프 구조물의 변형을

방지하는 효과가 있다.

SiOG 공정의 제일 큰 장점은 웨이퍼 휨의 감소이다. 표 1은 SiOG의 각 공정 중에 웨이퍼의 휨을 측정 한 결과이다 표 1에서 “+”는 위로 볼록한 형태 (convex)의 휨을 의미한다. Fig. 8(a)에서 상부 유리 기판은 아래로 볼록한 형태의 휨을 나타내고 있으며 그 정도는 약 -20 μm 에서 -100 μm 사이의 값을 갖는다. 알루미늄 박막을 증착 한 후의 실리콘 웨이퍼의 휨은 약 + 15 mm 였다. Fig. 8(c)에서 유리 기판과 실리콘 기판을 양극접합한 후의 웨이퍼의 휨은 유리기판이 볼록한 형태로서 약 110 μm 였다. 이후 Fig. 8(d)에서 보듯이 실리콘 웨이퍼를 두께 40 μm 로 CMP 하였을 때, 접합된 웨이퍼의 휨은 170 μm 로 증가하였다. 그러나 Fig. 8(h)와 같이 실리콘 웨이퍼와 하부의 유리 기판을 양극접합하였을 때에는 접합된 웨이퍼의 휨은 -10 μm 였다. SOI 공정을 사용하여 발생한 웨이퍼 휨의 정도가 112 μm 인 것과 비교하면 웨이퍼의 휨이 매우 큰 폭으로 감소하였음을 나타낸다.

SiOG 공정으로 자이로스코프를 제작한 후 한 웨이퍼 내에서 존재하는 개별 자이로 칩의 주파수 차를 측정하였다. Fig. 10은 반경 방향으로의 개별 자이로 칩들의 주파수 차 분포를 나타내고 있다. 주파수 차의 분포는 SOI 자이로스코프와 비교하여 볼 때 매우 균일하게 분포하였으며, 반경이 증가함에 따라 주파수 차가 증가하는 형태도 없었다. Fig. 11은 Q 값과 각 주파수의 사양을 만족하는 자이로 칩들에 대한 주파수 차의 통계적인 분포를 나타내고 있다. 개별 자이로 칩의 주파수 분포는 -50 Hz에서 250 Hz까지 분포하고 있으며, SOI 자이로스코프와 비교하여 볼 때, 주파수 차의 사양을 만족하는 양품의 자이로 칩이 매우 증가하였음

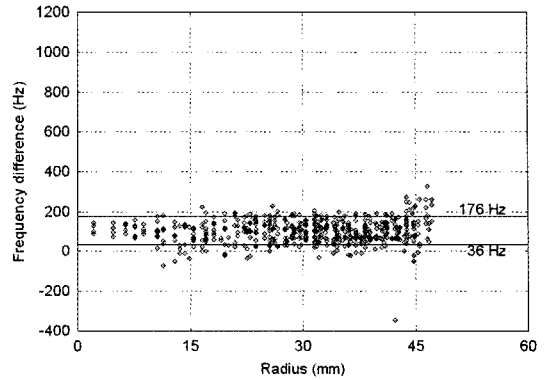


Fig. 10. The radial distribution of the frequency difference for the gyroscope dies within a wafer with increasing radius..

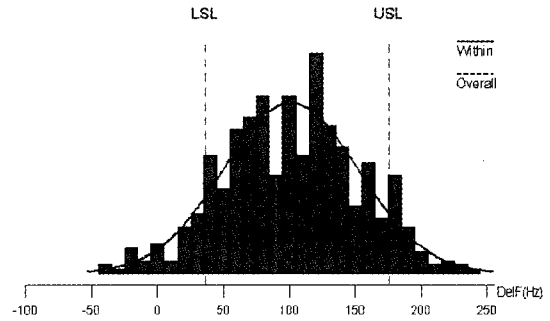


Fig. 11. The statistical distribution of frequency difference of the gyroscope dies within a wafer using packaged SiOG process.

을 알 수 있다. 주파수 차의 평균은 102 Hz이며, 표준편차는 51.4 Hz 이다. 결론적으로 SiOG 자이로스코프는 SOI 자이로스코프에 비하여 수율이 매우 향상되었음을 알 수 있다. 그러나 정확한 수율에 대한 정보는 회사의 기밀에 해당하기 때문에

Table 1. The measured wafer bowing during each packaged SiOG fabrication.

Packaged SiOG fabrication process in Fig. 8	Wafer bowing (μm)
Fig. 8(a) Top glass wafer of 350 μm thickness	-20~-100
Fig. 8(b) Silicon gyroscope structure of 500 μm thickness	+ 15
Fig. 8(c) 1 st anodic bonding of each wafer	+110
Fig. 8(d) CMP process of silicon wafer up to 40 μm	+170
Fig. 8(h) 2 nd anodic bonding between top glass wafer (350 μm) with Si wafer (40 μm) and bottom glass wafer (350 μm)	-10

본 논문에서는 밝힐 수 없었다. 결론적으로 SiOG 공정과 알루미늄 맴브레인을 사용함으로써 고 수율의 진동형 MEMS 자이로스코프를 개발할 수 있었다.

5. 결 론

본 논문에서는 비연성 공진형 MEMS 자이로의 제조 수율과 성능에 영향을 미치는 노칭 현상과 양극접합으로 인한 열응력에 대해서 기술하였다. 우선 MEMS 자이로를 SOI 기판을 이용하여 유리 기판과 양극접합에 의해 패키징하였다. 그 결과 양극접합된 기판은 112 μm 휨이 발생하였고, 노칭으로 인한 실리콘 구조물의 손상으로 인해 자이로에서 중요한 설계 변수인 주파수 차의 분포가 매우 넓게 나타났다. 또한, 기판의 휨은 주파수 차의 산포와 기판 상에서의 수율과 밀접한 상관관계가 있음을 실험을 통해서 검증하였다. 기판의 휨이 증가할수록 주파수 차의 산포가 증가하며, 결과적으로 자이로 칩의 수율이 저하됨을 알 수 있었다. 이러한 문제를 해결하기 위해서 본 논문에서는 샌드위치 패키징 형태를 갖는 SiOG 공정을 제안한 결과, 기판의 휨은 10 μm 로 크게 줄어들었음을 알 수 있었다. 또한, SiOG 제작 시에, 알루미늄 박막을 식각 하부 면에 적용한 결과 DRIE 공정에서 노칭을 방지하고 훼손이 없는 구조물을 제작할 수가 있었다. 알루미늄 박막의 적용으로 인하여 노칭을 방지하는 효과뿐만 아니라 식각 시 발생하는 열을 방출하는 효과를 가져와서 구조물의 변형이나 파손을 방지할 수가 있었다. 제안된 SiOG 공정으로 제작된 자이로 칩의 주파수 차 산포에 대한 통계적 특성은 매우 양호함을 나타내었다. SiOG 자이로스코프는 SOI 자이로스코프에 비해서 주파수 차의 산포가 매우 균일함을 보였고, 표준편차는 SOI의 174.2 Hz의 비하여, 51.4 Hz로 대폭 향상되었음을 보였다. 결과적으로 높은 제조 수율과 강건한 구조를 갖는 SiOG 공정으로 제작된 자이로스코프를 개발하였다.

참고문헌

1. R. L. Liu, B. Paden and K. Turner, "MEMS resonators that are robust to process-induced feature width variations", *J. Microelectromechanical Systems*, 11, 403 (2002).
2. G. Li and A. Tseng, "Low stress packaging of a micromachined accelerometer", *IEEE Trans. on Electronics Packaging Manufacturing*, 24(1), 18 (2001).
3. C. C. Painter and A. M. Shkel "Active structural error suppression in MEMS vibratory rate integrating gyroscopes", *IEEE Sensors Journal*, 3, 595 (2003).
4. K. Ishihara, C. F. Yung, A. A. Ayon and M. A. Schmidt, "An inertial sensor technology using DRIE and wafer bonding with interconnecting capability", *J. Microelectromechanical Systems*, 8, 403 (1999).
5. L. Fu, J. M. Miao, X. X. Li and R. M. Lin, "Study of deep silicon etching for micro-gyroscope fabrication" *Applied Surface Science*, 177, 78 (2001).
6. J. S. Han and B. M. Kwak, "Robust optimal design of a vibratory microgyroscope considering fabrication errors", *J. Micromech. Microeng.*, 11, 662 (2001).
7. K. H. Hwang, K. H. Lee, G. J. Park, B. L. Lee, Y. C. Cho and S. H. Lee, "Robust design of a vibratory gyroscope with an unbalanced inner torsion gimbal using axiomatic design" *J. Micromech. Microeng.*, 13, 8 (2003).
8. W. H. Ko, J. T. Suminto and G. J. Yeh, "Bonding techniques for microsensors", *Micromachining and Micropackaging of Transducers*, Elsevier Press, Amsterdam, 141 (1985).
9. Z. Li, Y. Hao, D. Zhang, T. Li and G. Wu, "An SOI-MEMS technology using substrate layer and bonded glass as wafer-level package", *Sensors and Actuators*, A96, 34 (2002).
10. T. Rogers and J. Kowal, "Selection of glass, anodic bonding conditions and material compatibility for silicon-glass capacitive sensors", *Sensors and Actuators*, A46, 113 (1995).
11. Y. S. Oh, B. L. Lee, S. S. Baek, H. S. Kim, J. G. Kim, S. J. Kang and C. M. Song, "A tunable vibratory microgyroscope", *Sensors and Actuators*, A64, 51 (1998).
12. B. L. Lee, S. W. Lee, K. D. Jung, J. H. Choi, T. R. Chung and Y. C. Cho, "A de-couple vibratory gyroscope using a mixed micro-machining technology", *Proc. 2001 IEEE Int. Conf. on Robotics & Automation*, Seoul, Korea, 3412 (2001).
13. S. Mack, H. Baumann, U. Gösele, H. Werner and R. Schlägl, "Analysis of bonding-related gas enclosure in micromachined cavities sealed by silicon wafer bonding", *J. Electrochem.*, 144(3), 1106 (1997).
14. K. Minami, T. Moriuchi T and M. Esashi, "Cavity pressure control for critical damping of packaged micro mechanical devices", *Transducer'95 8th Int.*

1. R. L. Liu, B. Paden and K. Turner, "MEMS resonators that are robust to process-induced feature width

- Conf. on Solid-State Sensors and Actuators, Stockholm, Sweden, 240 (1995).
15. M. Moraja and M. Amiotti, "Getters films at wafer level for wafer to wafer bonded MEMS", Symposium on Design, Test, Integration & Packaging of MEMS/MOEMS, 346 (2003).
 16. S. S. Baek, Y. S. Oh, B. J. Ha, S. D. An, B. H. An, H. Song and C. M. Song, "A symmetrical z-axis gyroscope with a high aspect ratio using simple and new process", Twelfth IEEE Int. Conf. MEMS '99, 612 (1999).
 17. T. R. Hsu, MEMS Packaging, EMIS Processing Series No. 3, Inspec Press, 33 (2004).
 18. Y. Sun, D. Piyabongkarn, A. Sezen, B. J. Nelson and R. Rajamani, "A high-aspect-ratio two-axis electrostatic microactuator with extended travel range", Sensors and Actuators, A102, 49 (2002).