

심자도 신호획득을 위한 실시간 256-채널 12-bit 1ks/s 하드웨어

論 文

54D-11-1

Real-time 256-channel 12-bit 1ks/s Hardware for MCG Signal Acquisition

柳 在 澤[†]
(Jae-Tack Yoo)

Abstract - A heart diagnosis system adopts Superconducting QUantum Interface Device(SQUID) sensors for precise MCG(MagnetoCardioGram) signal acquisitions. Such system needs to deal with hundreds of sensors, requiring fast signal sampling and precise analog-to-digital conversions(ADC). Our development of hardware board, processing 64-channel 12-bit in 1 ks/s speed, is built by using 8-channel ADC chips, 8-bit microprocessors, SPI interfaces, and specially designed parallel data transfers between microprocessors to meet the 1ks/s, i.e. 1 mili-second sampling interval. We extend the design into 256-channel hardware and analyze the speed using the measured data from the 64-channel hardware. Since our design exploits full parallel processing, Assembly level coding, and NOP(No OPeration) instruction for timing control, the design provides expandability and lowest system timing margin. Our result concludes that the data collection with 256-channel analog input signals can be done in 201.5 μ s time-interval which is much shorter than the required 1 mili-second period.

Key Words : 256-channel MCG Signal, Signal Acquisition Hardware, Real Time, Parallel Processing, SQUID Sensors

1. 서 론

인간의 심장근육이나 두뇌의 신경조직 등의 세포활동에 의해 활동전류가 발생하며, 이러한 전류에 의해 발생하는 미세한 차장을 생체자기라 한다. 생체자기를 측정함으로써 의학적인 진단을 하려는 연구는 1967년 미국 MIT 자기연구소에서 시작된 이래, 선진 각국에서 활발히 진행되고 있다. 이러한 연구의 결과는 이미 몇몇 병원에서 심장질환이나 정신질환 등에 까지 질병에 관한 연구나 뇌 및 심장의 기능연구에도 활용되고 있다[1].

생체자기 측정기술 중 심장으로부터 발생하는 자기신호를 이용하여 심장 내부에서 일어나는 활동전류의 미세한 변화를 측정하는 것을 심자도(MCG: MagnetoCardioGram)측정이라 한다. 심자도 측정시 인체조직은 자기적으로 투명하게 되기 때문에 매질에 의한 영향을 거의 받지 않게 되어 가장 발생원으로부터 떨어진 위치에서도 전류의 측정이 가능하게 되어 심장의 전기적 변화를 기록할 수가 있기 때문에 보다 정확한 정보를 얻을 수 있게 된다[2]. 이러한 생체자기 측정을 이용한 진단은 비접촉, 비파괴적 이면서 체내전류에 대한 3차원적인 정보를 얻을 수 있고 시간분해능이 우수하기 때문에 인체기능의 정보를 얻는데 유용하게 사용될 수 있다[3]. 심자도 기술은 현재 의학적인 진단이나 예후 판정 혹은 치료에 활용하기

위한 목적으로 연구되고 있으며[4], 심전도를 이용하여 확인할 수 없는 심근허혈 등을 더욱 정확하게 진단할 수 있게 하여 준다[5].

생체자기 신호는 환경자기 잡음에 비해 매우 미약하기 때문에 고감도 자기 측정 기술이 요구되는데 이러한 미약한 세기의 생체자기 측정은 SQUID(Superconducting QUantum Interference Device: 초전도양자간섭장치)[6]를 이용함으로써 신호를 얻을 수 있고 이를 의학적인 진단에 활용하기 위한 측정 기술이 많이 연구되고 있으며 우수한 감도를 가지기 때문에 생체자기 측정이 가능하다. SQUID를 이용한 극미소 자장 측정 장치는 정확성과 안정성이 매우 중요하고 센서를 많이 사용하여 신호 취득을 하고 처리를 하여야 하기 때문에, 다량의 신호를 정확하고 신속하게 샘플링하여 수집하는 시스템이 필요하다. 심자도 신호의 경우 64 채널, 뇌자도의 경우 약 250 채널의 다채널 분포를 가지며 32 채널을 MUX보드로 구현한 경우[7]에도 신호 sampling 시간의 보중 및 채널 수의 확장 등이 필요하다.

본 논문에서는 2장에서 신호특성 및 시스템 구성에 관련된 기술을 요약하고, 3장에서 시스템 설계 및 구현을 보여 준다. 4장에서는 실험 결과를 기술하고 마지막 장에서 결론을 맺는다.

2. 신호 특성 및 시스템 관련 기술

다량의 신호를 정확하고 신속하게 실시간으로 샘플링하여 수집하는 데이터 획득 하드웨어를 개발하기 위하여서 관련된 신호의 특성, 통신방법, 마이크로프로세서기술 등에 관하여 요약한다.

[†] 교신저자, 正 會 員 : 안양대학교 전기전자공학과 교수

E-mail : jtyoo@aycc.anyang.ac.kr

接受日字 : 2005년 6월 29일

最終完了 : 2005년 10월 1일

2.1 생체 신호의 종류

인간 및 동물은 스스로를 조정하기 위하여 약 0.1V의 생체전기 신호를 발생시켜 사용한다. 이 전기신호는 대부분 뇌에서 발생해서 체내의 신경망에 전달되어 손, 발 등을 움직이게 한다. 표 1은 인체의 신경활동 및 운동에 따른 생체신호를 분류하여 보여준다.

표 1 생체 신호의 분류

Table 1 Classification of biological signals

구분	설명	응용
bio-electric signals	신경세포나 근세포에 발생하는 전류 또는 전압 형태의 신호.	심전도(ECG), 뇌전도(EEG), 근전도(EMG)
bio-impedance signals	보통 정현파 신호를 조직에 주입하여 측정.	심박출량계, 체지방 측정기
bio-acoustic signals	생체에서 발생하는 음향 잡음을 이용하여 생체 현상의 정보 획득.	심음계, 청진기 상의 정보 획득.
bio-magnetic signals	뇌, 심장과 같은 인체의 장기에서 발생하는 미세한 자장신호.	심자도(MCG), 뇌자도(MEG)
bio-mechanical signals	생체의 기계적 운동에 의해 발생하는 신호.	
bio-chemical signals	생체조직이나 sample로부터 화학적으로 측정되어지는 신호.	
bio-optical signals	검체의 광학적 반응.	내시경, 펄스 옥시미터

2.2 생체 자기 신호 특성

생체 자기 신호는 주로 0.1Hz~1kHz의 주파수 영역에서 수십 pT~ 수십 fT의 크기로 발생된다. 인체로부터 나오는 심장의 최대 100pT, 뇌의 최대 100fT 생체자장은 지구자장인 최대 50μT나 저주파잡음의 약 1μT의 자기잡음에 비하여 매우 약하고, 추가적인 계측기의 내부 잡음까지 고려하게 되면 생체 자기 신호를 양호한 S/N비(신호대잡음비)로 검출하는 것은 어려운 일이었으나 SQUID의 출현으로 이를 해결할 수 있는 길이 열리게 되었다.

SQUID는 초전도체에서 일어나는 거시적 양자현상을 이용한 자기장 감지 센서로서, 현존하는 어떤 센서보다도 민감하며 지구 자기장의 약 100억 분의 1에 해당하는 10⁻¹⁴T의 자기장까지 측정할 수 있다[8]. 이러한 고감도 특성으로 말미암아 뇌자도 및 심자도 측정의 의료진단이 가능하게 되고 있다. 한편 전기적 측정인 뇌전도(EEG) 및 심전도 (ECG)는 체내의 활동전류가 전기 전도도가 다른 여러 물질에 전달되면서 공간적으로 심하게 왜곡된 전위차를 측정하게 되지만, SQUID를 이용한 자장 측정은 측정결과가 주로 활동전류에만 의존하기 때문에 전류원의 위치를 보다 정확하게 측정할 수 있다는 장점이 있다[9].

2.3 SPI(Serial Peripheral Interface)

SPI는 마이크로프로세서와 주변장치 사이에 통신을 제공하는 간단한 인터페이스 기술로서 빠른 데이터 전송을 지원하며, 메모리, 음향장치, 센서, ADC(Analog-Digital Converter), DAC(Digital-Analog Converter), 다른 마이크로프로세서 등에 데이터 전송을 위하여 사용되어진다[10]. SPI는 네 개의 신호선인 동기 클럭(SCLK), 슬레이브 선택(\overline{CS}), MOSI(Master-Out Slave-In), MISO (Master-In Slave-Out)로 구성되어있다. 모든 전송은 master가 생성한 클럭에 의해 제어되며, slave는 클럭에 동기되어 직렬 비트 데이터를 전송한다. 한 개의 master에 다수의 slave를 연결할 수도 있으며, 이 때 master는 다른 I/O 핀을 사용하여 slave에 칩 선택 신호를 인가하는 방법으로 통신할 slave를 선택할 수 있다. Master와 slave 내부에는 직렬 시프트 레지스터가 있으며, master는 시프트 레지스터에 데이터를 저장하는 방법으로 바이트 데이터를 전송한다. Master와 slave의 시프트 레지스터 내용을 동시에 교환하기 때문에 읽고 쓰는 동작이 한꺼번에 수행된다.

2.4 ADC(Analog-Digital Converter)

시스템 설계에 사용된 ADC는 12-비트 분해능을 가지며, 8-채널을 제공하는 chip을 사용하였다[11]. Track&hold 회로가 내장되어 있고, SPI 인터페이스를 제공하며 변환시간은 외부에서 2MHz 클럭 인가시 최소 6μs가 소요된다. Chip의 변환동작은 매 변환이 시작될 때마다 8-비트의 control byte를 필요로 하며 control byte는 변환시작, 입력 채널 선택, 클럭 모드 선택 등의 제어에 관련된 신호를 포함하고 있다.

그림 1은 변환시작 시점에서부터 SPI 인터페이스를 사용한 변환타이밍을 도시하여 보여준다. \overline{CS} 가 low된 상태에서 DIN에 control byte가 입력되고, 입력 중에 1.5μs(2MHz 동작의 경우)의 데이터 획득시간(t_{ACQ}) 소요 후, DOUT에 변환결과를 MSB부터 차례로 출력한다.

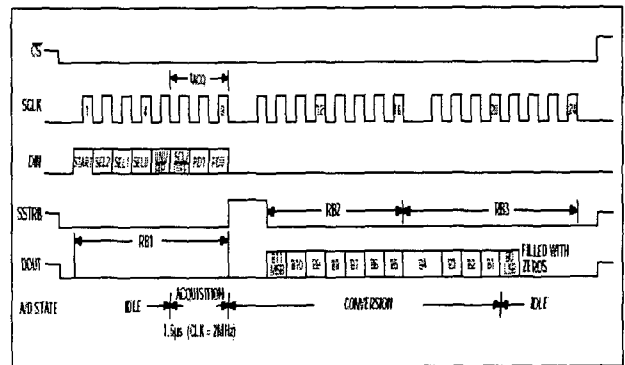


그림 1 ADC 변환 타이밍
Fig. 1 ADC conversion timing

2.5 8-비트 마이크로프로세서

ADC로부터 획득한 데이터를 저장 및 전송하는 역할을 하는 마이크로프로세서로서 8-비트 마이크로프로세서를 사용하

였다[12]. 이 chip은 RISC구조로 되어있는 CPU core와 프로그램 저장용 플래시 메모리, 데이터 저장용 EEPROM, SPI 등을 one chip화한 다기능 마이크로프로세서이다. 1 사이클 마다 명령이 실행되므로 8MHz 클럭 사용시 8MIPS의 실행속도를 갖고 있으며, 32개의 8-비트 범용 레지스터를 이용한 풍부한 명령어 set를 가지며, 1 클럭 사이클에 레지스터 파일에서 오퍼랜드를 읽어 ALU가 동작 한 후 결과를 다시 레지스터 파일에 저장할 수 있다. 프로그램 메모리는 2단계 파이프라인 방법으로 실행된다. 저전력을 위하여 idle mode, power-down mode 등을 제공한다.

2.6 DSP(Digital Signal Processor)

최종적인 데이터 처리를 하는 마이크로프로세서로서는 DSP chip을 사용하였다[13]. 50MHz 동작시 40ns의 명령 실행시간, 275MOPS, 50MFLOPS, 25MIPS의 연산 능력을 가지며, 외부에 8/16/32-비트의 외부메모리 접속이 용이하게 되어 있다. 신호 처리를 위한 샘플링 주기는 타이머 인터럽트를 발생시켜 출력하여 8-비트 마이크로프로세서의 동기신호를 제공할 수 있고, 원시 데이터를 만들어내는 ADC chip의 작동도 동기화 하는데 사용될 수 있다.

3. 시스템 설계 및 구현

설계 및 구현의 기본이 되는 8-채널 데이터 획득 시스템 설계에서부터 시작하여, 순차적으로 32-채널 시스템, 64-채널 시스템 등의 설계를 보여준다. 8-bit 마이크로프로세서는 parallel data 수집을 위한 것으로 다수 사용하며, DSP 프로세서는 최종적으로 신호처리 소프트웨어를 작동 시켜 신호처리 시스템을 완성시키도록 사용한다.

16:1 MUX 보드 2개를 사용한 32 채널 구현[7]에서는 64 채널 혹은 256 채널까지 확장하려면 MUX 보드의 사용에 의존하나, 본 연구에서는 8-bit 마이크로프로세서를 사용하여 데이터 샘플링 및 취득을 병렬처리로 하기 때문에 상용의 부품사용 및 시스템의 확장성이 뛰어나서 필요시 1024 채널까지도 확장이 쉽게 될 수 있게 하며, 시스템 clock은 마이크로프로세서의 최대 속도로 작동하게 하며, 256 채널의 데이터를 취득하기 위하여 최대한의 병렬 프로세싱을 구현하고, 시스템 작동 overhead를 최소화하기 위한 방법으로 Assembly 코딩을 하고 sender와 receiver간에 timing을 위하여 NOP 명령어를 사용하도록 한다.

3.1 8-채널 데이터 획득 시스템 설계

8-채널 데이터 획득 시스템은 ADC chip 1개와 8-비트 마이크로프로세서 1개를 이용한 기초적인 구성이다. 마이크로프로세서의 클럭은 8.33MHz를 사용하였다.

그림 2는 ADC와 마이크로프로세서 사이에 SPI 인터페이스를 이용한 연결로서 8-채널 신호 입력으로부터 마이크로프로세서에 데이터를 획득하는 시스템을 보여준다. 좌측에서 ADC와 마이크로프로세서 사이의 SPI 인터페이스를 구현하는 것을 보여주고 우측은 데이터 전송 확인을 위해 임시로 character LCD를 연결하여 데이터를 출력하도록 한 것을 보여준다. Analog input의 sampling인 데이터 획득은 마이크로

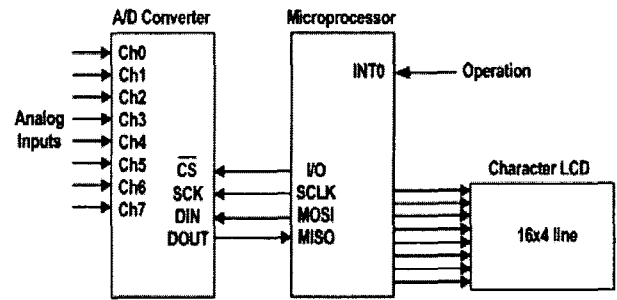


그림 2 SPI를 이용한 8-채널 데이터 획득 시스템
Fig. 2 8-channel data acquisition system using SPI

프로세서가 외부로부터 샘플링 요청 신호를 감지하여 시작하도록 하였다. 실험을 위하여 그림 2에서는 인터럽트 INT0에 스위치를 연결하여 operation 신호를 인가하여 사용 하였다.

그림 3은 8-채널 데이터 획득 시스템 동작을 보여주는 플로차트이다. 데이터 취득은 CH0, CH2, CH4, CH6, CH1, CH3, CH5, CH7의 순서로 선택되게 되며 매 동작시마다 8-채널에 대한 analog input의 샘플링 및 저장을 수행하게 된다.

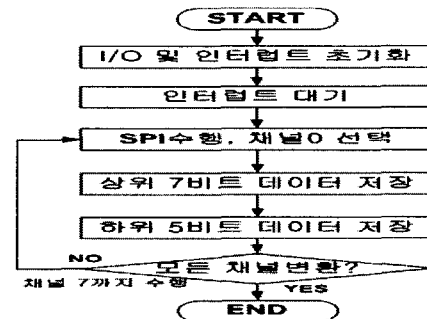


그림 3 8-채널 SPI 시스템 플로차트
Fig. 3 8-channel SPI system flowchart

고속 데이터 전송을 구현하기 위하여서는 PC에서 고속 data통신을 위하여 사용하는 PCI card의 이용도 고려하여 볼 수 있으나, 신호의 channel 수가 많아지면 몇 개씩 나누어서 sampling하여야 하므로 매번 PCI 작동시마다 인터럽트 및 관련 소프트웨어를 작동시키게 되므로 소프트웨어 작동 overhead의 부담이 커지고 너무 빈번한 인터럽트의 발생은 실시간 sampling을 보증하기 어려우므로 이러한 방식을 피하고, 여기서는 sender 마이크로프로세서와 receiver 마이크로프로세서 간의 데이터 통신을 병렬(parallel) 인터페이스를 이용하여 직접 전송하도록 설계하였다.

병렬 인터페이스란 신속한 데이터 전송을 위하여 sender와 receiver 마이크로프로세서 간의 8-bit 입출력 핀을 직접 연결하여 병렬로 데이터 전송 라인을 구성한 것이며, 어셈블리 레벨에서의 코딩으로 통신 타이밍을 조절함으로써 구현이 가능한 방법이다. 직접적인 데이터 전송으로 소프트웨어 작동시간이 가장 작게 소요되며 최고의 속도를 제공하는 전송기술이다. 그림 4는 마이크로프로세서 간의 병렬 인터페이스 연결을 보여준다. 여기서도 우측의 character LCD는 데이터 전송확인을 위하여 임시로 사용한 것이다.

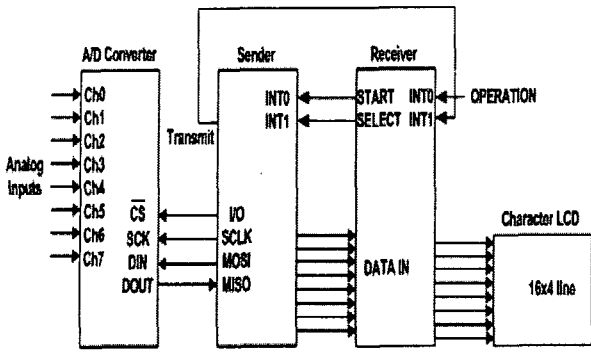


그림 4 병렬 인터페이스 구현
Fig. 4 Parallel interface implementation

스위치에서 발생된 operation 신호가 receiver의 외부인터럽트 INTO에 인가되면 receiver의 인터럽트0 루틴 내에서 sender의 INTO에 신호를 출력하도록 하였다. Sender의 INTO에 start 신호가 입력되면, ADC로부터 데이터를 획득하여 sender의 내부 SRAM에 저장한 후 receiver의 INT1으로 transmit 신호를 보낸다. Receiver의 INT1 루틴에서는 다시 sender의 INT1에 select 신호를 내보낸 후 sender가 저장하고 있는 데이터의 전송을 받는다. 마이크로프로세서간의 데이터 전송 동기를 맞추기 위하여 어셈블리 언어 레벨에서 NOP(No Operation)명령을 사용하여 receiver를 적절히 지연시키도록 하였다. Assembly 코딩시 I/O 명령어 앞에 NOP 명령어를 1개 삽입하면 1 clock delay 시키는 효과가 있으므로 NOP 명령어의 숫자를 적절히 조절하며 반복적으로 compile하며 실험하여 sender와 receiver간에 data transfer timing을 조절하도록 하였다. 그림 5는 이를 요약하여 병렬 인터페이스의 동작을 플로차트로 보여준다.

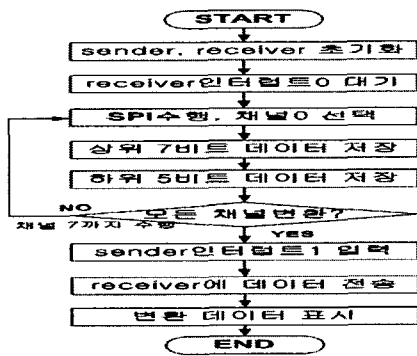


그림 5 병렬 시스템 플로차트
Fig. 5 Parallel system flowchart

3.2 32-채널 데이터 획득 시스템 설계

앞에서의 8-채널 데이터 획득 시스템을 확장하여 ADC chip과 sender를 3조씩 추가하여 총 4조로 구성하여 32-채널 데이터 획득 시스템을 구성하였으며, 클럭은 앞서와 같은 8.33MHz를 사용하였다.

그림 6은 32-채널 데이터 획득 시스템의 구성을 보여준다. 시스템 sampling은 receiver의 외부 INTO에 operation 신호를 인가하면서 시작된다. Receiver가 start신호를 발생하면 4조의 sender들은 동시에 각각의 ADC chip으로부터 변환결과를

전송받아 저장하며 저장이 완료 후 각 sender들은 transmit 신호를 그림 상단의 4-input AND 게이트로 보낸다. 모든 sender들이 준비가 완료되면 AND 게이트는 receiver의 INT1 으로 신호를 보내 INT1 루틴을 실행하게 한다. 그러면 INT1 루틴은 select1 신호를 출력하여 sender1을 선택하고, 선택된 sender1은 병렬 인터페이스를 통해 데이터를 전송하게 된다. 이때 나머지 sender들은 data_out 포트를 고임피던스 상태로 유지하여 sender1의 data_out과 분리된 상태로 있다. Receiver는 sender1로부터의 데이터 전송을 받아 내부 SRAM에 저장 후 순차적으로 sender2, sender3, sender4 순으로 데이터를 전송받아 저장한다.

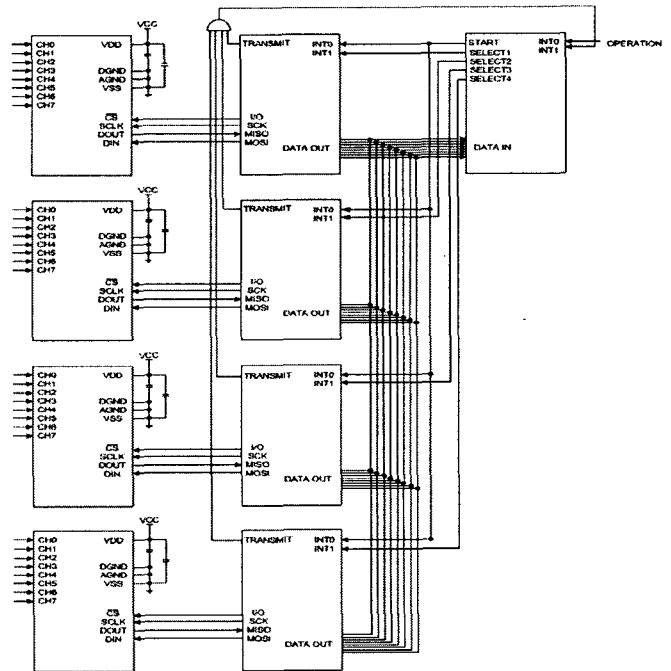


그림 6 32-채널 데이터 획득 시스템
Fig. 6 32-channel data acquisition system

3.3 64-채널 데이터 획득 시스템 설계

앞에서의 32-채널 데이터 획득 시스템을 확장하여 2개 사용하고 DSP chip을 추가하여 데이터를 수집하는 데이터 획득 시스템이다. 이 DSP chip의 클럭은 50MHz를 사용하였으며, 이 클럭 신호를 6분주하여 앞에서 사용한 8.33MHz 클럭 신호를 생성하였다. Receiver는 2개를 사용하고 ADC와 sender는 8개를 포함하여 64-채널을 구성하였다. 그림 7은 64-채널 데이터 획득 시스템의 구성을 보여준다.

DSP chip에서 데이터 샘플링 주기인 매 1 mili-second 마다 타이머 인터럽트를 발생시켜 receiver의 INTO에 샘플링 요청 신호를 출력하여 전체 시스템을 작동시킨다. 두 개의 receiver는 앞의 32-채널 데이터 획득 시스템에서와 같이 INTO루틴 내에서 sender INTO에 start신호를 발생하여 데이터를 획득하게하고 그 후 데이터 획득을 완성한 receiver들은 DSP에 데이터를 전송한다. DSP chip은 timer_out 포트로 샘플링을 요청한 뒤 32-비트 데이터 버스를 입력 대기상태로 계속 유지하다가 2개의 receiver I/O로부터 동시에 8-비트씩 한꺼번에 16-비트 데이터를 전송 받는다. 32-비트 데이터버스

는 차후의 256-채널 시스템 구현을 위하여 설계되었으며, 병렬 데이터 전송으로 구현 되었다.

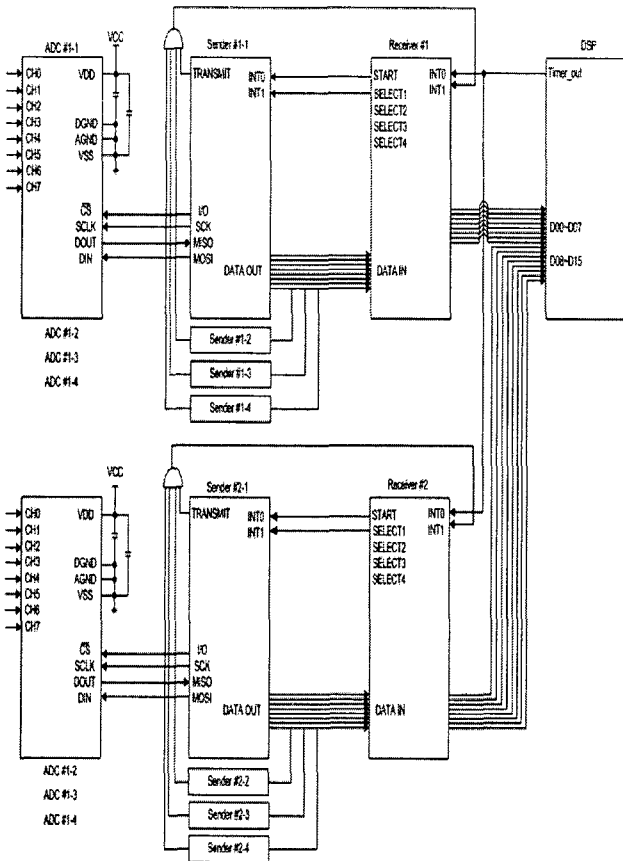


그림 7 64-채널 데이터 획득 시스템
Fig. 7 64-channel data acquisition system

4. 실험 결과

앞 장에서 구현한 8-채널 데이터 획득 시스템, 32-채널 시스템, 64-채널 시스템에 대하여 각각의 실험결과를 보여주며, 이를 기반으로 256-채널 시스템 설계 및 샘플링 시간분석 결과를 보여준다.

4.1 8-채널 데이터 획득 시스템 실험 결과

SPI를 이용한 8-채널 데이터 획득 시스템은 sender의 클럭을 8.33MHz로하고 SPI 클럭을 그의 1/4인 2.08MHz로 하였다. 시스템의 전원을 켜면 1.625μs동안의 초기화 시간을 소요하며, 인터럽트 후 데이터 변환 동작은 ADC의 입력 채널 당 12μs가 소요되어 8채널 변환시 96μs가 소요되며, sender의 명령 실행시간인 18μs를 합해 총 114μs가 소요된다. 시간의 측정은 무한 loop를 돌리며 매 256번째 데이터가 LCD에 표시되어 갱신되는 주기를 측정하여 구하였다.

병렬 인터페이스를 통해 receiver로의 데이터 전송 시간은 인터럽트 출력 및 인지 시간 2.125μs을 포함하여 데이터 전송에 9.375μs가 소요되었다. 그림 8은 8-채널 데이터 획득 시스템의 하드웨어 구현을 보여 준다.

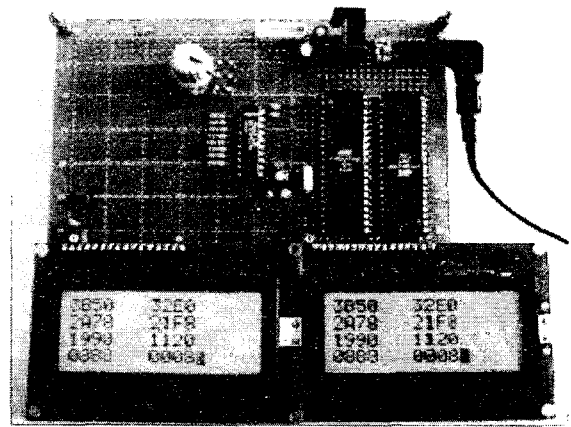


그림 8 8-채널 시스템 구현
Fig. 8 8-channel system implementation

4.2 32-채널 시스템 실험 결과

Receiver는 모든 sender로 sampling 신호를 동시에 출력하기 때문에 모든 ADC chip이 작동을 동시에 시작한다. 그러므로 sender에서의 데이터 획득 시간은 114μs로 동일하며, receiver가 하나의 sender로부터 데이터를 받아들이는 데는 9.375μs가 소요되어 4개의 sender로부터 데이터를 모두 전송받는 데는 37.5μs 소요된다. 따라서 32-채널 데이터 획득 시스템은 151.5μs에 동작이 완료되었다. 그림 9는 32-채널 데이터 획득 시스템의 하드웨어를 보여준다.

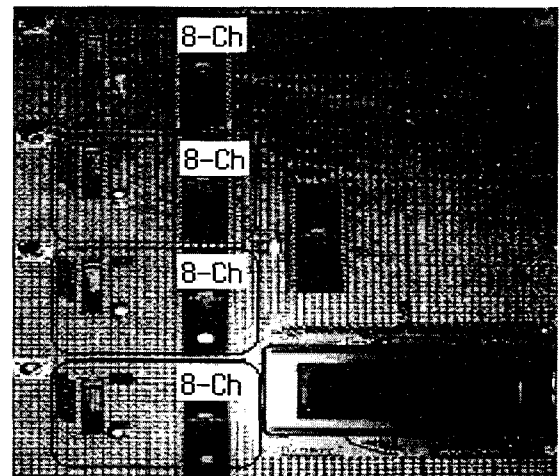


그림 9 32-채널 시스템 구현
Fig. 9 32-channel system implementation

4.3 64-채널 시스템 실험 결과

그림 7의 설계에 보여준 64-채널 시스템 하드웨어 보드를 완성한 후, 1ks/s의 사양을 적용하여 DSP의 타이머 출력 주기를 1 milli-second로 설정하여 시스템을 동작시킨다. 동작시간은 32-채널 데이터 획득 시스템에서 소요되는 151.5μs에 receiver가 DSP로 데이터를 전송하는데 소요되는 12.5μs가 추가되어 164μs에 동작이 완료됨을 무한 loop 및 LCD에 데이터 표시 주기를 측정하여 확인하였다.

4.4 256-채널 시스템 설계 및 분석

256-채널 시스템을 구성하기 위하여서는 앞의 32-채널 시스템 구성에서 ADC-sender 쌍을 4쌍에서 8쌍으로 증가시켜 64-채널 receiver로 설계한 후, 이 64-채널 시스템을 4개 사용하여 DSP에 연결시킨 후 프로그램을 수정한다. 결과적으로 ADC-sender쌍이 총 32개가 되어 256-채널을 구현하게 된다.

그림 10은 256-채널 데이터 획득 시스템의 구성을 보여준다. DSP에서 인터럽트를 발생시켜 sampling 요청을 한 후 256-채널 ADC에서의 샘플링 데이터를 최종적으로 DSP까지 전송받는데 까지 소요되는 시간은, receiver까지의 전송시간은 8개의 sender로 늘었으므로 37.5 μ s가 추가되어 189 μ s가 되고, receiver에서 DSP로 데이터를 전송하는데 32-bit 데이터 버스를 사용하여 12.5 μ s에 전송을 완료하므로 총 201.5 μ s가 소요된다. 따라서 DSP chip이 데이터처리 없이 데이터 획득 및 전송만 하는 동작을 하는 경우 약 5ks/s 까지 가능하여 요구되는 1ks/s의 데이터처리에는 충분히 여유가 있음을 결론지을 수 있다. 이 여유 시간을 활용하여 DSP 프로세서는 신호처리 소프트웨어 및 그래픽 소프트웨어를 작동하도록 하여 신호처리 시스템을 완성시킬 수 있다.

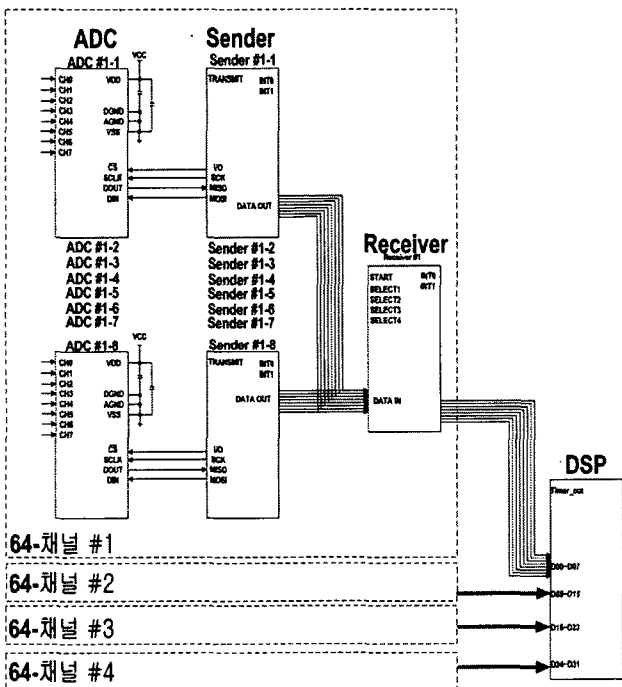


그림 10 256-채널 데이터 획득 시스템
Fig. 10 256-channel data acquisition system

5. 결 론

SQUID를 이용한 심자도 신호획득 시스템은 입력 채널 수가 많고 빠른 샘플링 속도가 요구되며, 의학적 진단이나 치료를 위해 정확성과 안정성이 매우 중요하다. 따라서 분해능이 우수한 ADC를 이용하여 입력 신호를 정확하게 측정하고 신속하게 데이터 처리를 할 수 있는 시스템을 필요로 한다. 16:1 MUX 보드를 이용한 연구[7]에서는 MUX 보드의 사용에 생

플링 타이밍과 확장성과 의존하나, 본 연구에서는 다수의 8-bit 마이크로프로세서를 병렬처리 기법으로 연결하며 Assembly 언어 및 NOP 명령어의 사용으로 sender와 receiver 간의 timing을 조절하고 확장성이 뛰어난 시스템을 설계하고 구현한 것을 보여 준다. 이러한 시스템을 위해 12-bit 8-채널 ADC, 마이크로프로세서, SPI, 병렬 인터페이스 등을 이용하여 64-채널 데이터 획득 시스템을 구현한 후 실험하여 164 μ s에 한번의 샘플링이 완성됨을 보여주었다. 이 설계를 확장하여 256-채널 데이터 획득 시스템을 설계하고 64-채널 실험 데이터를 이용하여 처리 속도 등을 계산하여 201.5 μ s마다 신호획득이 완성됨을 보여주어 목표로 하는 1ks/s보다 4.96배 빠르게 동작됨을 입증하였다. 향후 DSP chip과의 통신에는 64-채널씩 묶어 PCI를 이용한 범용성 있는 시스템으로 확장할 수도 있고, DSP chip에 심자도 분석을 위한 응용 소프트웨어를 개발하여 활용하면 의료용 시스템으로 활용이 가능할 것으로 결론지을 수 있다.

감사의 글

본 연구 진행에 도움을 주신 한국전기연구원 전자 의료기기연구그룹에 감사의 뜻을 전합니다.

참 고 문 헌

- [1] S. Schneider, et. al., "Multichannel biomagnetic system for study of electrical activity in the brain and heart", Radiology, 176, p. 825, 1990
- [2] K. Okajima, et. al., "A 64-channel DC-SQUID magnetometer system", Nuclear Science Symposium and Medical Imaging Conference, vol.3, p. 1494, 1993
- [3] G. Stroink, et. al., "Cardiomagnetism", Wiley-VCH, p. 1369, 1998
- [4] M. Makijarvi, et. al., "Magnetocardiography: supraventricular arrhythmias and preexcitation syndromes", Eur. Heart. J. 14, p. 46, 1993
- [5] M. Nomura, et. al., "Magnetocardiographic studies of ventricular repolarization in old inferior myocardial infarction", Eur. Heart. J. 10, p. 8, 1989
- [6] J. Clarke, "Principles and applications of SQUIDS", Proc. IEEE, Vol. 70, no. 8, p. 1208, 1989
- [7] 장원석 외 5, "다채널 생체자기 신호의 다중 데이터 획득 시스템 설계", 2003 정보맞제어학술회의, p. 515-518, 2003
- [8] 이용호, 박용기, "SQUID를 이용한 생체자기 측정", 전자공학회지, 25권, 9호, p. 39, 1998.
- [9] M. Hamalainen, et. al., "Magnetoencephalography theory, instrumentation, and applications to noninvasive studies of the working human brain", Phys. Vol. 65, No. 2, p. 413, 1993.
- [10] Aleaf, Abdul, "Microwire serial interface", National Semiconductor, application note AN-452, 1992
- [11] MAXIM, "MAX186/MAX188 19-0123: Rev. 4: 8/96", 1996

- [12] ATMEL, "ATmega8535 Rev2502E-AVR-12/03", 2003
[13] Texas Instruments, "TMS320C32 Digital Signal Processor
SPRS027C", 1996

저 자 소 개



유재택 (柳在澤)

1956년 1월 19일생. 1979년 2월 고려대학교 전기공학과 졸업, 1978년 12월 한국전력 입사후 월성원자력 발전소 건설/시운전/발전요원으로 근무, 1988년 12월 Case Western Reserve University에서 Computer Engineering MS 학위취득, 한국전력 전력연구원 선임연구원으로 자동화 관련 연구, 1995년 12월 University of Utah에서 Computer Engineering PhD 학위취득, 전력연구원 책임연구원으로 정보통신 관련 연구, 현재 1999년 3월부터 안양대학교 전기전자공학과 교수. 주요 연구관심 분야는 자동화 관련 시스템, 의용전자회로, 회로 및 시스템, 전력 IT 관련연구 등 임.

Tei : (031)467-0972

Fax :(031)467-0800

E-mail : jtyoo@aycc.anyang.ac.kr