

HVDC 시스템에서 클리폰 릴레이 오동작 분석에 관한 연구

論 文

54B-9-6

A Study of Analysis on Klippon Relay Malfunction in HVDC System

金 燦 起[†] · 朴 鍾 廣^{*} · 秋 鎮 夫^{*}

(Chan-Ki Kim · Jong-Kwang Park · Jin-Boo Choo)

Abstract - This paper deals with an experimental study for Klippon relay in Cheju-Heanam HVDC system. Klippon relay was troubled many times for years, and Klippon relay's fault caused the HVDC system trip. So for several years, these reasons of Klippon relay fault were investigated. The malfunction of Klippon relay in Cheju-Haenam HVDC system has been caused by the incoming of random surge(current source and voltage source). This paper has studied the theoretical analysis and experimental study of Klippon relay, and the solutions against the problems were suggested according to their causes. Among the problems, grounding problem was removed by one-point earth connection and by modification of grounding circuit. The effects of inrush current was removed by inserting the blocking diodes by series in Klippon relay circuits. Finally, The over-voltage induced on Klippon relay, by a relay excitation coil, was removed by inserting a free-wheeling diode in parallel with the excitation coil.

Key Words : High Voltage Direct Current(HVDC), Klippon Relay

1. 서 론

전력전자라는 학문은 초창기 전력시스템과 제어시스템 그리고 전자회로가 결합되어 시장원리에 따라 자연 발생적으로 생겨난 학문이다. 따라서 주변기술의 발달정도에 따라 빠르게 발전하다가도, 어느 정도에서는 포화되는 경향을 가지고 있지만, 전력전자라는 학문이 실용화를 주된 목표로 하기 때문에 보다 정밀하고, 보다 안정성이 보장되고, 보다 효율적인 시스템을 구현하기위한 연구는 계속될 것이라 사료된다[1].

본 논문은 디지털 시스템이나 반도체 소자와 같이 외부 충격에 약한 소자를 가지고 있는 전력전자설비에서 그동안 많이 검토되지 않았던 하나의 문제점을 해결하는 과정을 서술한 것으로, 그동안 전력전자분야에서 다루어지지 않았던 실제 현장연구에 관한 내용을 담고 있다. 또한 시스템을 구현하는 연구원들이 쉽게 발견하지 못하고, 무시하기 쉬운 부분을 다루었기에 실제 산업현장에서 많은 도움이 되리라 사료된다[2].

제주-해남 HVDC 시스템은 하드웨어를 아날로그회로와 디지털회로를 혼합하여 만든 하이브리드 HVDC 시스템임으로 보호계전기와 같은 외부기기와 인터페이스를 하기 위해서 클리폰 릴레이(Klippon Relay)를 가지고 있다. 클리폰

릴레이는 기존에 흔히 사용하는 드라이 점접형식의 릴레이와 다르게 고속이면서 채터링이 발생하지 않는 장점이 있기 때문에 통신장비와 같이 고속 정밀제어 시스템에 많이 사용되고 있다. 하지만 클리폰 릴레이가 쉽게 열화 되어 오동작을 일으키기 때문에 HVDC 전체 시스템의 신뢰도에 막대한 영향을 주고 있다. 따라서 2년 동안의 분석기간을 통하여 클리폰 릴레이의 고장원인을 이론적인 분석과 실험을 통하여 분석하였다. 이렇게 분석된 자료를 바탕으로 클리폰 릴레이 오동작하는 원인을 요약하면 다음과 같다.

- 접지 망을 통한 써지 유입,
- 클리폰 릴레이에 유입되는 과전류의 영향,
- 릴레이 스위칭 시 코일에 의한 과전압의 영향

2. 클리폰 릴레이 분석

2.1 리드 릴레이의 구조 및 특성

클리폰 릴레이의 일반적인 구조 및 동작특성은 리드릴레이와 유사한 구조를 가진다. 클리폰 릴레이의 전기적 구조 및 특성 이해에 앞서 리드릴레이의 동작 및 특성을 알아보면 다음과 같다.

그림 1에서 보여주는 리드릴레이는 클리폰 릴레이와 마찬가지로 내부에 밀폐된 유리관내에 금속편으로 된 접점 극을 가지고 있으며 외부는 가는 코일로 감겨져있다. 이 코일에 전류가 흐르면 코일을 둘러싸고 있는 유리관속의 접점 극에 자계가 형성된다. 이때 접점이 서로를 끌어당기는 상태로 바뀌

[†] 교신저자, 正會員 : 韓電 電力研究員 電力系統研究所
E-mail : ckkim@kepri.re.kr

^{*} 正會員 : 韓電 電力研究員 電力系統研究所
接受日字 : 2005年 6月 13日
最終完了 : 2005年 6月 30日

면서 스위치 역할을 해주게 된다. 릴레이내의 유리관 속은 클리폰 릴레이와 마찬가지로 불활성 질소가스가 진공상태로 봉입되어 있고, 접점부의 재질은 릴레이의 용도에 따라 구리, 은, 백금, 등을 사용하고 있다.

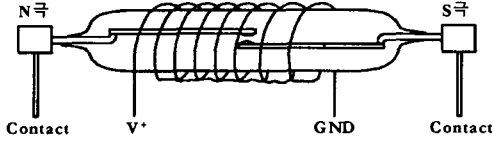


그림 1 리드릴레이의 구조
Fig. 1 Structure of Reed Relay

2.2 클리폰 릴레이의 구조 및 특성

HVDC 시스템에 사용되고 있는 클리폰 릴레이의 기본적인 형태는 리드릴레이와 같고 표면에 도포된 수은도 외부에 묻거나 유동적인 형태가 아닌 코팅 상태로 부착되어있다.



그림 2 클리폰 릴레이 형상
Fig. 2 Detailed Shape of Klippon Relay

그림 2는 클리폰(Klippon)사 클리폰 릴레이의 실제모습을 보여주고 있는 것으로, 그림 1에서 보여주는 리드릴레이와 같은 구조로 되어 있다. 그림 3에서 리드스위치는 유리관 내부에 철, 니켈의 합금으로 만든 리드 편 2개를 0.5mm의 갭을 갖도록 하여 불활성 가스(질소)와 함께 봉입하고 있고, 3개의 접점리드관은 바깥쪽에 감긴 코일에 의해 동작된다.

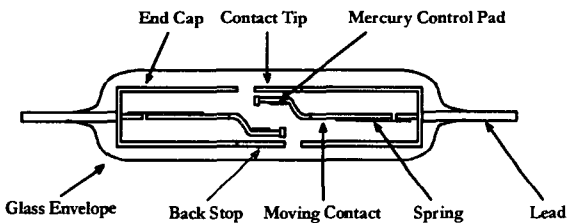


그림 3 클리폰 릴레이의 구조
Fig. 3 Structure of Klippon Relay

제주-해남 HVDC 시스템에 사용되고 있는 클리폰 릴레이가 기존의 리드릴레이와 다른 점은 그림 4에 보는바와 같이 접착부가 수은으로 스폰지(Sponge)와 같이 도핑 되어 있기 때문에 접촉 시 수은의 응집력을 이용하여 접점의 채터링(Chattering)을 줄였기 때문에 기존의 리드 릴레이에 비하여 대단히 우수한 응답특성과 오동작을 줄이는 장점을 가지고

있다.

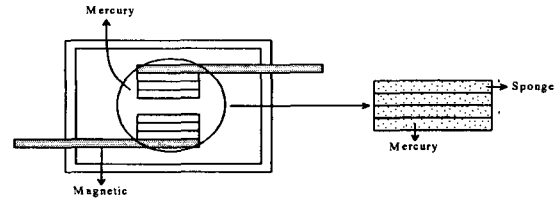


그림 4 클리폰 릴레이의 수은접점
Fig. 4 Mercury Contact Pad of Klippon Relay

2.3 클리폰 릴레이의 HVDC에 사용

그림 5는 제주-해남 HVDC 시스템에서 사용 중인 클리폰 릴레이 카드의 기능 및 위치를 나타내고 있다. 클리폰 릴레이는 전력전자시스템에서 중요한 위치를 차지하고 있는데, 디지털 보드의 5[V] 혹은 3.3[V]레벨의 On/OFF신호를 154[KV]나 22.9[KV]레벨의 대용량 브레이커의 인터페이스 역할을 하는 소자로서 입력은 디지털 보드 레벨에서 신호를 받고, 출력은 대용량 스위치로 출력을 내보내는 소자이다. 그림 5는 이러한 클리폰 릴레이 연결 시퀀스를 보여주고 있다[3].

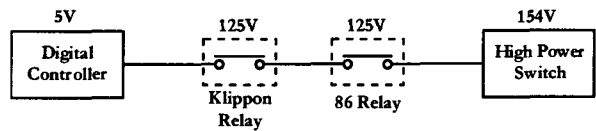


그림 5 클리폰 릴레이 보호시스템 시퀀스
Fig. 5 Protective sequence of Klippon Relay

3. 클리폰 릴레이 고장

제주-해남 HVDC 시스템에 설치되어 사용 중인 클리폰 릴레이의 주된 고장의 원인을 분석하기 위해서 X-ray 투시경을 이용하여 분석한 결과는 그림 6과 같다.

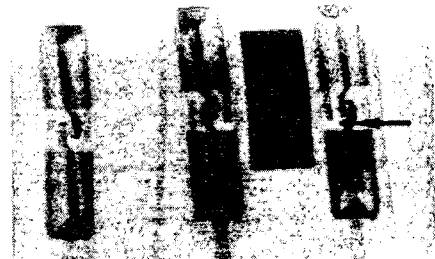
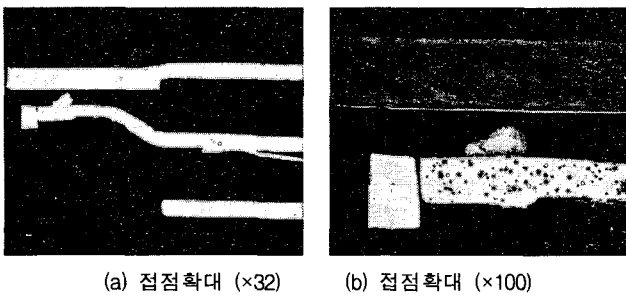


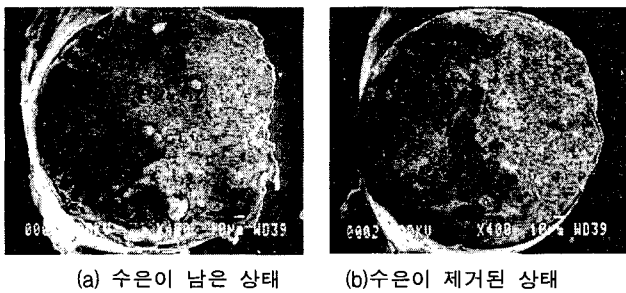
그림 6 클리폰 릴레이 내부 확대사진
Fig. 6 Detailed Picture of the Klippon Relay

그림 6에서 보는 바와 같이 클리폰 릴레이 접점의 고착은 HVDC 시스템의 트립(Trip) 원인 제공과 HVDC 시스템의 오동작의 원인이 된다. 그림 7, 8은 그림 6의 화살표를 확대한 것으로 수은이 접촉부분 사이에서 떨어져 나와 접촉편 사이에 위치해 있는 것을 알 수 있다.



(a) 접점 확대 (×32) (b) 접점 확대 (×100)

그림 7 클리폰 릴레이 접점 확대사진
Fig. 7 Picture of Klippon Relay Contact Pad



(a) 수은이 남은 상태 (b) 수은이 제거된 상태

그림 8 수은 접점의 확대 사진(×400)
Fig. 8 Picture of Mercury Contact Pad(×400)

4. 클리폰 릴레이 고장 가능원인 분석 및 대책

4-1. 접지를 통한 써지 영향 분석

그림 9는 HVDC 설비의 접지망의 접지저항을 측정하기 위하여 접지 망에 인가한 전압과 전류파형을 나타내고 있다. 그림 9에서 보여주는 신호를 바탕으로 하여 얻어진 접지망의 접지 임피던스와 주파수 특성은 그림 10과 같다. 그림 10에서 우리가 알 수 있는 것은 접지망은 저주파수 필터(Low-Pass Filter)로 외부에서 저주파수 성분이 인가되면 쉽게 대지로 방출시키지만, 고주파 신호가 인가되는 경우에는 신속하게 대지로 방출시키지 못하고 대전 전위가 상승할 수 있다는 점을 보여주고 있다[4]. 이러한 접지 망을 통하여 클리폰 릴레이의 고장을 유발할 수 있는 영향을 분석하기 위해서 그림 11과 같이 접지 망을 통한 써지 유입경로를 분석하였다. 클리폰 릴레이에 유입되는 써지의 원인별 분류로는 뇌써지와 차단기, 단로기, 커패시터뱅크, 직류회로 개폐에 의한 개폐 써지 등을 들 수 있고, 이러한 써지의 침입모드는 전도, 유도성 커플링효과, 용량성 커플링효과에 의해서 유입된다[5].

* 전도 (Conduction)

* Magnetic(Inductive) Coupling : $v = M \frac{di}{dt}$

* Capacitive Coupling : $i = C \frac{dv}{dt}$

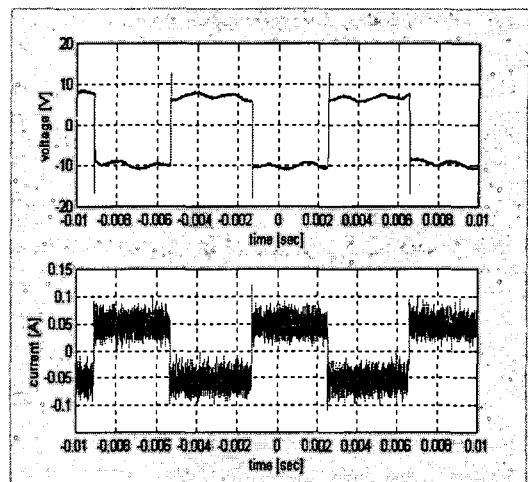


그림 9 접지저항 측정기의 인가전압/전류
Fig. 9 Input Voltage/Current of Grounding Resistance Recorder

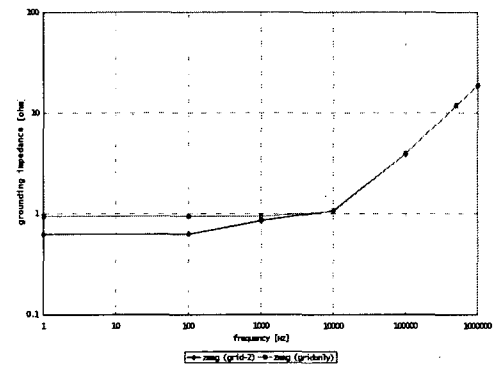


그림 10 주파수별 접지임피던스 계산결과
Fig. 10 Calculation Result of Grounding Impedance in each Frequency

한편, 접지 망에 유도되는 써지의 유형별 주파수는 표 1과 같으며, 표 1에서 얻어진 데이터는 각각 실험과 이론적인 분석을 통하여 구하여졌다. 간단한 예를 들어보면, 그림 12와 같이 단로기의 개방 시에는 선로의 충전전류와 충전전압의 급격한 변호로 인해 써지가 발생하며, 이러한 써지의 수학적 분석은 식 (1)과 같다. 표 1에서 얻어진 써지는 접지 망에 인가되면, 그림 10에 보여주는 주파수-임피던스특성에 의해서 대지 전압을 상승시킨다. 이때, 시스템의 모든 큐비클과 대지는 접지 망에 접지되어 있기 때문에 전계효과트랜지스터와 같이 전압 구동형 또는 3.3[V]레벨의 소자는 이러한 대지전위상승으로 인하여 오동작이나 소손될 수 있다.

$$I = \frac{V_P}{Z_P} e^{-\alpha_P t} \sin \omega_P t \quad (1)$$

여기서, V_P : 개폐 써지 전압, Z_P : 등가임피던스

$$\alpha_P = \frac{R}{2L}, \quad Z_P = \sqrt{L/C} \quad \omega_P = \sqrt{\frac{1}{LC} - \alpha_P^2}$$

R, L, C : 접지계통의 등가 저항, 인덕턴스, 커패시터

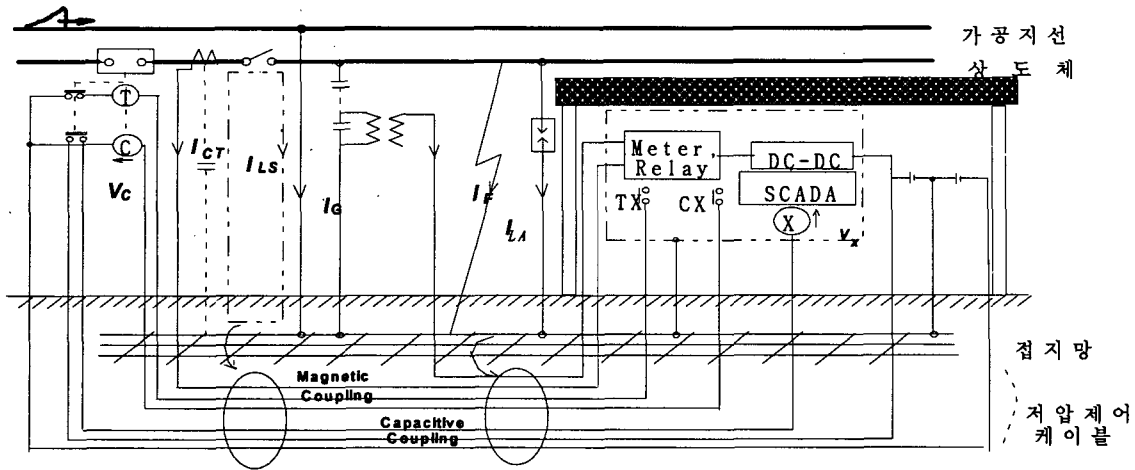
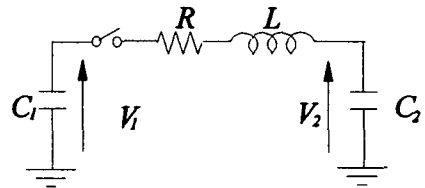


그림 11 접지 망을 통한 써지 유입경로
Fig. 11 Surge Input Path through Grounding Mesh

표 1 설비의 과도상태별 주파수 범위
Table 1 Frequency Ranges of Electrical Transient Conditions in Equipment.

과도상태	주파수 범위
Transformer Energization Ferro-Resonance	(DC) 0.1 Hz - 1 kHz
Load Rejection	0.1 Hz - 3 kHz
Fault Clearing	50/60 Hz - 3 kHz
Fault Initiation	50/60 Hz - 20 kHz
Line Energization	50/60 Hz - 20 kHz
Line Reclosing	(DC)50/60 Hz - 20 kHz
Transient Recovery Voltage	50/60 Hz - 20 kHz
Terminal Faults	50/60 Hz - 100 kHz
Short Line Faults	50/60 Hz - 100 kHz
Multiple Restrike of Circuit Breaker	10 kHz - 1 MHz
Lightning Surges, Fault in substations	10 kHz - 3 MHz
Disconnecter Switching (Single Restrike) and Faults in GIS	100 kHz - 50 MHz



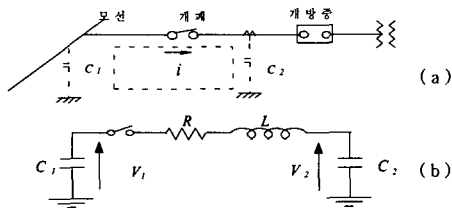
(b) 단로기 등가회로

그림 12 단로기 개방 시 모델 및 등가회로
Fig. 12 Modelling and Equivalent Circuit in Case of Line Switch Open

현재 접지망의 설계는 60Hz AC계통을 기준으로 하기 때문에 대지에 설치하는 접지망의 간격이나 접지선의 굵기는 규격화 되어 있다. 따라서 현재 제주-해남 HVDC에 설치되어 있는 접지망 구성에 따른 대지전위분포를 분석해 보면 그림 13과 그림 14와 같다. 그림 13은 접지망의 지표면 전위 분포도를 보여주고 있으며, 그림 14는 접지선을 격자모양으로 시스템 바닥에 깔았기 때문에 접지선의 접촉전압을 보여주고 있다. 그림 14에서 볼 수 있는 바와 같이 접지선과 바로 옆의 대지사이에는 과전류가 인가된 경우에는 차 전압(Differential Voltage)이 존재하기 때문에 그림 15 (a)와 같이 시스템을 다중 접지한 경우에는 접지선 사이로 전류가 흐를 수 있다는 점을 보여주고 있다.

따라서 접지 망에 의한 클리폰 릴레이의 소손을 막기 위하여 다음과 같은 대책이 제시 되었다.

- 시스템의 접지는 전력선과 신호 선을 분리하였다.
- 시스템의 접지는 다중 접지에서 일점 접지로 바꾸었다.
- 큐비클과 접지사이 그리고 전원선과 접지선사이에는 표 1에서 보여주는 주파수를 필터링하는 고주파필터(HPF)를 설치하였다.



(a) 단로기 모델

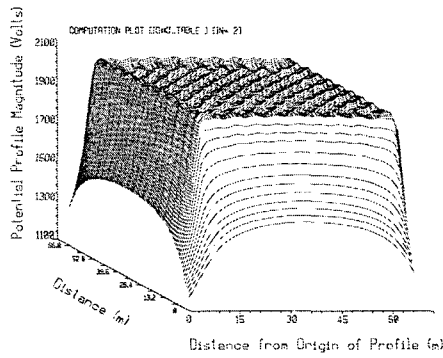


그림 13 접지망 지표면 전위분포(1kA주입 시)
Fig. 13 Potential Distribution of Earth surface in Mesh

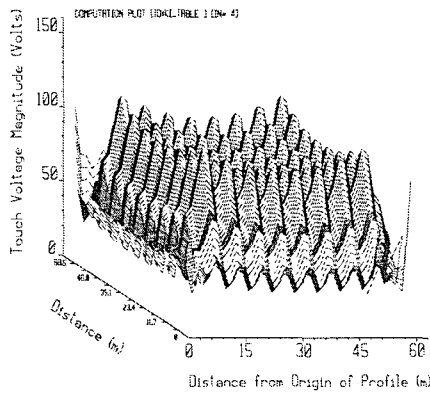


그림 14 접지망 접촉전압 분포(1kA주입 시)
Fig. 14 Contact Voltage Distribution in Mesh

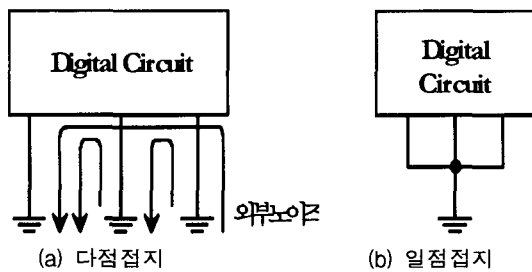


그림 15 일점 접지와 다점접지 구조
Fig. 15 Structure of own Point Grounding and Multi Point Grounding

4-2. 클리폰 릴레이 투입 시 과전류에 의한 써지 영향 분석 및 대책

그림 16은 클리폰 릴레이에 대한 과전류에 의한 소손을 모델링한 것으로 "A"접점(Normal Open)의 클리폰 릴레이가 RC 스너버와 함께 병렬로 연결되어 있는 것을 보여주고 있다. 그림 16에서 보여주는 회로는 4개의 스위칭과 4개의 스위치에 따른 스너버 회로로 구성되어 있으나 실제로는 10개 이상이 병렬로 구성되어 있다. 그림 16에 대한 회로설명을

하면, 그림 16과 같이 병렬로 연결된 스위치 중에서 어느 하나가 스위치 "ON" 동작을 하면, 스위칭된 클리폰 릴레이의 접점에는 ①번부터 ④번까지 클리폰 릴레이의 스너버 회로에 충전된 전류와 ⑤번으로 표시된 선로 충전전류가 동시에 "ON" 상태를 유지하는 스위치에 순간적으로 흐르기 때문에 클리폰 릴레이의 스위치를 소손시킨다.

$$\text{스위치 투입 시 과전류} : i = C \frac{dV}{dt} \quad (2)$$

이러한 돌입전류를 제거하기 위해서 그림 17과 같이 역방향 차단 다이오드(Blocking Diode)를 설치하였다.

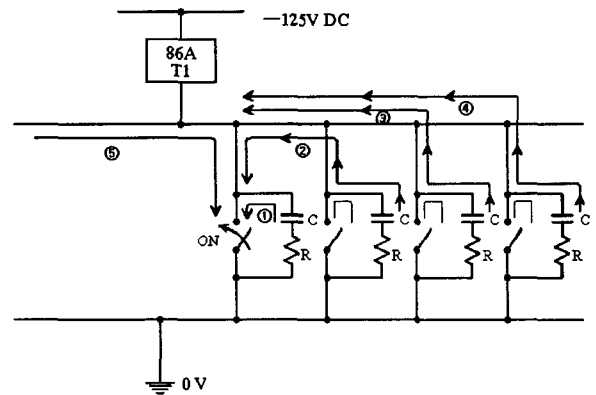


그림 16 클리폰 릴레이에 생성되는 과전류
Fig. 16 Generating Over Current in Klippon Relay

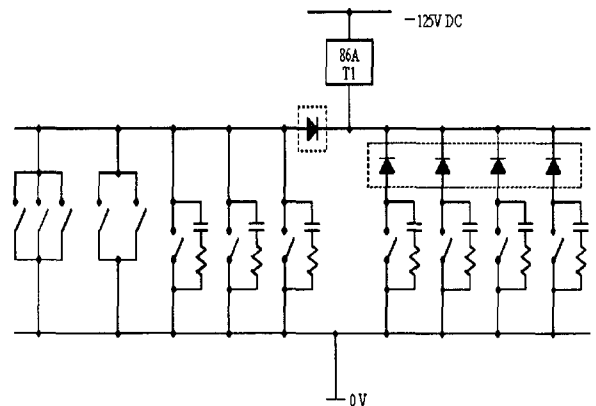


그림 17 클리폰 릴레이에 블로킹 다이오드 설치
Fig. 17 Installing of Blocking Diode in Klippon Relay

4-3. 클리폰 릴레이 투입 시 마그네틱 계전기(86)의 여자 코일에 의해 유기되는 과전압의 영향

클리폰 릴레이의 "B"접점(Normal Close)의 소손에 대한 분석은 다음과 같다. 그림 18과 같이 클리폰 릴레이의 "B" 접점은 코일의 여자에 의해서 ON/OFF를 수행하는 마그네틱 계전기(Magnetic Relay)의 여자 코일에 직렬로 연결되어 있다. 이때, 코일이 갑자기 개방되면 개방된 클리폰 릴레이에는 과전압이 유기된다.

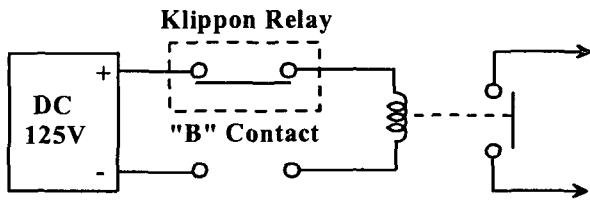
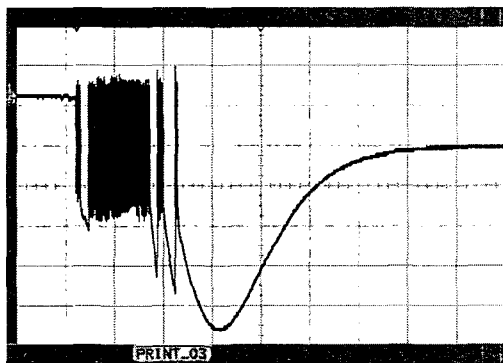


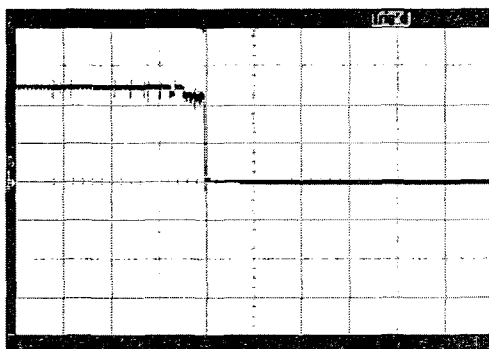
그림 18 마그네틱 계전기의 구조
Fig. 18 Structure of Magnetic Relay.

$$\text{스위치 개방 시 과전압} : V = L \frac{di}{dt} \quad (3)$$

그림 19는 마그네틱 계전기의 ON/OFF동작 시에 접점부에 인가되는 과전압을 보여주고 있다. 이러한 문제를 해결하기 위해서 코일 양단에 순환다이오드(Free-wheeling Diode)를 설치하는 것을 검토하였으나, 최근에 개발된 마그네틱 계전기의 전원부는 그림 20과 같이 AC/DC 전원 혼용을 위하여 전파정류회로 ㉠을 가지고 있기 때문에 이러한 전파 정류 회로는 스위치의 과도 시에는 ㉡와 같이 순환다이오드 동작을 하기 때문에 마그네틱 계전기의 교체 후에는 별도의 순환다이오드를 설치하지 않았다.



(a) 순환 다이오드 설치 전



(b) 순환 다이오드 설치 후

그림 19 마그네틱 릴레이의 개방 시 순간 과전압 파형
Fig. 19 Curve of Temporary Over Voltage in Magnetic Relay

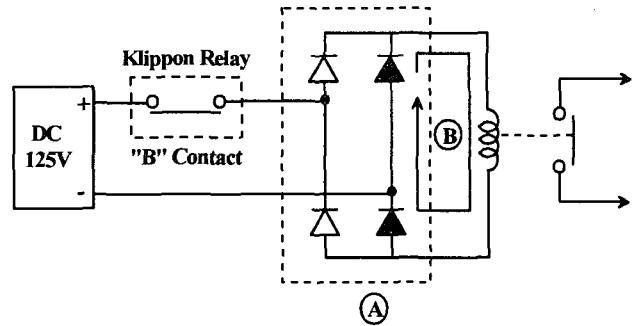


그림 20 전파정류회로를 갖고 있는 마그네틱 계전기
Fig. 20 Magnetic Relay with full Rectifier

5. 결 론

본 연구에서는 제주-해남 HVDC 시스템의 클리폰 릴레이의 오동작 및 소손에 대한 이론적 검토와 실험을 통하여 원인을 규명하였다.

○ 접지계통 분석을 통하여 클리폰 릴레이의 직접적인 쓰지유입 경로를 분석하여 그 해결책으로 일점접지방식의 도입과 회로의 접지선에 RLC 필터회로를 보완함으로써 접지 계통으로부터 유입되는 쓰지 문제를 해결하였다.

○ 클리폰 릴레이 투입 시 발생하는 돌입 과전류에 의한 영향은 클리폰 릴레이에 직렬로 역방향 다이오드를 설치함으로써 클리폰 릴레이의 수은접점으로 유입되는 쓰지 입력원을 제거하였다.

○ 클리폰 릴레이 개방 시 마그네틱 계전기의 여자코일에 의해 유기되는 과전압의 영향은 계전기의 여자코일에 병렬로 순환다이오드를 부착함으로써 스위치의 개방조건에 대한 과전압을 제거 하였다.

참 고 문 헌

- [1] High-Voltage Direct Current Handbook, EPRI TR-104166S, 1994.
- [2] P. Kundur, "Power System Stability and Control", McGraw-Hill, 1996.
- [3] F. Nozari and H.S. Patel, "Power Electronics in Electric Utilities: HVDC Power Transmission Systems", Proceedings of the IEEE. Volume: 76 4, Page(s): 495 - 506, April 1988
- [4] J. Liu, F.P. Dawalibi, J. Ma, R.D. Southey, "HVDC advanced analysis methods for grounding design and DC interference mitigation techniques", 2002 3rd International Symposium, pp.202-206, May, 2002.
- [5] A.R. Wood and J. Arrillaga, "Composite Resonance: a Circuit Approach to the Waveform Distortion Dynamics of an HVDC Converter", IEEE Trans. on Power Delivery, Volume: 10 4, Page(s): 1882 - 1888, Oct. 1995

저 자 소 개



김 찬 기 (金 燦 起)

1968년 12월 17일생. 1991년 서울 산업대 전기공학과 졸업(학사), 1993년 중앙대 대학원 전기공학과 졸업(석사), 1996년 동 대학원 전기공학과 졸업(박사), 1996년 전력 연구원 입사, 현재 전력연구원 선임연구원.

Tel : (042) 865-5871

Fax : (042) 865-5844

E-mail : ckkim@kepri.re.kr



박 종 광 (朴 鍾 廣)

1971년 12월 2일생. 1997년 호원대 전자공학과 졸업. 1999년 전북대 대학원 전기공학 졸업(석사). 2001년 동 대학원 전기공학과 박사과정 수료, 2001년 한전 입사, 현재 전력연구원 일반 연구원.

Tel : (042) 865-5873

Fax : (042) 865-5844

E-mail : bigtree@kepco.co.kr



추 진 부 (秋 鎭 夫)

1950년 1월 7일생. 1977년 2월 서울대 공대 전기공학과 졸업. 1987년 동 대학원 전기공학과 졸업(석사). 1994년 동 대학원 전기공학과 졸업(공박). 1977년~현재 한전 전력연구원 전력계통연구실장.

Tel : (042) 865-5800

Fax : (042) 865-5804

E-mail : jbc@kepri.re.kr