

1. 서론

광 PCB(printed circuit board)는 최근, 컴퓨터, 통신 시스템에서 보드 사이 또는 칩 사이 고속 데이터 링크를 위해 활발히 연구되고 있다. 컴퓨터 CPU는 클럭 속도가 3.8GHz인 제품이 출시되는 등 빠르게 발전하고 있다. 메모리의 속도 또한 수백 MHz 정도에서 DDR2 SDRAM의 등장으로 1GHz의 수준에 들어서고 있다. 그러나 시스템의 데이터 처리속도는 CPU/메모리 자체의 동작속도보다 주변의 데이터 입출력 배선에서 속도제한으로 인해 더 이상 높아지지 못하고 있다. 기존의 전기배선에서는 EMI(electro magnetic interference), 인접채널과의 crosstalk, 높은 전력소모로 인해 그러한 한계가 나타난다^[1]. 또한 64비트 이상의 다채널 전송이 요구됨에 따라 배선의 실장밀

정보통신대학교(ICU) OIS(Optical Interconnection & Switching) Lab에서는 생산성을 높이기 위하여 수동(passive) 조립 방식으로 패키징이 가능한 광 연결 구조와 핵심부품을 개발하고 있다. 본 논문에서 주요 결과를 소개하고 다른 연구결과와의 비교를 통해 광 PCB와 관련 부품의 state-of-the-art와 나아가 할 방향을 제시하고자 한다. 광 PCB 전반에 대한 기술적인 분석은 본 연구실에서 집필한 "광 PCB 기술 개요" (KPCA 발간)^[3]에 상세히 소개되어 있다.

2. 광 연결 Architecture

광 PCB와 광 연결 구조는 기하학적인 형태에 따라 다

특집 ─ 광 연결(Optical Interconnection)

광 PCB 기반 광 연결 구조와 부품

박효훈*, 조무희*, 이태우*, 조한서**, 노병섭***

도도 높아져야 하나, 같은 전기적 문제로 금속배선의 밀도를 높이기 힘든 문제가 있다^[1]. 광배선은 이러한 문제점들을 근본적으로 해결해 줄 수 있다^[2].

광 PCB는 기존의 PCB 기반의 소재, 기판, 부품, 시스템을 혁신적으로 변화시키므로 전자, 정보, 통신의 폭넓은 분야의 산업에서 새로운 시장이 창출될 수 있다. 적용 가능 시스템은 개인 휴대용 단말기인 휴대폰부터 컴퓨터, 통신시스템, 자동차 및 항공기까지 대단히 넓다. 그러나 전자기술에 비해 광기술이 난이도가 높고 생산성이 낮으므로 아직까지 광 PCB를 사용한 시스템이 출시되어 있지 않다. 시스템 적용을 위해서는 먼저 광 연결 구조와 패키징이 용이한 광부품의 개발이 필요한 시점에 있다. 한국

음과 같이 크게 4가지 유형으로 나눌 수 있다^[3].

- (1) Overlaid structure
- (2) Mirror-embedded structure
- (3) Connector-inserted structure
- (4) Device-embedded structure

2.1 Overlaid structure

Overlaid 구조는 광 연결층이 PCB와 분리되어 보드에 서 연결되는 형태를 갖는다. 광섬유 다발^[4], 평면광학계^[5], 광학 릴레이 부품^[6]을 이용한 연결들이 이에 속한다고 볼 수 있다. Overlaid 보드는 PCB 기판 위에서 분리되어 있으므로, 전기 부분과 광학 부분의 특성을 독립적으로 평가할 수 있다는 장점이 있다. 그러나 공간적으로 많은 부피를 차지하는 단점이 있다. 공간적인 문제를 해결하기

* ICU교수
** 삼성전기 책임연구원
*** 한국광기술원, 선임연구원

위한 구조로, 그림 1과 같이, 광전소자와 광도파로를 투명 기판에 집적한 optical interconnection plate를 제안하였다⁷⁾. 그림 1에서 투명기판의 하부에 폴리머 광도파로가 있으며, 폴리머 광도파로 양 끝단에 45° 거울면이 형성되어 있고, 투명기판 위에 VCSEL, driver IC, PIN-PD, receiver IC 등이 집적되어 있다. VCSEL/PD 어레이 칩은 flip-chip 방법으로 붙였다. 여기서 flip-chip 공정도중 폴리머 광도파로가 열적인 손상을 받을 수 있으므로, 이를 방지하기 위하여 In bump를 이용한 160°C 이하의 저온 가압 본딩방법을 사용하였다^{8, 9)}. 이 plate에는 광전 전환에 필요한 부품이 모두 집적되어 있어 집적도가 높다. 또한 양쪽 끝에 전기적 배선만 나와 있어, PCB 위에 올려 놓을 때 전기적 접속만 하면 되므로, 패키징이 아주 간단해질 수 있다.

2.2 Mirror-embedded structure

Mirror-embedded PCB는 광배선과 VCSEL/PD 사이의 광 연결을 위하여 광배선의 양 끝단에 45° 거울면을 형성한 후, 광 배선을 PCB에 매몰시킨 구조이다. 따라서 일반 PCB 제작 공정을 이용하여 PCB 층 사이에 광배선층을 삽입한 다음 lamination 공정을 수행하기 때문에 광배선층 구성을 위한 후 공정이 필요 없다는 장점이 있다. 그러나 2차원 광배선 층에서, 층간 간격(일반적으로 250 μ m)를 정밀하게 조절하기 위한 고도의 제작 기술을 필요로 하고, 마이크로 렌즈 어레이와 같은 미세 광소자의 제작과 광 연결 시스템의 설계에 있어서 제약이 될 수 있다¹⁰⁾.

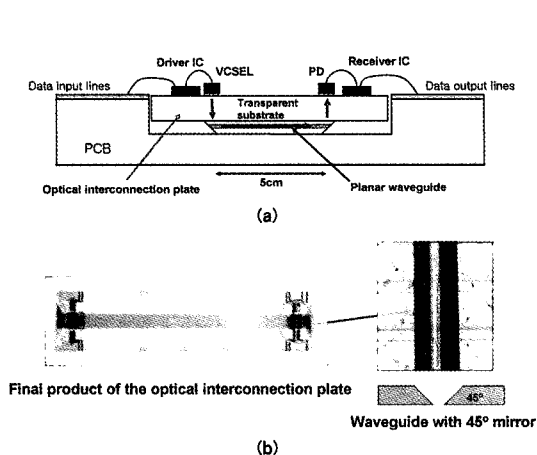


그림 1. Overlaid structure.⁷⁾ (a) 광 연결 구조, (b) Optical interconnection plate와 폴리머 광도파로에 형성된 45° mirror 사진.

2.3 Connector-inserted structure

Connector inserted 구조는 광빔을 수직방향에서 수평 방향으로 꺾어 주는 광 연결 커넥터를 PCB의 구멍(또는 홈)으로 삽입시킨 것이다. 그림 2와 3과 같이, 광 PCB에 구멍 또는 홈을 파고, 광 커넥터 부품으로 끝에 45°-거울을 만든 봉^{11, 12)}이나 block¹³⁾, 또는 90°-bent fiber block¹⁴⁾을 구멍 속에 넣는다. 이 구조에서는 광 PCB의 구조가 간단하므로 제작이 용이하고, 구멍(또는 홈)은 현재의 PCB 공정에서 사용되는 레이저 가공 등의 방법을 적용할 수 있다¹¹⁾. 다만 광층의 단면에서 빛의 산란을 줄이기 위해서 매끈한 면을 얻을 필요가 있다.

삽입형 광소자의 다른 예로, Siemens에서 시도된 방법으로 캐리어(carrier)에 광송신기/광수신기를 부착해 광도파로 단면에 바로 접촉시키는 구조도 제안된바 있으나¹⁵⁾, 광소자를 PCB 속으로 삽입시키는 구조를 만들기 어렵지 않다. 그림 3의 구조에서 90°-bent fiber block은 사각형 모양을 갖고 있어 패키징이 용이하다¹⁴⁾.

2.4 Device-embedded structure

Device-embedded PCB는 광배선 뿐만 아니라 VCSEL과 PD도 PCB에 매몰된 형태로써 2.3의 connector inserted structure 보다 광 PCB의 실장 밀도를 높일 수 있는 광 PCB 구조이다. 그러나 다층(2층 이상) 광배선 층을 이루는 광 PCB 제작 및 각 광소자들 간

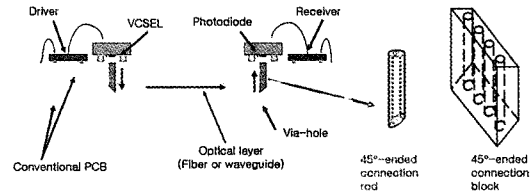


그림 2. 45°-ended connector를 이용한 connector-inserted structure¹¹⁾.

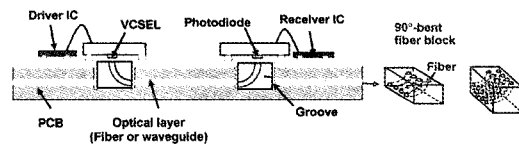


그림 3. 90°-bent connector를 이용한 connector-inserted structure¹⁴⁾.

광 PCB 기반 광 연결 구조와 부품

의 광결합 효율을 높이기 위한 고정밀 패키징, 그리고 능동 광소자인 VCSEL/PD의 동작 중에 발생하는 열 배출 문제 등에 단점이 있을 수 있으므로 신뢰성 확보에 어려움이 있을 수 있다¹⁶⁾.

3. 광 PCB

광 PCB에 내장된 매질에 따라 fiber-embedded PCB (FEPCB), waveguide-embedded PCB (WEPCB)로 분류할 수 있다.

3.1 광섬유가 내장된 PCB

일반적인 PCB lamination 공정은 $\sim 180^\circ\text{C}$ 의 온도, $\sim 40\text{kg}/\text{cm}^2$ 의 압력에서 1~2시간 행해진다. 실리카 광섬유는 이러한 공적에서 열적 안정성이 뛰어나고 전파손실이 적으므로 PCB 내에 내장 매질로 폴리머 도파로 보다는 유리한 면이 있다. 그러나 광섬유를 정확한 위치에 올려놓기가 쉽지 않으며, 복잡한 곡선을 만들기도 어려운 문제가 있다. 광섬유의 위치를 정확히 제어하는 하나의 방법으로 그림 4와 같이, FR4 기판에 dicing saw의 V-blade를 사용하여 홈을 만들어 광섬유를 홈 속에 넣는 방법을 고안한 바 있다^{13,17,18)}. 그림 4(a)는 FR-4에 만들어진 V-홈과 코어 $100\mu\text{m}$ 인 유리 광섬유가 내장되어 제작된 광 PCB의 단면을 보여주고 있다. 반도체 기판 절단용의 dicing saw 장비의 정밀도가 수 μm 이므로, 이 방법으로 광섬유의 위치를 $\pm 10\mu\text{m}$ 이내로 조절이 가능하나, 광섬유 삽입을 자동화하는데 어려움이 있을 수 있다. 또한 상용 dicing saw는 직선적인 절단만이 가능하므로 곡선의 배선을 만들는데 문제가 있을 수 있다. 이 방법으로 길이 손

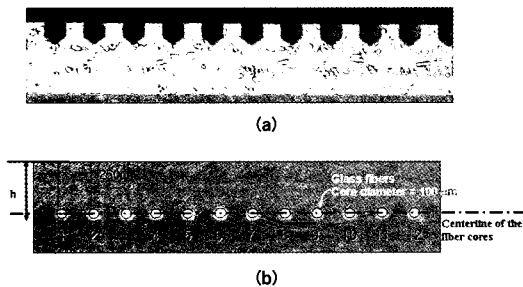


그림 4. (a) V-grooved FR4 기판, (b) lamination 공정으로 제작된 FEPCB¹³⁾.

실이 거의 없는 $\sim 50\text{cm}$ 길이의 대형 광 PCB를 만들 수 있어¹⁸⁾, 이 구조는 광 채널이 비교적 단순한 backplane용으로 적합할 수 있다.

3.2 광도파로가 내장된 PCB

광도파로 내장 PCB(WEPCB)에 들어갈 폴리머 광도파로는 리소그래피¹⁹⁾, embossing²⁰⁾, laser writing²¹⁾ 등의 방법으로 제작되고 있다. 이들 방법은 모두 복잡한 형상의 제작을 가능하게 한다. 일반적으로 사용되는 acrylate계 폴리머는 PCB lamination에서 열적 손상을 받아 구조 변형 및 광학적 성능이 퇴화되는 문제가 있으므로, 열적·기계적으로 안정성을 확보한 폴리머 물질의 개발이 요구된다. 또한 대량 생산을 위한 도파로 film의 제작공정도 개발되어야 한다.

그림 5는 폴리머 도파로(ChemOptics에서 제작)를 PCB속에 lamination($\sim 180^\circ\text{C}$, $\sim 25\text{kg}/\text{cm}^2$, 90min)한 광 PCB의 단면 사진을 보여주고 있다²²⁾. Acrylate계 폴리머가 사용되었으며, 도파로 형상과 균일도에서 양호한 상태를 보여주고 있다. 그러나 폴리머 광도파로의 특성은 lamination 공정 전과 후에서, 광손실이 $0.22\text{dB}/\text{cm}$ 에서 $0.32\text{dB}/\text{cm}$ 로 증가가 하였다. 열적안정성이 있는 소재의 개발이 요구된다.

4. 광 연결 미세광학 부품

그림 2, 3의 connector-inserted 광 연결 구조에 적합한 미세광학 커넥터로 고안된 45° -ended rod^{11,12)}, 45° -ended block¹³⁾, 90° -bent fiber block¹⁴⁾의 특징은 다음과 같다.

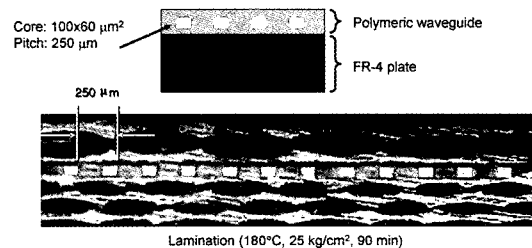


그림 5. Acrylate계 폴리머 광도파로를 FR4 기판 사이 lamination한 WEPCB²²⁾.

A. Kwon et al.

4.1 45°-ended rod와 block

그림 6은 45° 거울면을 갖는 45°-ended fiber rod의 사진과 rod가 삽입될 광 PCB 구멍의 사진을 보여주고 있다^[12]. 다중모드 광섬유 한쪽 끝을 short pulse 레이저를 이용하여 절단하거나 기계적인 연마를 하여 45° 반사면을 형성하였다. 광 PCB의 구멍은 PCB 공정에 사용하는 CO₂ 레이저를 사용하여 제작한 것이다. 광 연결은 45°-ended fiber rod 어레이를 광 PCB의 구멍 속에 적절한 깊이로 삽입함으로써 달성할 수 있다. Rod는 삽입시 손상되기 쉬운 문제가 있다. 이러한 단점을 해결하기 위한 방법으로는 그림 7과 같이, 다중모드 광섬유를 block 형태로 만들어 사용할 수 있다^[14]. Block을 사용할 경우, 광 PCB의 구멍은 직사각형으로 만들어져 할 것이다. 그림 7(a)와 (b)는 각각 실리카 광섬유 어레이와 폴리머 도파로 어

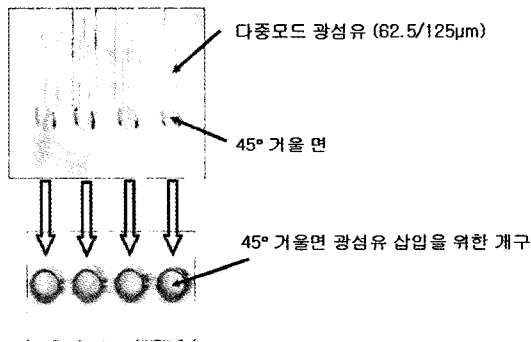


그림 6. 45°-ended fiber rods와 광 PCB에 형성된 구멍^[12].

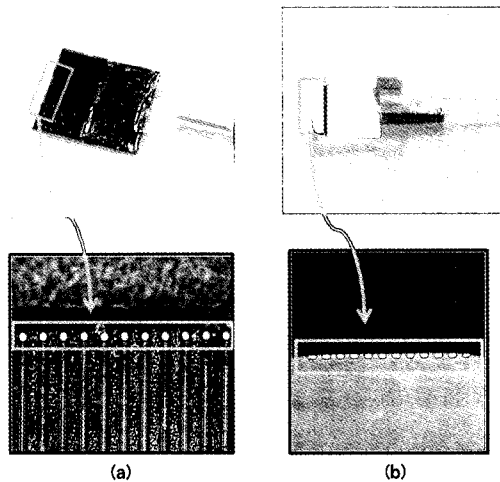


그림 7. (a) 45°-ended fiber block,^[13] (b) 45°-ended polymer waveguide block.

레이블 block 형태로 만들어 한쪽 끝에 45° 거울면을 형성한 것이다. 거울면을 기계적인 연마로 제작한 경우, 거울손실이 0.3~0.5dB 정도였다.

4.2 90°-bent fiber block

앞서 설명된 45° 반사 거울면을 이용하는 미세광학 소자들은 바닥이 경사져서 패키징에서 다루기가 쉽지 않다. 이러한 단점을 해결하기 위해, 그림 8과 같이, 직육면체 폴리카보네이트 안에 광섬유를 90°-bent시킨 커넥터를 고안하였다^[14]. 그림 8은 12채널 다중모드 광섬유로 90°-bent fiber block을 제작한 것을 보여주고 있다. 광섬유를 사용한 90°-bent 미세광학 소자는 곡률반경에 따라 광손실의 크기가 변하므로 사용목적에 맞게 적당한 곡률반경을 선택하여 제작하는 것이 중요하다. 그림 8의 90°-bent 광섬유 커넥터에 사용된 광섬유는 NA 0.37, 코어직경 100μm, 클래드직경 110μm이었다. 시뮬레이션을 통한 손실 변화는 곡률반경이 1, 2, 3mm에 대하여 0.29, 0.07, 0.03dB 이었다. 그림 8의 90°-bent 광섬유 커넥터는 곡률 반경이 1.5mm로, bending 손실이 약 0.5dB이다. 이 커넥터의 광섬유를 FEPCB 내의 광섬유와 동일한 것을 사용함으로써 모드 결합에서 이상적인 효율을 얻을 수 있다. 실제 이러한 조합으로 두쌍의 커넥터-광 PCB 연결부분에서 전체손실이 1.3dB로 지금까지 제안된 커넥터 구조 중에서 가장 낮은 기록을 얻었다^[14].

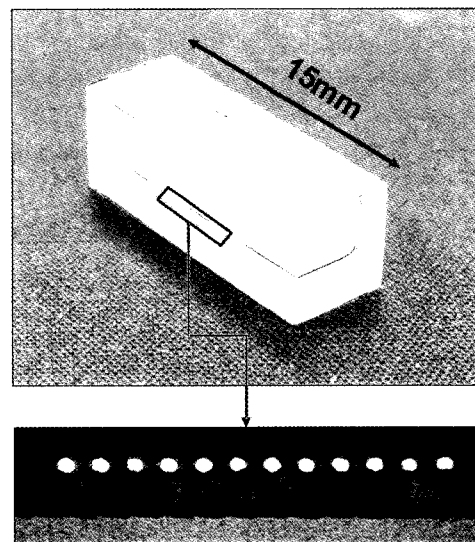


그림 8. 코어 직경 100μm 광섬유로 제작된 90°-bent fiber block^[14].

광 PCB 기반 광 연결 구조와 부품

5. Driver IC와 receiver IC

전기신호배선과 광신호배선이 혼재된 광 PCB에서 고속 전기신호는 광신호의 형태로 변환되어 전송되고 다시 전기신호로 복원되는 신호전송 구조를 가진다. 고속 전기신호를 광신호(E/O 변환) 또는 고속 광신호를 전기신호(O/E 변환) 변환하기 위하여 LD와 PD 소자가 각각 사용된다. 여기서 광소자와 광 PCB 내의 LSI 칩들을 연결해주는 송신 구동회로와 수신 제한회로는 광 PCB를 구성하는 중요한 부품이다. 본 고에서는 Si-CMOS를 이용한 고속 송신/수신 회로와 특성을 제시한다. 전력소모와 칩 면적을 최소화하기 위하여 고안된 양방향 송수신 회로도 소개한다.

5.1 송신 구동 회로(Driver IC)

고속 전류신호로 구동되는 VCSEL 소자의 구동 회로는 전압신호를 전류신호로 변환해주는 기능과 충분한 대역폭 특성(4~5GHz)과 함께 VCSEL의 bias 전류(~1mA)와 변조전류(~10mA_{p-p})를 동시에 공급해주는 특성을 가지도록 설계한다. 또한 다채널 구동회로는 인접 채널간의 간섭현상인 cross-talk과 소모 전력을 최소화하도록 설계한다.

내부에 cascode 증폭기를 가진 Cherry-Hooper 증폭기를 사용하여 설계하고, 0.18 μ m Si-CMOS를 사용하여 4-채널 VCSEL 구동회로를 제작하였다. 충분한 이득 및 대역폭을 위하여 3단의 제한증폭기를 사용하였으며, 구동단에는 bias 전류와 변조전류를 공급하기 위한 차동증폭기를 사용하였다. Offset과 crosstalk을 최소화하기 위하여 대칭적인 구조를 갖도록 설계한 레이아웃에서 인접 채널간에는 차폐용 커패시터와 접지를 배치하여 채널간 간섭현상을 차단하도록 하였다. 제작한 4-채널 VCSEL 구동회로 칩은 0.83 \times 1.58mm²의 면적을 가진다.

4-채널 송신 VCSEL 구동회로의 소신호 주파수 특성을 GGB Microwave probe를 사용하여 측정하였으며 그 특성을 그림 9에 제시하였다²³⁾. 24dB의 이득, 4GHz의 대역폭 특성과 인접 채널간 -30dB 이하의 crosstalk 특성으로 우수한 성능을 얻었다. 그림 10(a)와 (b)는 5Gb/s PRBS 입력 신호에 대한 전기적 eye 특성과 VCSEL 구동 eye 특성으로 비교적 깨끗한 eyes를 보여주고 있다. 전

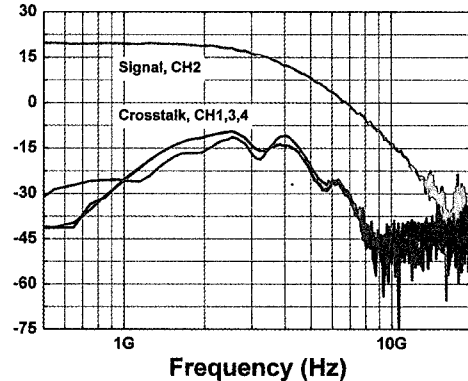


그림 9. 4-채널 VCSEL 구동회로의 소신호 주파수 특성.

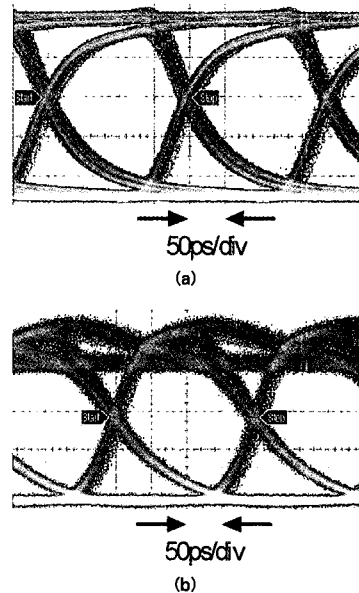


그림 10. 4-채널 VCSEL 구동회로의 5Gb/s eye 특성. (a) 전기적 특성, (b) VCSEL 구동 특성.

기적 특성(a)과 비교할 때, VCSEL 구동 eye 특성(b)에서 보이는 피킹 현상은 VCSEL의 고유한 특성으로 필터를 사용하여 제거할 수 있다.

5.2 수신 제한 회로(Receiver IC)

PD의 미세한 신호를 증폭 복원하는 수신단은 전치증폭기와 제한증폭기로 구성되어 있으며 5Gb/s에서 동작하는 TIA 전치증폭기와 제한증폭기를 설계, 제작하였다. 제한증폭기는 충분한 이득과 대역폭을 가지도록 3단의 증폭단을 사용하였으며, 각 단은 내부에 cascode 증폭기를 가

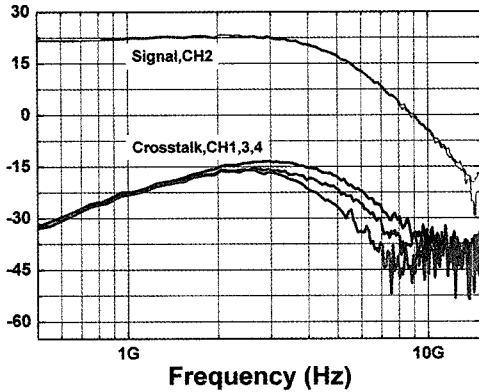


그림 11. 4-채널 수신 제한증폭회로의 소신호 주파수 특성.

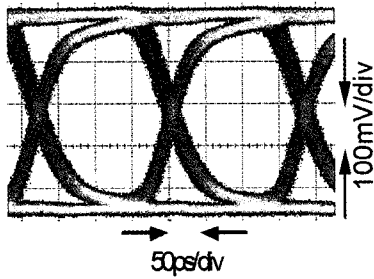
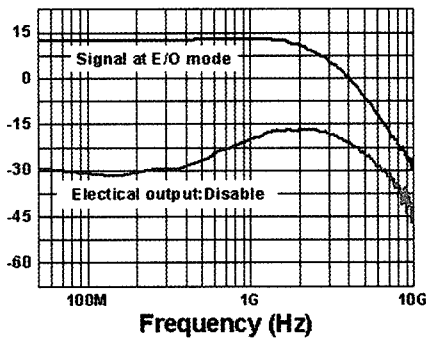


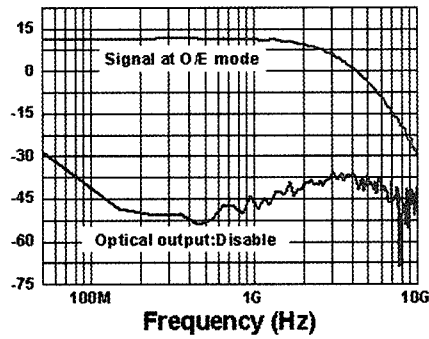
그림 12. 4-채널 수신 제한증폭회로의 5Gb/s eye 특성.

진 Cherry-Hooper 증폭기를 사용하여 설계하였다. 0.18 μm Si-CMOS를 사용하여 4-채널 수신 제한증폭회로의 칩을 제작하였다. Offset을 최소화하기 위하여 대칭적인 구조를 갖도록 설계한 레이아웃에서 인접 채널간에는 차폐용 커패시터와 접지를 배치하여 채널간 간섭현상을 차단하여 cross-talk을 최소화하도록 하였다. 제작한 4-채널 수신 제한회로 칩은 $0.83 \times 1.58 \text{mm}^2$ 의 면적을 가진다.

4-채널 수신 제한 증폭회로의 소신호 주파수 특성을 GGB Microwave probe를 사용하여 측정하였으며 그 특



(a)



(b)

그림 14. 양방향 송수신회로의 소신호 주파수 특성. (a) E/O 동작 모드, (b) O/E 동작 모드.

성을 그림 11에 제시하였다^[23]. 26dB의 이득, 4.5GHz의 대역폭 특성과 인접 채널간 -35dB 이하의 crosstalk 특성으로 우수한 성능을 보여주고 있다. 또한 5Gb/s PRBS 입력 신호에 대한 eye 특성을 그림 12에서 보여주고 있다.

5.3 양방향 송수신회로(Bi-directional transceiver IC)

광 PCB의 E/O변환과 O/E변환을 위한 전자회로는 앞에서 살펴본 바와 같이 송신용 구동회로와 수신용 제한증폭회로로 각각 구성되어 있다. 이러한 각각의 회로에서 공통되는 부분을 서로 공유하도록 회로를 설계하여 소모 전력과 칩 면적을 최소화 할 수 있다는 개념에서 양방향 송수신회로를 제안하였다^[23]. 그림 13에서 양방향 송수신회로의 칩사진을 보여주고 있다. 칩 면적은 $0.83 \times 0.83 \text{mm}^2$ 로 송신/수신회로와 비교하여 약 30%의 칩 면적을 절약하는 효과를 얻었다. 그림 14(a)와 (b)에서 E/O 동

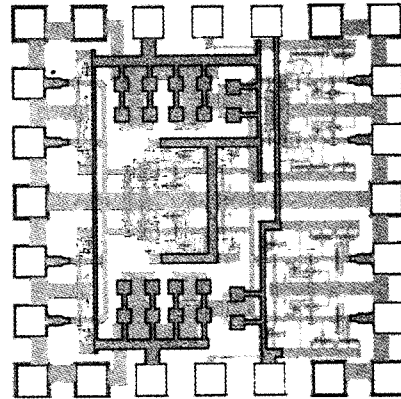


그림 13. 양방향 송수신회로의 칩 사진.

광 PCB 기반 광 연결 구조와 부품

작 모드와 O/E 동작 모드에서의 소신호 주파수 특성을 제시하였다^[23, 24]. 2.2~2.4GHz 대역폭의 주파수 특성으로부터 2.5Gb/s에서 우수한 특성으로 동작한다는 것을 확인할 수 있다.

6. 수동 정렬의 조립식 방식을 이용한 광 연결 platform

VCSEL/PD, 수직 접속용 커넥터, 광 PCB의 광층 사이에서 광빔의 3dB 비정렬 허용도는 대략 $\pm 10\sim 20\mu\text{m}$ 범위에 있다^[25]. 광부품을 광 PCB 상에서 이 범위 안의 정밀도를 갖고 패키징 할 수 있는 방법이 필요하다. 현재로서 가장 이상적인 방식은 전자부품처럼 수동조립으로 PCB 상에 패키징하는 방법일 것이다. 본 연구실에서는 수동(passive) 정렬의 조립 방식을 이용해 광 PCB에 광부품을 조립하는 구조를 제안하였다^[23, 26]. 광섬유를 정밀하게 위치시키는 구조물로, 그림 15와 같이, 상용 MT패를 이용하였으며, 각 광부품들에 guide pin hole을 형성하여 각각의 광부품들 간의 수동 광정렬이 가능한 구조로 제작되었다. Guide pin 삽입에 의한 광빔의 정렬 후, 전기적 접촉 부분에서 발생하는 비정렬은 그림 15와 같이 전극 위에 있는 솔더 범프의 reflow 과정에서 액체금속이 비스듬히 변형되어 비정렬 상태가 흡수되게 하였다.

그림 16은 광 PCB 상에 수동 정렬 조립기술을 기반으로 패키징된 광 연결 시스템의 platform 사진이다. 광송수신(Tx/Rx) 모듈은 $4\text{ch}\times 10\text{Gb/s}$ 제작되었고, 코어 $100\mu\text{m}$ 광섬유가 90° -bent fiber 커넥터와 광 PCB의 광배선으로 사용되었다. 이 시스템으로 $5\text{Gb/s}\times$ 채널의 광링크 기능을 성공적으로 시연하였으며, 그림 17에서 BER(bit error rate)와 5Gb/s eye diagram을 보여 주고 있다.

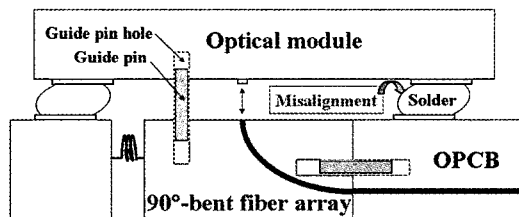


그림 15. 비정렬 흡수 솔더 정렬 방식의 광 PCB 광 연결 시스템 계략도.

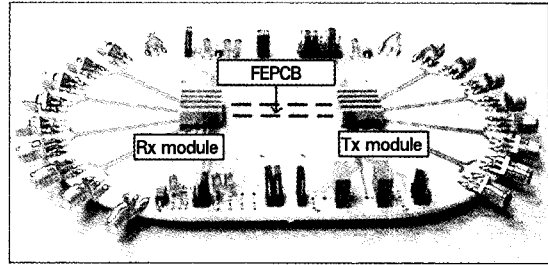


그림 16. $4\text{ch}\times 10\text{Gb/s}$ 광송수신 모듈, 90° -bent fiber 커넥터로 수동정렬 조립 방법으로 패키징된 광 연결 platform^[23].

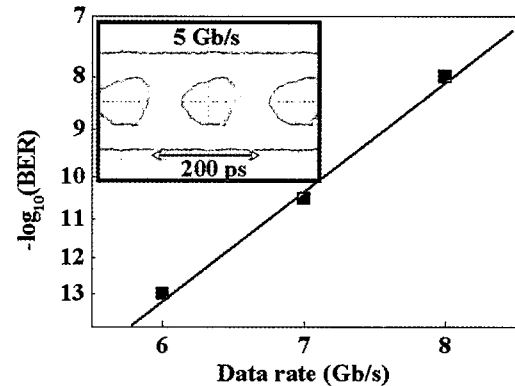


그림 17. 수동 정렬 패키징으로 제작된 platform의 BER 특성과 5Gb/s 링크에서 eye diagram^[23, 26].

7. 결론

본 고에서 광 PCB의 종류, 광 연결 미세광학 부품, E/O와 O/E변환용 송수신회로, 수동 광정렬 조립 방법으로 패키징된 광 연결 platform에 대해 대하여 ICU의 결과를 중심으로 정리하였다. 광섬유를 이용한 FEPCB와 폴리머 waveguide를 이용한 WEPCB의 구조와 특성을 비교하였으며, 미세 광 연결 부품으로 45° -ended rod, 45° -ended block, 90° -bent fiber block들의 특성을 살펴보았다. Si-CMOS를 이용한 송수신회로의 설계 요소를 제시하였으며, 소모 전력과 칩 면적을 최소화하기 위한 양방향 송수신회로를 제안하였다. 이러한 이들 부품의 구조들은 대부분 새로이 시도된 것들이며, 광 PCB 시스템 실현에 필요한 핵심적인 요소기술을 부각시켜주고 있다. 광 PCB 상에 수동정렬 방식으로 조립된 platform으로 광링크 기능을 최초로 시연함으로써 광 PCB 기반 시스템을 대량생산할 수 있는 가능성도 제시하였다. 성숙된 전자부품/PCB 기술이 광부품 기술과 융화함으로써 광 PCB 시스템 기술이 급진전될 것으로 기대한다.

참고문헌

- [1] David A. B. Miller, "Physical reasons for optical interconnection," *Int. J. Optoelectronics*, vol. 11, pp. 155-168, 1997.
- [2] A. F. J. Levi, "Optical interconnections in systems," *Proceedings of the IEEE*, pp. 750-757, 2000.
- [3] 조부희, 이태우, 박호훈, "광 PCB 기술 개요," KPCA(Korea Printed Circuit Association) 발간, 2005.
- [4] B. Wittmann, M. Johnck, A. Neyer, F. Mederer, R. King, and R. Michalzik, "POF-based Interconnects for intracomputer applications," *IEEE J. of Selected Topics in Quantum Electronics*, vol. 5, pp. 1243-1248, 1999.
- [5] M. Gruber, R. Kerrensfercher, and J. Jahns, "Planar-integrated free-space optical fan-out module for MT-connected fiber ribbons," *IEEE J. of Lightwave Tech.*, vol. 22, no. 9, pp. 2218-2222, 2004.
- [6] M. Chateaufneuf, M. B. Venditti, E. Laprise, J. Faucher, K. Razavi, F. Thomas-Dupuis, A. G. Kirk, D. V. Plant, T. Yamamoto, J. A. Trezza, W. Luo "Design, implementation, and characterization of a 2D bi-directional free-space optical link," in *Optics in Computing, Proc. SPIE*, vol. 4089, pp. 530-538, 2000.
- [7] H. S. Cho, H. S. Cho, K. -M. Chu, S. Kang, S. H. Hwang, B. S. Rho, W. H. Kim, J. -S. Kim, J. -J. Kim, and H. -H. Park, "Compact packaging of optical and electronic components for on-board optical interconnects," *IEEE Trans. on Advanced Packaging*, vol. 28, no. 1, pp. 114-120, 2005.
- [8] K. -M. Chu, J. -S. Lee, H. S. Cho, H. -H. Park, and D. Y. Jeon, "A fluxless flip chip bonding for VCSEL arrays using silver coated indium solder bumps," *IEEE Trans. on Electronics Packaging Manufacturing*, vol. 27, no. 4, pp. 246-253, 2004.
- [9] K. -M. Chu, J. -H. Choi, J. -S. Lee, H. S. Cho, S. -O. Park, H. -H. Park, and D. Y. Jeon, "Optoelectronic and microwave characteristics of silver coated indium bump for low temperature flip-chip applications," *IEE Electron. Lett.*, vol. 40, no. 23, pp. 1508-1509, 2004.
- [10] Y. Ishii, Tsuyoshi, Hayashi, and H. Takahara, "Demonstration of on-PCB optical interconnection using surface-mount package and polymer waveguide," *Electronic Comp. and Tech. Conf.*, pp. 1147-1152, 2003.
- [11] B. S. Rho, H. S. Cho, S. Kang, H. -H. Park, S. -W. Ha, and B. H. Rhee, "Low-crosstalk and high efficiency optical interconnection using 45°-ended connection rods," *IEE Electron. Lett.*, vol. 40, no. 12, pp. 730-731, 2004.
- [12] B. S. Rho, H. S. Cho, S. Kang, H. -H. Park, S. -W. Ha, and B. -H. Lee, "PCB-compatible optical interconnection using 45°-ended connection rods and via-holed waveguides," *IEEE J. of Lightwave Tech.*, vol. 22, no. 9, pp. 2128-2134, 2004.
- [13] H. S. Cho, S. Kang, B. S. Rho, H. -H. Park, K. -U. Shin, S. -W. Ha, B. -H. Rhee, D. -S. Kim, S. T. Jung, and T. Kim, "Optical interconnection using fiber-embedded boards and connection blocks fabricated by micro-grooving technique for fiber insertion," *J. of Micromechanics and Microengineering*, vol. 14, pp. 1181-1184, 2004.
- [14] M. H. Cho, S. H. Hwang, H. S. Cho, and H. -H. Park, "High-coupling-efficiency optical interconnection using a 90°-bent fiber array connector in optical printed circuit boards," *IEEE Photon. Technol. Lett.*, vol. 17, no. 3, pp. 690-692, 2005.
- [15] E. Griese, "A High-Performance Hybrid Electrical-Optical Interconnection Technology for High-Speed Electronic Systems," *IEEE Trans. on Advanced Packaging*, vol. 24, no. 3, pp. 373-383, 2001.
- [16] S. -Y. Cho, M. A. Brooke, N. M. Jokerst, "Optical Interconnections on Electrical Boards Using Embedded Active Optoelectronic Components," *IEEE J. of Selected Topics in Quantum Electronics*, vol. 9, no. 2, pp. 465-476, 2003.
- [17] G. De Pestel, A. Ambrosy, Q. Tan, M. Vrana, F. Migom, H. Richter, J. Vandewege, P. Vetter, "Multichannel optical modules compatible with the fiber-in-board technology," *IEEE Trans. on Comp. Pack. & Manufact. Tech.*, vol. 19, no. 1, pp. 116-123, 1996.
- [18] H. S. Cho, S. Kang, B. S. Rho, H. -H. Park, K. -U. Shin, S. -W. Ha, B. -H. Rhee, D. -S. Kim, S. T. Jung, and T. Kim, "Fabrication of fiber-embedded boards using grooving technique for optical interconnection application," *SPIE Optical Engineering*, vol. 43, no. 12, pp. 3083-3088, 2004.
- [19] R. T. Chen, "Fully embedded board-level guided-wave optoelectronic interconnects," *Proc. of IEEE*, vol. 88, pp. 780-793, 2000.
- [20] W. -S. Kim, J. -H. Lee, S. -Y. Shin, B. -S. Bae, and Y. -C. Kim, "Fabrication of ridge waveguides by UV embossing and stamping of Sol-Gel hybrid materials," *IEEE Photon. Tech. Lett.*, vol. 16, no. 8, pp. 1888-1890, 2004.
- [21] L. Eldada, C. Xu, K. M. T. Stengel, L. W. Shacklette, and J. T. Yardley, "Laser-fabricated low-loss single-mode raised-rib waveguiding devices polymers," *IEEE J. of Lightwave Technology*, vol. 14, no. 7, pp. 1704-1713, 1996.
- [22] H. S. Cho, M. H. Cho, B. -S. Rho, S. H. Hwang, H. -H. Park, "Passive optical components for chip-on-board type optical interconnection," *SPIE Photonic West, San Jose, U.S.A.*, vol. 5731, Jan. 2005.
- [23] Information and Communications University, Optical Interconnection & Switching Lab, 2004 Annual Report.
- [24] S. Kang, T. W. Lee, H. -H. Park and D. A. Plant, "A novel bidirectional CMOS transceiver for chip-to-chip optical Interconnect," in preparation for publication.
- [25] H. S. Cho, W. H. Kim, and H. -H. Park, "A simple method for calculating coupling efficiency in optical interconnection system involving various misalignment parameters," *Optics and Lasers in Engineering*, vol. 42, pp. 503-509, 004.
- [26] S. H. Hwang, M. H. Cho, S. Kang, H. -H. Park, H. S. Cho, S. -H. Kim, K. -U. Shin, and S. -W. Ha, "Alignment-freely assembled optical interconnection system based on optical printed circuit board," in preparation for publication.

광 PCB 기반 광 연결 구조와 부품

약 력



박훈

1982-1985 : KAIST, Ph.D.
1986-1987 : Stanford University, Post-Doctoral Scholar
1987-1997 : ETRI, 선임/책임연구원
1997-현재 : ICU 교수



조무희

1994-1999 : 단국대학교, Ph.D.
2000-2003 : Zenphotonics Co., 차장
2003-현재 : ICU, 연구교수



이태우

1989-1992 : 영국 Sheffield Univ., Ph.D.
1992-1994 : Sheffield Univ., Post-Doctoral Scholar
1994-2000 : ETRI 선임연구원
2000-2003 : Venture Company
2003-현재 : ICU, 연구교수



조한서

1993-1999 : KAIST, Ph.D.
1999-2000 : KAERI, Post-Doctoral Scholar
2000-2001 : Johns Hopkins Univ. Research staff
2001-2004 : ICU, 연구교수
2004-현재 : 삼성전기, 책임연구원



노병섭

1994-2000 : KAIST, Ph.D
2000-2001 : KAIST, Post-Doctoral Scholar
2001-2003 : ICU, 연구교수
2003-현재 : 한국광기술원, 선임연구원
E-mail : kalparho@kopti.re.kr