

논문 2005-42TC-7-8

CPW 임피던스 변환회로를 이용한 광대역 마이크로파 SPDT 스위치

(Broadband Microwave SPDT Switch Using CPW Impedance Transform Network)

이 강 호*, 박 형 무**, 이 진 구**, 구 경 현*

(Kang Ho Lee, Hyung Moo Park, Jin Koo Rhee, and Kyung Heon Koo)

요 약

본 논문에서는 마이크로파 SPDT 스위치를 GaAs pHEMT 공정을 이용하여 설계 및 제작하였다. 광대역 스위치 설계를 위하여 CPW로 구현한 임피던스 변환회로를 삽입하여 온-저항과 오프-커패시턴스를 줄임으로서 낮은 삽입손실과 높은 격리도를 갖는 구조를 구현하였다. 변환회로를 구성하는 전송선로의 소자 개수와 병렬로 삽입되는 FET의 개수는 시뮬레이션을 통해 최적의 값으로 설계하였다. 설계된 스위치의 측정 결과 53~61 GHz 대역에서 2.6 dB 이하의 삽입손실과 24 dB 이상의 격리도를 얻었다.

Abstract

This paper describes the design of a high performance microwave single pole double throw (SPDT) monolithic microwave integrated circuit switch using GaAs pHEMT process. The switch design proposes a novel coplanar waveguide (CPW) impedance transform network which results in the low insertion loss and high isolation by compensating for the FET parasitics to get the low on-resistance and low off-capacitance. The proposed switch has the measured isolation of better than 24 dB and insertion loss of less than 2.6 dB from 53 to 61 GHz. The chip is fabricated with the size of 2.2 mm × 1.6 mm.

Keywords: SPDT, CPW, pHEMT, switch, MMIC.

I. 서 론

마이크로파 및 밀리미터파 스위치는 통신, 레이다, 상업용 및 군사용 마이크로파 시스템에서 신호의 스위칭 역할을 하며 무선 시스템에서 중요한 필수 소자이다. 스위치는 전체 시스템의 특성을 위해 기본적으로 저손실, 고격리도, 광대역 특성이 요구된다. 밀리미터파 대역에서 PIN 다이오드 스위치들도 비교적 좋은 결과들이 발표되고 있지만^[1], 전력소비와 시스템의 집적도 능력 면에서 FET(HEMT) 스위치를 선호하는 경향이 크

다^[2].

20GHz 이하의 주파수 대역에서는 기본적인 직/병렬 FET스위치 구조가 좋은 특성들을 발표하면서 연구되고 있지만^{[3][4]}, 동작주파수가 증가할수록 직렬과 병렬 FET의 삽입손실과 격리도에 대한 trade-off로 인해 삽입손실의 증가 없이는 격리도를 높일 수 없는 문제점이 있다. 따라서 밀리미터파 대역에서는 그림1에서 보듯이 대역폭을 증가시키기 위해 병렬 FET와 적절한 길이의 전송선로를 삽입한 분배구조 형태의 스위치가 좋은 특성을 나타내고 있다^{[5]-[9]}. 송수신단에 각각 2개의 병렬 FET와 기생성분을 보상하기 위해 공진회로를 이용한 분배구조 형태의 SPDT 스위치는 좋은 특성을 나타내지만^{[6][7]} 비교적 큰 면적을 차지하고 병렬 FET에 연결된 전송선로(L_D)의 영향으로 인해 특성이 악화

* 정회원, 인천대학교 전자공학과
(Dept. of Electronics Eng., University of Incheon)

** 정회원, 동국대학교 전자공학과
(Dept. of Electronics Eng., Dongguk University)
접수일자: 2005년3월4일, 수정완료일: 2005년7월11일

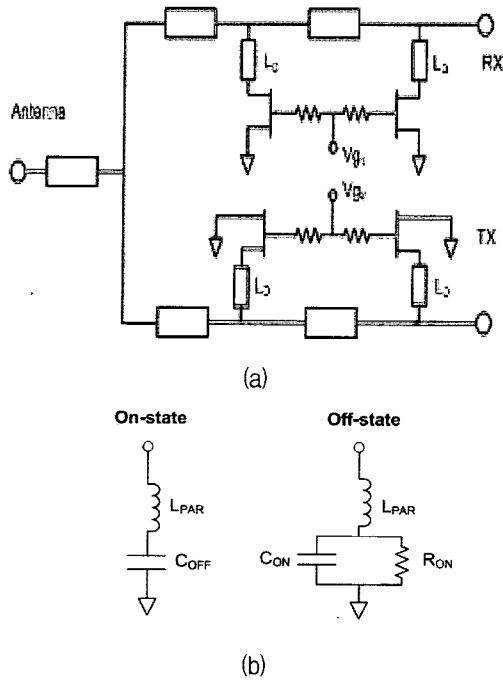


그림 1. (a) 병렬FET 스위치 회로도 (b) FET의 온/오프 상태의 등가회로도
 Fig. 1. (a) Circuit diagram of the FET shunt switch (b) equivalent circuit for the on/off-state of FET (HEMT).

되는 문제점을 갖고 있다. 본 논문에서는 기존의 공진회로 대신 CPW 임피던스 변환 회로를 사용하여 주파수에 따른 FET의 기생성분을 보상하고 입출력 신호의 매칭을 원활하게 할 수 있는 구조를 제안하였다. 또한 설계된 스위치의 변환회로의 구조와 병렬 FET의 개수에 따른 스위치특성을 시뮬레이션을 통해 분석하여 최적의 구조 및 특성을 갖도록 설계하고자 하였다.

II. MMIC 공정 및 소자 모델링

본 논문에서는 게이트 길이는 $70\mu\text{m} \times 2$ finger ($140\mu\text{m}$)이고, 106 GHz 의 전류이득 차단주파수(f_t)와 160 GHz 의 최대공진 주파수(f_{max})를 갖는 동국대학교 민트에서 개발된 $0.1\mu\text{m}$ GaAs pHEMT 능동소자를 사용하였다. 수동소자는 $30.5\text{ ohm}/\square$ 의 값을 갖는 thin film 저항, $0.45\sim 0.53\text{ fF}/\mu\text{m}^2$ 의 값을 갖는 MIM 커패시터, $35, 50, 70\text{ ohm}$ 의 특성임피던스를 갖는 CPW 전송선로들을 이용할 수 있다. 그림 2에서는 pHEMT소자의 DC-IV 와 전달컨덕턴스 특성을 시뮬레이션과 측정결과를 비교해서 나타내었다. 측정결과 핀치 오프 전압은 -1.5V , 포화전류는 53 mA , 최대 전달컨덕턴스는 370

mS/mm의 값을 나타낸다.

III. 광대역 마이크로파 스위치 설계

기본적인 병렬 FET SPDT 스위치의 동작은 한쪽 경로에 있는 FET의 바이어스가 핀치오프 일때(FET off-state) 스위치는 온(on)이 되어 신호를 전송하고 다른 경로의 FET 게이트는 바이어스를 0V (FET on-state)로 제어하여 스위치가 오프(off)가 되어 신호를 차단하게 된다. 그림3(a)은 FET가 온/오프(on/off) 상태일 때 드레인으로 들여다 본 임피던스의 시뮬레이션 결과를 나타낸다. 그림3(b)는 설계시 FET의 바이어

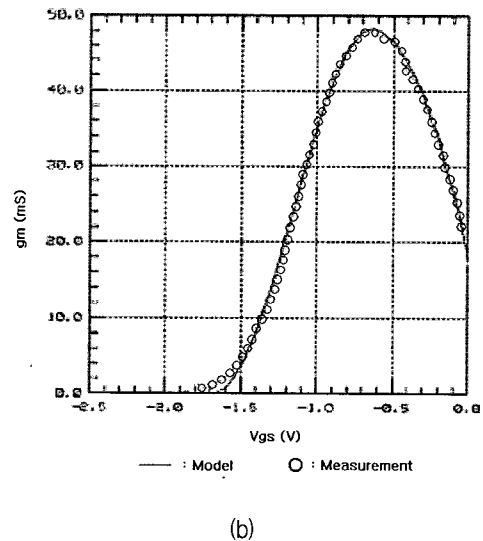
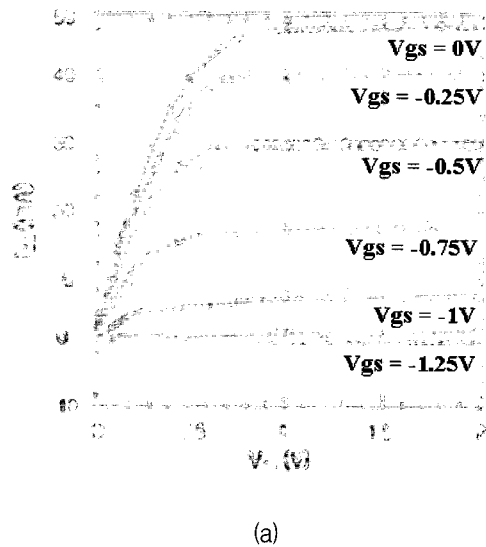


그림 2. 사용된 GaAs PHEMT의 특성 (a) I_{ds} vs. V_{ds} (b) g_m vs. V_{gs}
 Fig. 2. Characteristics of $0.1\mu\text{m}$ GaAs pHEMT (a) I_{ds} vs. V_{ds} (b) g_m vs. V_{gs} .

스를 결정하기 위한 시뮬레이션을 나타낸다. 그림3에서 보듯이 중심주파수 60GHz에서 기생성분의 영향으로 인해 단락/개방(short/open) 회로에서 벗어나 낮은 온-저항과 높은 오프-저항을 유지하지 못함으로써 스위치의 특성을 저하시키게 된다. 공진회로를 이용한 구조에서는 오프(off)일 때 커패시턴스를 보상할 수는 있지만 온(on)인 경우 임피던스를 동시에 작게 할 수 없는 문제점이 있다. 따라서 본 논문에서는 임피던스 변환회로를 사용하여 기생성분을 제거하고 낮은 온-저항과 높은 오프-저항을 유지하여 스위치 특성을 개선하고자 하였다.

그림 4(a)는 2개 및 3개의 CPW소자로 구성된 변환 회로를 나타내고 그림 4(b)는 3개의 CPW소자로 구성된 변환회로에 의해 온/오프(on/off)상태의 임피던스(point A)가 단락/개방(short/open) 회로 (point A')가 가까이 이동

된 것을 나타낸다.

그림 4(c)는 2개와 3개의 CPW로 구성된 변환회로를 사용한 스위치의 삽입손실과 격리도 특성을 나타내고 있다. 결과에서 보듯이 3개의 전송선로로 변환회로를 구성하였을 경우 삽입손실이 다소 증가하였으나, 격리도면에서 현저히 개선됨을 알 수 있다. 4개 이상의 구조에서

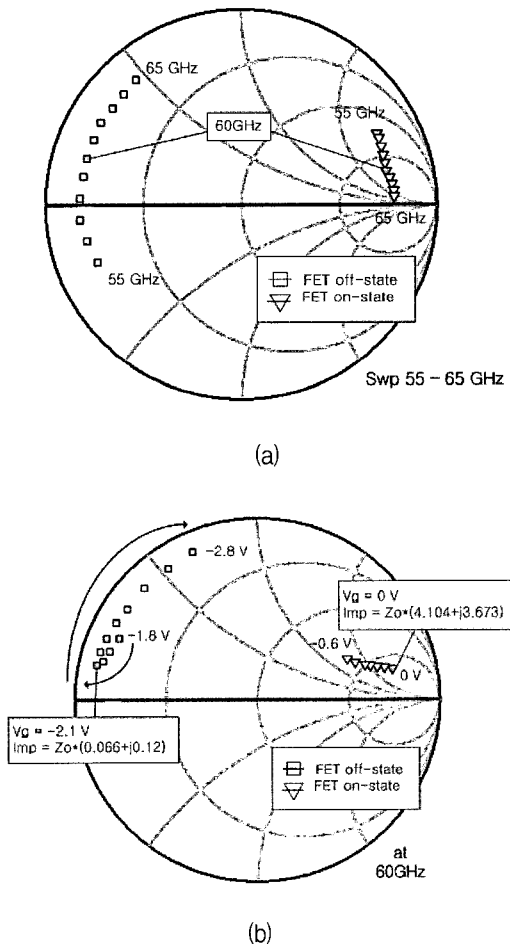


그림 3. (a) 대신호 모델을 이용한 온/오프 상태의 FET 드레인 임피던스 (55GHz~65GHz) (b) 바이어스에 따른 FET 온/오프 상태의 임피던스 (60GHz)
 Fig. 3. (a) Drain impedance of the on ($V_g = 0\text{ V}$) and off ($V_g = -2.1\text{ V}$) state from 55 GHz to 65 GHz (b) drain impedance of the on and off-state for control voltage at 60 GHz.

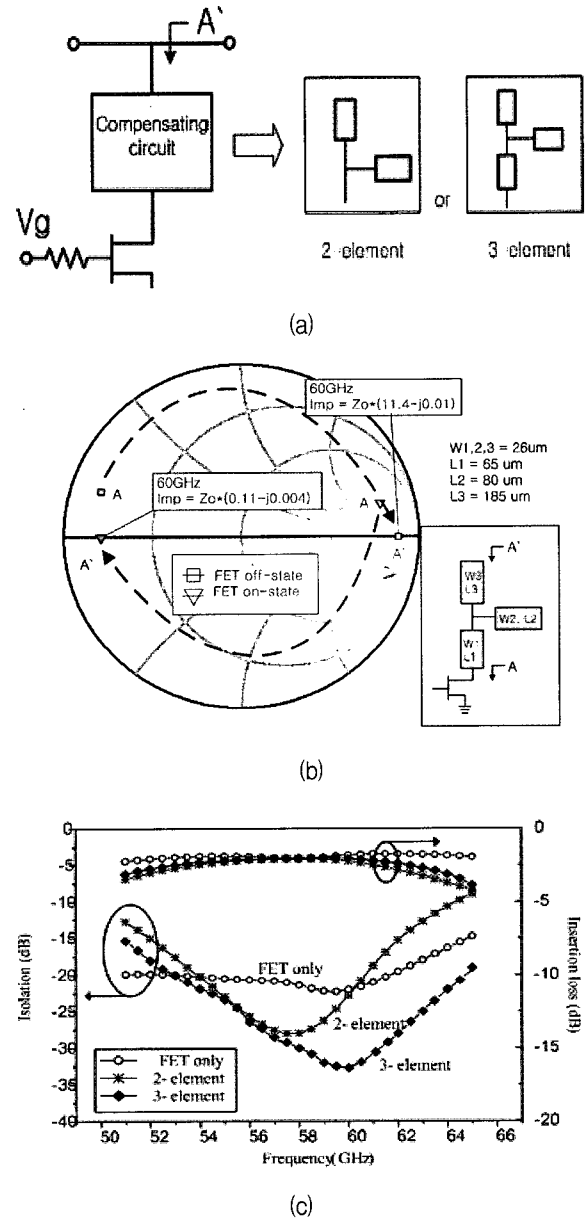
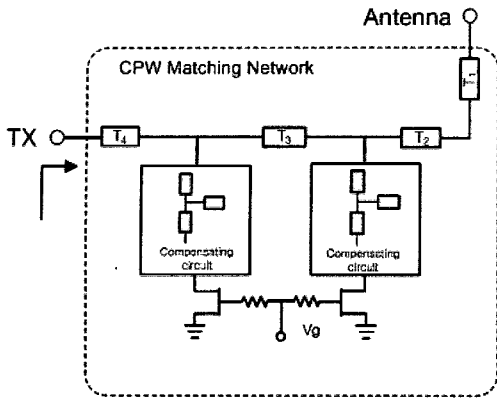
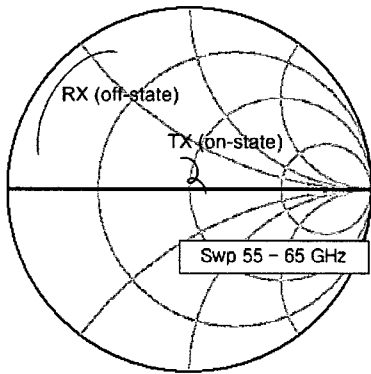


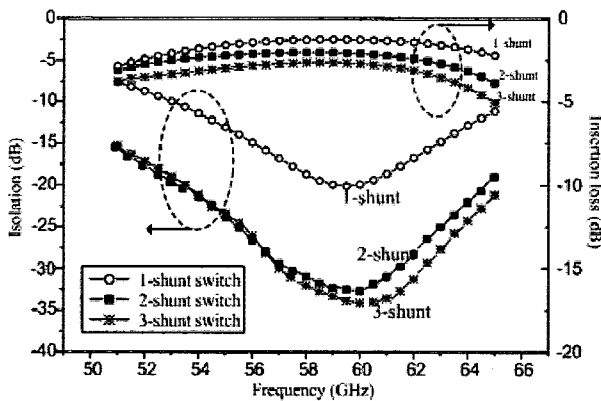
그림 4. (a) CPW 임피던스 변환회로 (b) 3소자 변환회로에 의해 이동된 FET 드레인 임피던스(60 GHz) (c) 변환회로의 소자수에 따른 삽입손실과 격리도
 Fig. 4. (a) CPW impedance transform network (b) changing of drain impedance by 3-element transform network (point A \rightarrow A') (c) isolation and insertion loss of FET only, 2 and 3-element CPW impedance transform network.



(a)



(b)



(c)

그림 5. (a) CPW 임피던스 매칭 회로 (b) 입출력 반사 계수 (c) 병렬 FET의 개수에 따른 삽입손실과 격리도 특성

Fig. 5. (a) CPW impedance matching network (b) impedance of TX (on-state) and RX (off-state) (c) isolation and insertion loss of 1, 2 and 3-shunt FET switch.

는 비교적 큰 면적을 차지하나 특성의 개선이 없음을 확인하여 3개의 CPW로 구성된 변환회로를 사용하여 스위치를 제작하였다. 그림 5(a)는 설계된 SPDT 스위치의 회로도를 나타내고, 그림 5(b)는 설계된 스위치의

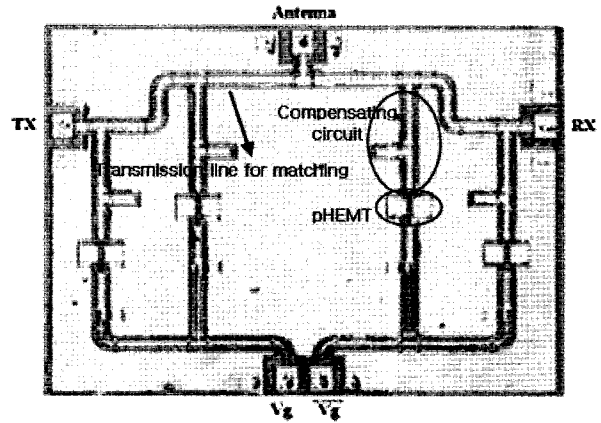


그림 6. 제작된 MMIC SPDT 스위치의 사진
Fig. 6. Photograph of the fabricated MMIC SPDT switch.

입출력 반사계수를 나타낸다. 전송선로(T1~T4)를 삽입하여 신호의 매칭이 개선되었음을 알 수 있다. 그림 5(c)는 송수신단 각각의 병렬 FET의 개수에 따른 스위치 특성을 비교한 시뮬레이션 결과를 나타낸다. 3개 이상의 병렬 FET스위치의 특성에서 보듯이 격리도는 다소 개선되나, 삽입손실이 3dB 이상 증가하여 기본적인 스위치 동작에서 벗어남을 알 수 있다. 따라서 본 설계에서는 시뮬레이션을 통해 3개의 CPW로 구성된 변환회로를 삽입한 2개의 병렬 FET와 신호의 매칭을 위해 전송선로를 사용한 최적의 구조를 갖게 되었다.

IV. 측 정

그림 6은 그림 5의 회로도에서 나타낸 pHEMT, 기생 성분을 제거하고 낮은 온-저항과 높은 오프-저항을 유지하기 위한 보상회로와 매칭을 위한 전송선로로 구성된 스위치의 제작된 사진으로 칩 면적은 2.2mm × 1.6mm 이다. 제작된 스위치는 8510 Vector Network Analyzer를 사용하여 On-wafer 측정 방법으로 소신호를 측정하였고, E4407B Spectrum Analyzer와 83557A 신호발생기를 사용하여 대신호 특성을 측정하였다. 그림 7은 제작된 스위치의 삽입손실과 격리도를 나타내고, 그림 8은 대신호 특성을, 그림 9는 입출력 반사계수를 나타낸다.

측정 결과 53 GHz~61 GHz 대역에서 2.6 dB 이하의 삽입손실과 24 dB 이상의 격리도를 얻었고 10 dBm 이상의 P1dB 점을 확인할 수가 있다. 입출력 반사계수 또한 55 GHz~63 GHz에서 10 dB 이상의 반사손실을 얻었다.

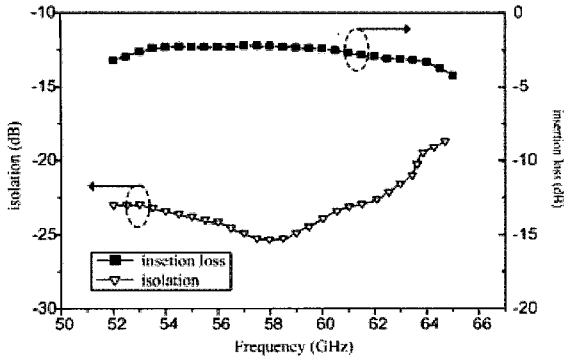


그림 7. 제작된 스위치의 삽입손실과 격리도
Fig. 7. Isolation and insertion loss of the switch.

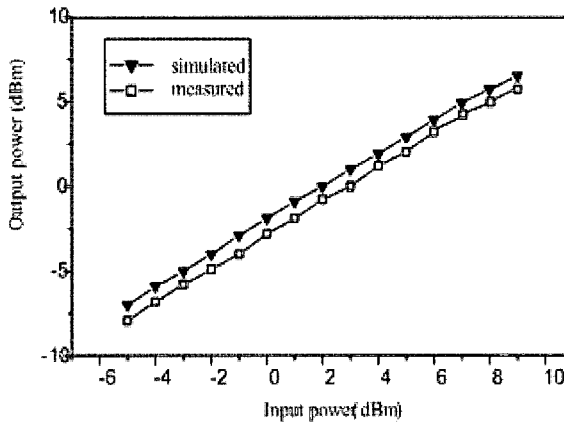


그림 8. 제작된 스위치의 대신호 특성
Fig. 8. Power characteristics of the switch.

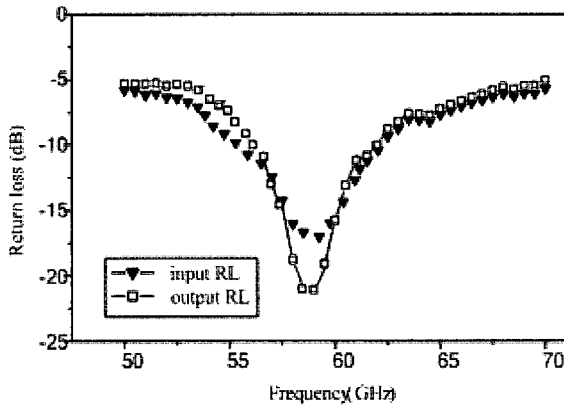


그림 9. 제작된 스위치의 반사계수
Fig. 9. Input and output return loss of the switch.

V. 결 론

본 논문에서는 마이크로파 대역에서 저손실과 고격리도 특성을 갖기 위해 임피던스 변환회로를 이용한 SPDT 스위치를 설계 및 제작하였다. 제작을 위해 동국대학교 민트에서 개발된 0.1um pHEMT와 CPW를 포함

한 수동소자를 사용하였다. 임피던스 변환회로를 사용하여 FET의 기생성분을 보상하고 신호의 매칭을 위한 전송선로를 삽입함으로써 스위치 특성을 개선시킬 수가 있었다. 제작된 스위치 측정결과, 2.6 dB이하의 삽입손실과 24dB 이상의 격리도를 얻었고, 8GHz 이상의 대역폭에서 10dB 이상의 반사계수를 보였다. 설계된 스위치는 밀리미터파 대역에서 저손실, 고격리도 및 광대역 특성을 나타내었으며, 60GHz 무선 랜 등 다양한 통신 시스템에 응용 될 수 있을 것으로 사료된다.

참 고 문 헌

- [1] M. Case, M. Matloubian, H. C. Sun, D. Choudhury, and C. Ngo, "High-performance W-band GaAs PIN diode single-pole triple-throw switch CPW MMIC," IEEE MTT-S Dig., vol.2, pp. 1047-1050, June 1997.
- [2] S. G. Houng, T. Tsukii, and M. J. Schindler, "60-70 dB isolation 2-19GHz MMIC switches," Gallium Arsenide Integrated Circuit Symp. Dig., pp. 173-176, 1989.
- [3] N. Imai, A. Minakawa, and H. Okazaki, "Novel high isolation FET switches," IEEE Trans. Microwave Theory Tech., vol. 44, pp. 685-691, May 1996.
- [4] J. A. Eisenberg, T. B. Chamberlain, and L. R. Sloan, "High isolation 1-20GHz MMIC switches with on-chip drivers," IEEE Microwave and Millimeter-Wave Monolithic Circuit Symp. Dig., pp. 41-45, June 1989.
- [5] T. Shimura, Y. Mimino, K. Kakamura, Y. Aoki, and S. Kuroda, "High isolation V-band SPDT switch MMIC for high power use," IEEE MTT-S Dig., pp.254-248, June 2001.
- [6] G. L. Lan, D. L. Dunn, J. C. Chen, C. K. Pao, and D.C. Wang, "A high performance V band monolithic FET transmit-receive switch," IEEE Microwave and Millimeter wave Monolithic Circuits Symp. Dig., pp. 99-101, June 1988.
- [7] M. Madihian, L. Desclos, K. Maruhashi, K. Onda, and M. Kuzuhara, "A sub-nanosecond resonant-type monolithic T/R switch for millimeter-wave systems applications," IEEE Trans. Microwave Theory Tech., vol.46, pp. 1016-1019, July 1998.
- [8] Y. Tsukahara, T. Katoch, Y. Notani, T. Ishida, T. Ishikawa, M. Komaru, and Y. Matsuda, "Millimeter-wave MMIC switches with pHEMT cells reduced parasitic inductance," IEEE MTT-S Dig., pp.1295-1298, 2003.

- [9] K. Y. Lin, Y. J. Wang, D. C. Niu and H. Wang, "Millimeter-wave MMIC single-pole double-throw passive HEMT switches using impedance transformation networks," IEEE Trans. Microwave Theory Tech., vol. 51, pp. 1076-1085, April 2003.

 저 자 소 개



이 강 호(정회원)
 2004년 인천대학교
 전자공학과 학사,
 2005년 현재 인천대학교
 전자공학과 석사과정
 <주관심분야 : RFIC, MMIC 설
 계>



이 진 구(정회원)
 1969년 국립항공대학교
 전자공학과 학사,
 1975년 서울대학교
 전자공학과 석사,
 1982년 Oregon State Univ.
 전기공학과 박사,
 1985년 Cray Research Scientist,
 1985년 Microwave Semiconductors, USA,
 Senior Engineer,
 1995년~현재 한국 전자과학기술 이사,
 2005년~현재 대한전자공학회 회장,
 1985년~현재 동국대학교 전자공학과 교수,
 1999년~현재 밀리미터파 신기술 연구센터 소장
 <주관심분야 : MMIC 설계, 소자 모델링>



박 형 무(정회원)
 1978년 서울대학교
 전자공학과 학사,
 1980년 한국과학기술원
 전자공학과 석사,
 1984년 한국과학기술원
 전자공학과 박사,
 1999년~현재 동국대학교 전자공학과 교수
 <주관심분야 : MMIC 설계, 소자 모델링>



구 경 현(정회원)
 1981년 서울대학교 전자공학과
 학사,
 1983년 서울대학교 전자공학과
 석사,
 1991년 서울대학교 전자공학과
 박사,
 1999년~2000년 UC San Diego 방문학자,
 2001년~2002년 대한전자공학회 마이크로파 및
 전파연구회 위원장,
 2003년~현재 대한전자공학회 이사,
 통신소사이어티 부회장,
 1987년~현재 인천대학교 전자공학과 교수
 <주관심분야 : 마이크로파 회로 및 모듈 설계, 전
 력증폭기 선형화, 무선랜 시스템>