

차세대 시스템모듈을 위한 세라믹 기술개발 동향

글 _ 김종희 || 요업기술원
kjh9150@kicet.re.kr

현존하는 여러 가지 복잡한 통신망과 통신기기들은 2010년 이후의 유비쿼터스 환경 하에서는 단일 통신망화 되고 휴대 단말화되어 언제, 어디서나, 끊김 없는 정보교환이 가능한 사회에서 생활하게 될 것이다. 유비쿼터스 환경에서의 통신망은 여러 가지 system이 융복합화된 수백 Mbps 이상 쾌속의 전송속도와 대용량의 전송량이 가능하게 되어, 통신, 방송 및 internet이 동시에 이루어지는 broad band의 multimedia 서비스망으로 발전하게 될 것이다. 또한 단말기기도 현재의 휴대단말기 기능인 전화, 카메라, MP3, 건강기기, DMB 이외에 internet까지 가능하여 항상 컴퓨팅이 가능한 환경이 되어야 한다. 이를 위해서 휴대기기에 컴퓨터기능을 추가하기 위한 virtual keyboard, 휴대에 간편하고 신체에 부착도 가능한 flexible display 등에 대한 연구 개발도 활발하게 진행되고 있다. 이러한 digital 기능을 융복화(digital convergence)하는 통신망과 휴대 통신기기의 개발에는 단위체적당의 부품 실장밀도의 괄목할 증가가 요구되고 있다. 현재의 최대 부품 실장밀도는 단위면적당(cm^2) 50개 이하에 머물고 있으나 상기된 유비쿼터스 환경이 실현되기 위해서는 $5,000 \text{ 개}/\text{cm}^2$ 이상이 되어야 하는 것으로 알려져 있다.¹⁾ 이러한 초고집적회로를 실현하기 위해서는 능동 및 수동부품을 하나의 패키지로써 동시에 복합화하는 새로운 개념이 미국 및 일본 등지에서 System on Package (SoP)²⁾ 또는 System in Package(SiP)라는 새로운 용어로 불리우며 활발히 전개되고 있다. 특히 지금까지 각각 단일 모듈로 제작되었던 RF, 디지털, Opto 및 센서모듈들이 하나의 패키지내에 포함시키는 방법만이 상기된 초고

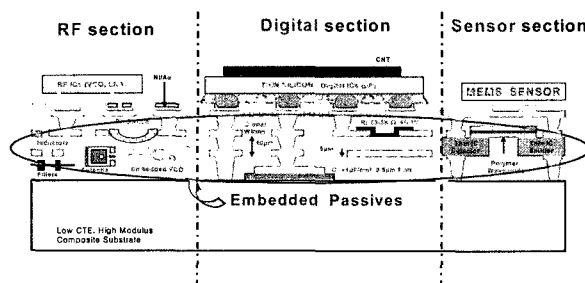


Fig. 1. System on package의 개념도²⁾

집적도 실현을 가능하게 할 것으로 보고 있다(Fig. 1). 이를 실현하기 위해서는 모든 회로의 특성을 만족시킬 수 있는 Embedded 기판소재가 필요하며 이에 맞는 새로운 세라믹 소재와 공정기술의 개발이 요구되는 시점이다.

1. 차세대 시스템모듈 개발에서 세라믹 소재의 중요성

1990년대 중후반의 1~2세대 휴대전화는 900 MHz ~ 1.2 GHz의 주파수 대역을 사용하여 왔으나 최근의 3세대 이상의 휴대전화는 2 GHz 이상의 주파수 대역을 사용하고 있으며, Wireless LAN 등 network 관련 기기와 자동차 관련 부품의 사용주파수는 더욱 높아져 S band(2~4 GHz)를 넘어 Ka band 이상의 초고주파 대역을 사용주파수로 하고 있다. 또한 2010년 이후의 유비쿼터스 환경에서는 통일된 IP를 가지는 초고속 광대역 통신망이 실현되어 단순한 음성, 문자 및 영상뿐만이 아닌 고품질의 비디오 streaming이 가능하게 될 것이다. 이렇게 고주파수

의 대역에서 대용량의 multimedia 정보를 높은 품질과 고속으로 서비스하기 위해서는 높은 전송속도(transmission speed)와 낮은 전송손실(transmission loss)이 요구되며 이를 실현할 수 있는 기판소재가 필요하게 된다.

이와 같이 향후 기판소재의 특성을 결정짓는데 중요한 요소가 되는 전송속도와 손실이 소재특성과 어떠한 관계를 가지는지 간단하게 고찰을 해보기로 하자. 먼저 전송속도와 전송손실을 나타내는 식은 아래와 같이 표시할 수 있다.

$$\text{Transmission Speed} = K \times (C / \sqrt{\epsilon}) \quad (1)$$

$$\text{Transmission loss} = K \times (\text{Frequency} / C) \times \tan \delta \sqrt{\epsilon} \quad (2)$$

전송속도는 유전상수의 제곱근에 반비례하는 것을 알 수 있으며, 이때 전송속도를 높이기 위해서는 가능한 한 유전상수가 낮은 기판소재가 요구되며, 전송손실은 주파수, Loss tangent($\tan\delta$) 및 유전상수의 제곱근에 비례한다. 그러므로 고주파영역에서 전송손실을 낮추기 위해서는 Loss tangent값과 유전상수가 작은 소재를 선택하여야 하는데, 특히 Loss tangent값이 제곱근에 비례하는 유전상수보다 전송손실에 미치는 영향은 더 크다고 볼 수 있다. 이러한 전송속도와 손실에 관한 수식으로부터 향후의 시스템모듈에 사용되는 기판소재의 특성은 가능한 한 유전상수와 Loss tangent값이 낮은 소재가 유리하다는 것을 알 수 있다.

현재 상용화되어 있는 기판소재들은 크게 세 가지로 나눌 수 있는데 대부분의 board에서 chip 패키징용 기판까지 광범위하게 사용되는 polymer기판소재인 FR-4와 고주파영역에서 discrete 수동부품 및 복합모듈의 기판으로 쓰여져 온 LTCC, 그리고 반도체 칩용 기판으로 Si기판을 들 수 있다. 여기서 이 세 가지 소재의 특성을 Table 1에 비교하여 정리해 보았다. 유전상수면에서 보면, LTCC가 다른 두 종류의 소재에 비해 많게는 1.5배정도 커서 전송속도 면에서는 약간 불리한 점이 있으나, Loss tangent치가 FR-4의 1/10, SiO₂의 1/35정도로 작은 값을 나타내고 있어 유전상수와 Loss tangent값을 고려한 전송손실은 LTCC에 비해 FR-4는 15배, SiO₂는 28배 가량 높은 것으로 나타나서 전송손실 면에서는 LTCC가 다른

Table 1. 각 소재별 제 특성 비교³⁾

구 분	FR-4	LTCC	SiO ₂
유전상수	4.5@1MHz	5.6@1GHz	3.8-4.3@1GHz
Loss Tangent	0.02	0.001	0.04
CTE	15-20 x10 ⁻⁶ /K	5.9 x10 ⁻⁶ /K	3-17 x10 ⁻⁶ /K
전송손실 @5GHz 상대비교치	0.042 (x15)	0.0028 (x1)	0.08 (x28)

두 종류의 기판소재보다 월등하다는 것을 알 수 있다.

특히, 전송손실은 주파수에 비례하여 증가하므로 손실치의 절대 값은 향후 수십 GHz대역에서 사용하는 기기에서는 좀 더 심각한 문제가 될 수 있다. 지금까지의 IT기기의 주파수 영역이 2 GHz이하 였으므로 전송손실에 대해서 심각하게 받아들여지지 않았고 FR-4라는 소재로도 어느 정도 대응이 가능한 상황 이었다. 그러나 앞에서 언급했듯이 주파수 영역이 S밴드를 넘어 수십 GHz대역까지 확대될 전망이며 대부분의 기기가 초저전력화를 꾀하고 있는 상황이어서 저손실의 polymer소재가 새롭게 개발되지 않는 한 전송손실 특성이 우수한 LTCC에 대한 기판소재로서의 새롭고 긍정적인 평가가 불가피하게 되었다.

2. 차세대 시스템모듈을 위한 세라믹 기판소재의 개발동향

현재 제시되고 있는 차세대 시스템모듈은 Fig. 1에 보여 지듯이 RF회로, 빠른 전송속도가 요구되는 디지털회로와 정밀하고 복잡한 형상의 소자형성이 관건인 광학 및 센서회로를 하나의 패키지에 포함시키는 형태이다. 또한 각 회로의 수동소자들은 대부분 기판내부에 내장되어야 하므로 기판소재는 위에 언급된 각 회로의 특성을 모두 만족시켜야 할 것이다. 이러한 기판소재의 개발방향은 Fig. 2에 나타나 있듯이 크게 세가지 방향으로 나누어 생각할 수 있는데, 첫째는 전통적으로 기판이 가져야 할 기본 조건인 저손실과 높은 전송속도의 실현이 가능한 소재이다. 이에 대한 설명은 앞에서 언급된 데로 LTCC가 양호한 손실계수를 보이고 있어 현재 상용화된 기판소재 중에서는 가장 유리한 상황이나 향후에는 세라믹소재의 유전상수를 2~3까지 감소시키는 개발이 필요

하다. 최근 미국의 Geogia 공대에서는 BCB (Benzo Cyclo Butene)와 LCP (Liquid Crystal Polymer)등 Loss tangent가 0.0015~0.002, 유전상수 2~3에 해당하는 polymer소재를 사용한 개발결과를 보고하고 있다. BCB는 열경화성 수지로서 현재의 build-up방식에 사용되는 FR-4의 PCB공정을 대신 할 수 있는 소재로 각광을 받기 시작하였으나 기판으로서의 가격이 너무 고가인 점이 실용화에 큰 장벽으로 평가되고 있고, LCP은 저가에 양호한 전기적 특성을 보이는 소재이나 열가소성 수지이므로 Build-up이 아닌 새로운 공정을 개발하여야 하는 부담이 결정적인 장애가 되어 실용화에 급격한 진전을 보이지 못하고 있다.

RF회로에서는 저손실에 대한 요구이외에 내장되는 회로의 크기를 소형화하는 것이 전체 모듈의 크기를 결정하는데 매우 중요한 factor가 되고 있으며, 이러한 회로의 크기는 식 (3)에 의해서 결정되는 회로의 파장에 비례하게 된다.

$$\lambda_0 \approx \lambda / \sqrt{\epsilon} \quad (3)$$

위의 식으로부터 회로의 소형화를 위해서는 유전상수가 클수록 파장이 작아짐에 따라 유리해짐을 알 수 있다. 그러나 유전상수가 커지면 앞에서 언급된 손실에 문제가 야기되므로 60이하의 유전상수를 갖는 소재의 개발이 필요할 것으로 사료된다.

디지털회로에서는 높은 전송속도의 특성이 요구되는 점 이외에도 다수의 고용량 Decoupling capacitor가 필요하며 이러한 capacitor의 소형화를 위해서는 고유전율

의 소재가 필요하다. 그러나 대부분의 기판소재 유전율이 매우 낮기 때문에 단위면적당 수십 nF의 대용량 capacitor를 실현하는 것이 현실적으로 매우 어려운 상황이다. 이러한 문제를 해결하기 위하여 수년전부터 여러 가지 연구가 시도되고 있는데, 그중 하나는 LTCC의 조성을 변화시켜 유전상수 100 정도까지 증가시키려는 연구, polymer matrix내에 고유전율의 세라믹 분말을 분산시키는 polymer/ceramic composite에 대한 연구와 Sol-Gel 및 수열합성법등 여러 가지 박막형성 방법에 의해 세라믹이나 polymer기판 상에 고유전율 세라믹 박막을 형성시키는 방법등 다양한 연구개발이 이루어지고 있으나 아직 확실한 실용화가 가능한 연구개발은 이루어지지 않고 있는 상황이다.

3. 차세대 시스템모듈을 위한 세라믹 공정기술 개발 동향

지난 십수년간 세라믹소재가 기판소재로서 실용화되는 데에는 크게 세 가지의 결정적 장애요인이 있었다. 첫째, 소성 시 13%이상 되는 소성수축, 둘째는 50 um이하의 미공정이 어려운 스크린 인쇄기술, 그리고 대부분의 기능성 세라믹이 소성되는 온도가 1000°C이상이어서 비저항이 작아 손실이 적은 은전극과 다양한 소재를 동시 소성하는 것이 불가능하다는 점 등이다.

차세대 시스템모듈은 하나의 패키지에 여러 회로가 포함됨으로써 기판 내부에 여러 수동소자들이 내장되고 이들 소자들을 3차원적으로 연결하기 위해서 다수의 via hole이 필요하게 된다. 특히 부품의 집적도를 높이기 위해서는 via hole의 내경도 기존의 100 um에서 30~50 um으로 감소된 초미세 via hole이 요구된다. 이러한 via hole이 제대로 적용되기 위해서는 각 층에 존재하는 hole 간의 정확한 alignment이 요구되고 있는데, LTCC 소성 시 13%이상의 소성수축은 이러한 초미세 via hole들을 정확하게 align하는 데에는 결정적인 장애가 되며, 소성수축율을 1% 이내로 감소시켰을 때만 사용 가능할 것으로 사료된다. 이에 대한 기술은 수년전에 이미 Dupont사의 constraint sintering으로 소개된 적이 있으며, 국내에

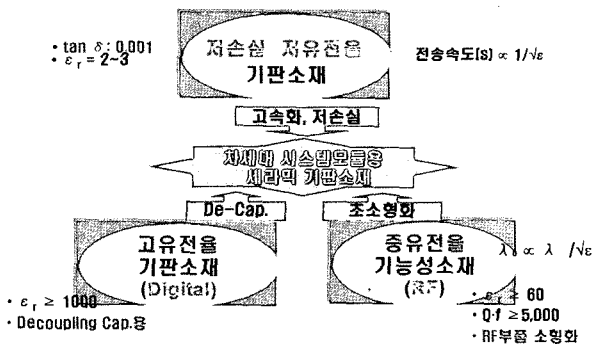


Fig. 2. 차세대 시스템모듈용 세라믹 기판소재 개발방향

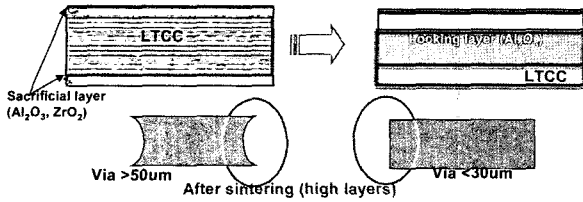


Fig. 3. 무수축 공정 개념도

서도 이에 대한 연구가 진행되고 일부 실용화된 것으로 알려져 있다. 이러한 constraint sintering은 LTCC 양면에 각각 한 층의 높은 소성온도를 갖는 Al₂O₃ 회생층을 형성시켜 LTCC의 소성수축을 억제하는 방식이었다. 그러나 층수가 증가하고 내부에 여러 가지 복합소재층의 형성이 요구되며 via hole의 내경이 30 um이하로 작아져 좀 더 정확한 소성제어가 요구되는 시스템모듈의 제조에서는 여러 층의 constraint layer를 LTCC 각 층 사이에 형성시키는 방법이 제안되어 있다(Fig. 3). 이렇게 되면 다층의 모듈제조시 모듈 중간 부위에서의 수축 등의 문제점 해결에 크게 기여할 수 있으리라 사료된다.

차세대 시스템모듈의 기판에 내장되는 회로는 실장밀도를 높이기 위하여 선폭과 선간 거리가 기존의 스크린 인쇄공정의 한계인 50 um~ 70 um에서 반 정도로 감소된 30/30 um의 초미세 패턴이 요구되고 있다. 이러한 초미세 패턴을 형성시키는 방법으로는 전극페이스트에 감광성을 부여하여 스크린 인쇄하고 이를 mask를 이용한 photolithography기술을 이용하는 것이 제안되어 있다. 이 기술을 이용하면 전극뿐만이 아니라 기판소재 세라믹분말도 감광성 페이스트로 제조하여 via hole의 형성이 필요한 층에 적용한다면 30 um이하의 초미세 hole가공에도 활용할 수 있을 것으로 보인다. 복잡형상의 미세가공이 요구되는 광회로 및 센서회로 형성 시에도 이러한 개념의 가공방법 활용이 가능할 것으로 보여 앞으로 많은 연구개발이 필요한 영역으로 주목받고 있다.

소성온도가 LTCC보다 높은 다양한 기능성 세라믹 층을 기판 내부에 형성하기 위해서 수년간 많은 연구가 진행되고 있으며, 그 중 몇건의 연구에서 900°C보다 낮은 온도에서 세라믹층을 형성하는 결과를 내고 있다. 그 중 하나는 ink jet에 의한 imprinting 기술인데, 나노사이즈의

기능성 세라믹분말을 ink화하여 정밀하게 프린팅하고 큰 표면적을 가진 나노분말로 이루어진 imprint층은 기존의 bulk상태보다 낮은 온도에서 소성이 진행되는 결과를 얻어내고 있다. 이러한 기술이 실용화되기 위해서는 기능성 세라믹스가 일정한 조성을 유지하면서 나노 분말화시키는 문제와 이를 만족할 만한 수준까지 분산이 이루어진 ink를 제조하는 문제, 최적의 저온소성 조건설정 등 아직 많은 문제가 산적되어 있다.

또 한 가지 주목받고 있는 저온 세라믹 후막 형성방법으로 aerosol deposition 방법을 들 수 있는데, 이 연구는 일본의 산업총합연구소 (AIST)를 중심으로 몇 개의 대학과 기업이 consortium을 이루워 활발히 진행되고 있다. 이 방법은 sub-micro의 aerosol분말을 carrier gas를 이용하여 200~400 m/sec의 고속으로 기판에 분사하면 고밀도의 세라믹 층이 형성되는데, 막 형성기구에 대해서는 아직 정설이 확립되지는 않았으나, 고속으로 기판에 부딪힌 aerosol분말이 수 nanometer 사이즈로 분쇄되면서 상온에서 순간적인 치밀화 반응이 일어나서 고밀도 세라믹 후막이 형성되는 것으로 보고 있다. 기존에도 이와 비슷한 저온 막 형성방법이 있었으나 대부분 기판이나 carrier gas를 가열해야 하는 공정조건이었으며 이 방법은 상온에서 모든 공정이 이루어지고 있다. Aerosol분사 시에 기판온도도 거의 상승하지 않는 것으로 알려져 있다. 현재까지의 연구는 Al₂O₃와 BaTiO₃ 후막형성에 대한 여러 편의 보고^{4,6)}가 있으며, Al₂O₃후막의 경우는 투광성의 치밀한 막이 형성되었다. 이러한 aerosol deposition은 상온에서의 적용도 가능하므로 적용온도가 300°C이하인 polymer공정에도 사용이 가능하며, 기계적 특성을 나타내는 세라믹 후막 형성에도 적용 가능할 것으로 보여 향후 연구개발 투자 가치가 큰 영역으로 주목을 받고 있는 기술이다.

4. 뿔음말

지난 십수 년 간 휴대폰의 RF 단일부품 및 복합부품에 대한 기판소재로서 사용되어 오던 저온소성 세라믹소재는 사용주파수의 초고주파화와 이에 따른 전송속도와 손



실에 대한 새로운 요구에 의해 그 사용범위가 부품용 소재에서 패키지 기판용 소재로 급격하게 넓어지는 좋은 기회를 맞고 있다. 그러나 기존의 polymer나 반도체기판 업계에서도 이 부문에 대한 도전이 활발히 진행되고 있어 LTCC가 기판소재로 자리매김하기 위해서는 수년전부터 진행되어 오던 기판용 세라믹소재 연구개발의 완성도를 조속히 높이는 노력이 강력히 요구되는 시점이다.

또한 상기된 세라믹 공정기술개발은 차세대 시스템모듈 개발을 위해 필수적인 기술이라는 점 이외에도 세라믹이 수십 년간 안고 있던 고질적인 문제점을 해결한다는 점에서도 매우 큰 가치가 있는 연구개발이라고 사료되며, 이 연구 또한 소재 특히 nano 소재에 대한 연구와 병행하여 진행되어야 하는 점을 간과하지 말아야 할 것이다.

이러한 새로운 세라믹 소재와 공정개발은 차세대 시스템모듈이 실용화되는 유틸리티 환경에서 경쟁력 있는 산업으로 발전하기 위해서는 2010년 이전에 선진국 수준이상의 핵심기술 개발이 완료되어야 만 하는데 국내의 산학연이 합심하여 이에 대한 연구개발을 강력하게 추진해나야 할 때만이 가능할 것으로 사료된다.

참고문헌

1. 김 중희, "차세대 시스템모듈의 필요성 및 기술동향" 월간세라믹스 79~82(2005).
2. R. R. Tummala, "SOP: A New Microsystem-Integration Technology Paradigm-Integration of Miniaturized Convergent Systems of the Next Decade.", IEEE

Tansactions on advanced packaging, 27[2] 241~49 (2004).

3. M. M. Tentzeis, J. Laskar, J. Papapolymerou, R. Li, G. DeJean, "3-D Integrated RF and Millimeter-Wave Functons and Modules Using LCP System on Package Technology", IEEE Tansactions on advanced packaging, 27[2] 332~40 (2004).
4. J. Akedo, 日経エレクトロニクス, 2004年9月27日号, P34.
5. 今中佳彦, 明渡純: 세라믹스, 39[8] 584-89 (2004).
6. S.-M. Nam "衝撃固化法により作製したチタン酸バリウムの誘電特性." 日本セラミックス協會第17回秋季シンポジウムポスター最優秀賞, 2004.9.17

◎ 김 중 희



- 1979년 한양대 재료공학과 학사
- 1987년 Univ. of Washington Ceramic Engineering 석사
- 1994년 동경공대 무기재료과 박사
- 1979년 국방과학연구소 연구원
- 1989년 한국뉴세라믹스연구소 선임연구원
- 1994년 한국과학기술연구원 post-doc
- 1995년 삼성전기 연구임원(상무)
- 현재 요업기술원 시스템모듈 사업단 단장