
고이득, 저잡음지수를 갖는 캐스코드 HBT-MMIC 증폭기 설계

이영철

Design of Cascode HBT-MMIC Amplifier with High Gain and Low Noise Figure

Young-Chul Rhee

본 논문은 2003년도 경남대학교 연구년 연구결과입니다.

요 약

본 논문에서는 캐스코드 결합 HBT의 이미터와 베이스단에 인덕터를 설치하여 저잡음과 고이득 특성을 동시에 나타내는 MMIC-LNA 증폭기를 설계하였다. 제작된 MMIC 증폭단은 3mA, 2.7V의 바이어스 조건에서 이득은 3.7GHz에서 약 19dB, 잡음지수는 2.7dB를 보였으며, 35dBc의 이미지신호 제거 특성을 보였다. 저 잡음과 고 이득 특성을 갖는 캐스코드 MMIC 증폭단을 이용하여 마이크로파 수신기의 전단부의 설계가 가능함을 보였으며 이미지 제거 필터의 성능을 만족시키기 위하여 능동필터와 함께 설계할 경우 RF 수신 전단부의 완전한 MMIC 설계가 가능함을 알 수 있었다.

ABSTRACT

According to the design concept of microwave front-end, a low noise amplifier block using HBT cascode topology is proposed to provide high gain and low noise figure with low bias current. We has implemented MMIC-LNA with a modified configuration using inductors to show low noise at the emitter and base of cascoded HBT-MMIC amplifier. The measured performance of the designed MMIC-LNA at 3.7GHz are a gain of 19dB, noise figure of 2.7dB and image rejection of 35dBc using a supply of 3mA and 2.7V. We can convinced that cascoded amplifier block to fulfill a high gain, low noise and image rejection if microwave front-end receiver is designed by cascode MMIC-LNA with the active image rejection filter.

키워드

Cascode, MMIC, LNA

1. 서 론

최근 전파통신에 대한 연구는 영상, 음성 및 데이터로 구성된 다양한 멀티미디어 정보를 제한된 RF주파수 대역에서 효율적으로 전송시키기 위하여 채널상태에 적합한 코딩방안과 디지털 변조기법에 대한 연구[1],[2]와 고속 광대역 특성에 적응하는 RF모듈이 저가, 고성능 및 소형화를 만족시키는 MMIC 및 RFIC 에 의한 모듈의 상품화 개발에 대

한 연구가 진행되고 있다[3],[4]. 효율적인 RF 트랜시버의 설계를 위하여 고려되어야 할 사항은 RF 전단부(front-end)의 경우, C-band 이상의 비교적 높은 주파수 대역에서는 선택도의 우수성, 채널선택필터의 조건에 용이성과 DC 오프셋의 제거시키는 등 슈퍼헤테로다인 방식의 이점이 이용해야 한다[5],[6]. 그러나 슈퍼헤테로다인 방식에서는 높은 Q값의 이미지제거필터를 사용해야 한다는 점이 RF 전단부를 IC화 시키는데 가장 큰 어려움이며

이를 극복하기 위하여 RF 수신단 설계에서 능동필터를 적용한 연구가 진행되고 있다[7],[8]. RF 전단부에 능동필터를 적용시키기 위한 설계 과정에서 능동소자의 잡음지수의 증가, 바이어스 등과 같은 제반문제가 발생하므로 최근에는 고 이득 특성과 저 잡음 특성을 동시에 나타내는 마이크로파 능동소자를 캐스코드(cascode) 결합시켜 증폭기를 설계한다[9].

능동소자를 CE-CB의 형태로 캐스코드 결합시켜 증폭 단을 구성하면, 증폭기의 입력 단에서 나타나는 밀러 커패시턴스에 의한 실효 커패시턴스를 감소하게 되어 증폭단의 주파수 특성이 우수하게 되며[9] 특히 캐스코드 결합의 출력임피던스가 이미터 접지 증폭기보다 매우 커 증폭단의 이득 특성이 우수하나[10] 캐스코드 증폭기는 저 잡음 특성과 고 이득 및 증폭기의 안정도에서 절충점을 찾아야 한다[11]~[13].

본 연구에서는 InGaAsP HBT 마이크로파 능동소자를 캐스코드 결합시켜 저 잡음특성과 고 이득 특성을 동시에 나타내는 MMIC 증폭기를 설계하고자 한다. 마이크로파 증폭단을 설계할 때 캐스코드 결합 HBT의 입력단에 두 개의 인덕터를 설계하여 저 잡음 특성을 보이고 캐스코드 결합에 의한 증폭기가 안정된 상태에서 고 이득 특성을 만족시키도록 바이어스를 절충시켰다. 마이크로파 수신단에서 고유하게 나타나는 이미지 신호를 제거하기 위하여 MMIC 증폭기의 출력단에 간단하게 이미지 제거 필터회로를 부가시킴으로서 이미지 제거 특성을 동시에 나타낼 수 있도록 설계함으로써 본 연구에서 제안하는 캐스코드 결합 MMIC 증폭단이 마이크로파 통신 트랜시버의 RF 전단부에 실용화가 가능함을 보이고자 한다. 설계된 캐스코드 결합 HBT MMIC 증폭단을 구현하기 위하여 본 연구에서는 InGaP HBT 파운더리[14]와 ADS 마이크로파 프로그램[15]을 이용하였으며 설계된 MMIC 증폭단에 리드선 인덕터를 고려하여 실험 테스트장치를 제작하여 제반 특성을 측정하였다.

II. 캐스코드 결합 HBT 고이득 저 잡음 증폭단 설계 토폴로지

마이크로파 수신기 전단부의 저 잡음 증폭기는 안테나로부터 수신된 미약한 신호를 저 잡음상태에서 가능한 높은 이득을 나타내어야 하며 저 잡음 증폭기에 입사되는 미약한 입력신호는 광범위한 동작레벨을 갖고 있으므로 넓은 입력신호에 대하여 저 잡음증폭기의 잡음지수와 고 이득 임피던스

의 정합 및 증폭기의 선형성이 중요한 설계 파라미터이다. 슈퍼헤테로다인 마이크로파 수신기에서 고유하게 나타나는 이미지신호를 제거시키고 저 잡음상태에서 고 이득 증폭기능을 나타내기 위하여 능동소자를 캐스코드 결합시킨 저 잡음 증폭기 회로는 그림 1과 같고 소신호등가회로는 그림 2와 같다.

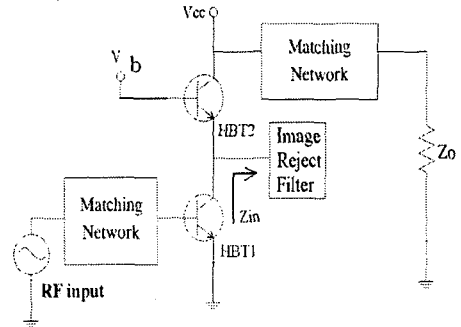


그림 1. 캐스코드 증폭기회로
Fig 1. Amplifier circuit of cascode.

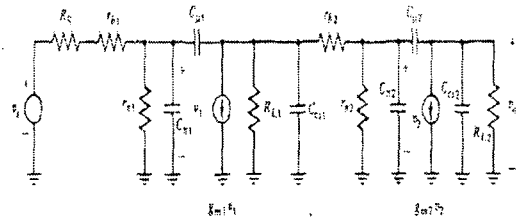


그림 2. 캐스코드 HBT의 소신호등가회로
Fig 2. Small-signal equivalent circuit of Cascode HBT.

그림 1의 캐스코드 증폭기는 에미터 접지(CE) 증폭기와 베이스 접지(CB) 증폭기의 결합으로 밀러 커패시턴스의 영향을 감소시켜 주파수 특성이 좋아지며 이미지 제거 필터 기능을 부가시키고 증폭기의 출력임피던스의 정합을 용이하게 할 수 있으면 작은 전력소모 특성과 광대역에서 이미지신호를 제거시키는 저 잡음 증폭기의 특성을 얻을 수 있다. 그림 2의 소신호 등가회로 동작에 의하여 캐스코드 동작은 첫 번째 소자(Q_1)의 이득을 β_1 라 하면

$$\beta_1 = I_{b1} = I_{C1} = -I_{e2} \quad (1)$$

이 되며 두 번째 소자(Q_2)의 이득 β_2 는 베이스 접지 동작 특성에 의하여 전류이득은

$$(A_I = \beta_o / (1 + \beta_o) \cong 1 \quad (2)$$

이 되므로 캐스코드 증폭기의 전체 전류이득은

$$I_O = I_{C2} \cong I_{C1} = \beta_1 I_{b1} \quad (3)$$

에 의하여[10]

$$A_I = I_O/I_{b1} = \beta_1 \quad (4)$$

된다. 이 식에서 Q_2 는 전류 완충단으로 동작하고 있음을 알 수 있다. 캐스코드 증폭기의 출력임피던스는 CE 단일 증폭단의 출력임피던스에 비하여 소자의 소 신호 전류이득 β_0 만큼 크게 나타내며 전압이득은 다음식과 같다[11].

$$A_V = \frac{V_O}{V_S} = -g_{m1} r_{o2} \beta_0 = -g_{m1} R_L \quad (5)$$

이 되며 캐스코드 결합의 전압이득은 부하저항 R_L 을 갖는 단일 에미터 접지 증폭기와 동일한 특성을 나타낸다. 캐스코드 증폭기에서 능동소자 (Q_1)에 의한 에미터접지 증폭기의 부하저항은 능동소자(Q_2)에 의한 베이스 접지 증폭기의 입력임피던스가 되고 이 값은 일반적으로 부하저항 R_L 보다 무척 작으므로 입력임피던스는 $R_{i2} = 1/g_{m1}$ 이 된다. Q_1 과 Q_2 에 동일크기의 바이어스 전류가 흐르므로 $g_{m1} = g_{m2}$ 이 되며 Q_1 에서 바라본 부하저항은 $1/g_{m2}$ 이 되며 이러한 조건에서 Q_1 의 밀러효과에 의한 커패시턴스의 영향은 최소화되고 Q_2 는 전류 완충단은 CB에 의하여 광대역 특성을 나타내므로 캐스코드 회로는 전체적으로 CE에 비하여 광대역특성을 나타낸다. 부하저항 R_L 을 크게 하면 Q_1 의 밀러효과를 더욱 작게 할 수 있어 캐스코드 회로의 고주파 성능을 우수하게 한다. 고주파 특성이 우수하고 고이득을 갖는 캐스코드 증폭기를 저 잡음 동작시키기 위하여 증폭기에 사용되는 능동소자의 잡음 특성을 분석해야 한다. 그림 2에서 캐스코드 증폭기의 잡음지수를 구하면[13]

$$NF \cong 1 + \frac{r_x}{R_s} + \frac{g_m R_s}{2\beta} + \frac{1}{2\beta g_m R_s} \left(\frac{w_T}{w}\right)^2 + \frac{g_m R_s}{2} \left(\frac{w}{w_T}\right)^2 + \frac{4R_s}{R_c} \left(\frac{w}{w_T}\right)^2 \quad (6)$$

로 주어지며 이때 $r_x = r_b + r_c$, w_T 는 전이 주파수 β 는 전류이득이다. 이 식에서 잡음지수 감소시키기 위하여 그림 2에서와 같이 능동소자 1의 베이스 입력단과 이미터에 인덕터를 설계하여 캐스코드 결합 증폭기의 잡음지수를 낮추는 효과를 얻을 수 있다[10]. 캐스코드 증폭기의 입력임피던스를 구하면

$$Z_{in} \cong r_x + r_{\pi} \left(\frac{w_T}{w \cdot \beta}\right)^2 - j \left\{ \frac{1}{w(C_{\pi} + C_{\mu})} \right\} \quad (7)$$

이며

$$L_B = \frac{1}{w^2 \cdot (C_{\pi} + C_{\mu})} \quad (8)$$

와 병렬 인덕터 연결에 따른 잡음 지수 관계를 보완하기 위하여 에미터에 인덕터 L_E 를 L_B 와 동시에 연결하여 입력단 임피던스 정합조건식은 다음과 같다[13],[16].

$$w_T L_E + r_i \cong R_s \\ w^2 (L_B + L_E) \cdot (C_{\pi} + C_{\mu}) \cong 1 \quad (9)$$

그림 3은 식 (6)과 식 (7)을 만족시키는 저잡음 고이득 특성을 나타내는 캐스코드 증폭회로를 보여주고 있다.

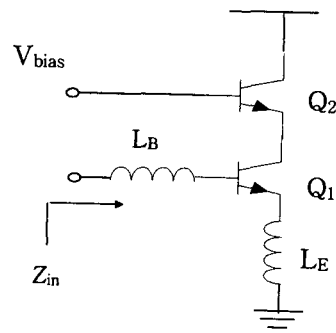


그림 3. 인덕터결합 저잡음 캐스코드 증폭기 회로
Fig 3. Inductive degeneration for low noise cascode amplifier circuit.

III. 캐스코드 저잡음증폭단 MMIC 설계 및 분석

저 잡음 특성과 고이득 특성을 나타내는 캐스코

드 증폭기를 C-band 디지털 위성방송용 하향변환기 설계에 적용시키고자 표 1과 같이 MMIC 증폭기의 설계목표를 설정하였다. 위성통신 수신기의 하향변환기의 특성을 고려하여 기존의 증폭단을 캐스코드 증폭단으로 대체시킬 경우 본 논문에서 의도한 바와 같이 저 잡음증폭단과 고 이득 증폭단을 하나의 MMIC로 설계할 수 있으며 캐스코드 증폭단을 설계할 때 캐스코드 증폭기의 출력단에 이미지제거용 필터를 설계하여 슈퍼헤테로 다인 증폭기에서 고유하게 나타나는 이미지신호를 제거하도록 하였다. 설계 토폴로지에서 언급한 바와 같이 캐스코드 증폭기가 저 잡음상태에서 임피던스 정합 특성을 나타내기 위하여 이미터와 베이스에 인덕터를 설계하였으며 고 이득에 의한 증폭기의 선형성을 개선하도록 이득과 잡음지수와의 상호관계를 마이크로파 프로그램 ADS[15]를 이용하여 절충(trade-off)시켰다. 설계된 캐스코드 증폭단은 In-GaP HBT의 파운더리[14]를 이용하여 그림 4와 같이 캐스코드 증폭단 회로를 설계하였다. 캐스코드 증폭단을 설계할 때 증폭단에서 이득특성을 보완하여 전력 이득을 극대화시키고자 임피던스를 정합시켰으며 증폭단에서 고유하게 나타나는 이미지신호를 제거하기 위하여 이미지제거필터 회로를 출력단에 부가시켰다. 캐스코드 증폭기의 바이어스는 $V_{cc}=2.7V$, I_c 는 3mA의 바이어스 점 설정하여 설계하였으며 저항분배 회로를 사용하여 바이어스 회로를 설계하였다. 이 때 사용된 저항은 초기 값의 결정 후 최적화 프로그램을 통해서 최종적으로 결정하였으며 바이어스 회로에 대한 설계가 끝난 후에 DC block과 RFC 소자는 제조사에서 제공되는 라이브러리를 이용하여 증폭단 회로에 추가하고 최적화 MMIC 설계를 위하여 NFmin, Gmax, 안정도 등에 대한 선형파라미터를 구하였다. 저 잡음 특성과 증폭기의 안정성을 높이기 위해 ($K > 1$) 하위 능동 소자의 이미터단에 인덕터 값을 0.3nH로 최적화시켰다. 이미지 주파수에 대한 감쇠 효과를 갖도록 하기 위해서 캐스코드로 연결된 두 능동 소자사이에 직렬 공진부를 설계하였으며 5.15 GHz 주파수에 대한 대역 제거 효과를 나타내도록 하였다. 국내회사(나리지은)에서 제공한 InGaP HBT FAB를 이용하여 설계 제작된 MMIC 증폭기는 그림 5와 같다.

그림 5는 설계된 MMIC 회로를 구현하고자 테스트 베드를 보여주고 있다. 테스트 베드에 적용하기 위하여 MMIC설계할 때 이미터, 베이스 및 콜렉터의 전극과 패드사이의 리드 선에 적용되는 인덕터의 값을 고려하였으며 테스트베드를 설계할 때 MMIC 증폭기에 적용되는 RFC 및 바이어스 회

표 1. 설계된 C-대역 MMIC 하향변환기의 특성
Table 1. C-band MMIC down-converter specification

| | |
|-----------------|-------------------|
| RF주파수 | 3.7 GHz ~ 4.2 GHz |
| Input VSWR | 2.5 : 1 |
| Conversion gain | 28 dB typ. |
| output VSWR | 2 : 1 |
| Gain | 28 dB |
| Noise Figure | 2 dB |
| Image rejection | 40 dBc min |

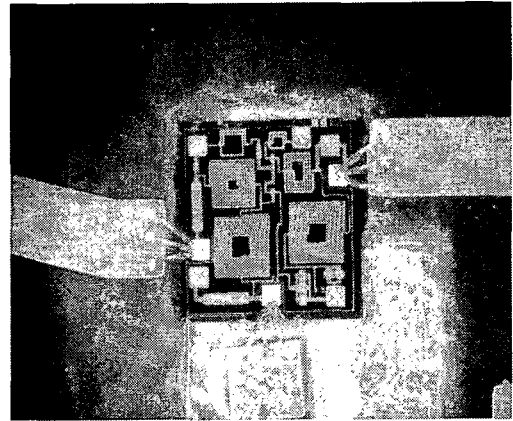


그림 4. 제작된 캐스코드 MMIC증폭기 및 와이어 본딩 사진

Fig 4. Photo of cascode MMIC Amplifier and wire bonding.

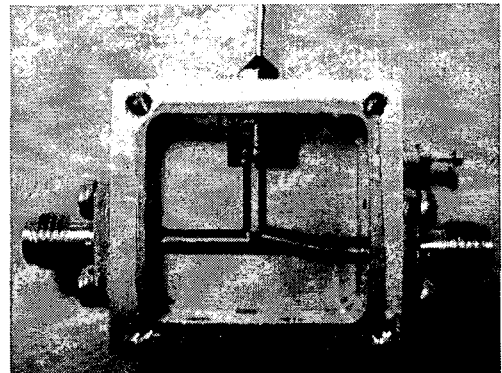


그림 5. 제작된 캐스코드 MMIC 증폭기

Fig 5. Photo of cascode MMIC Test fixture.

로를 고려하였다. 인가전압을 2.7V로 실제 C-대역 위성수신 하향변환기에 적용되는 단일전압 조건을 이용하였다. 그림 6은 설계된 MMIC 테스트베드를

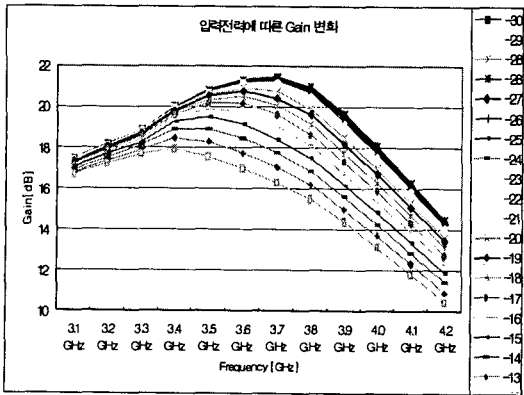


그림 6 설계된 MMIC의 이득관계
Fig. 6. Gain of Cascode MMIC.

적용하여 에이질런트 벡터회로분석기 8510C를 이용하여 측정된 주파수에 대한 이득 관계를 보여주고 있다. 측정된 이득값은 원하는 주파수 대역에서 16~21dB로 이론상의 이득값 24~28dB보다는 약 7dB 정도의 손실이 발생하였다. 이와 같은 손실은 테스트베드의 제작 상에서 나타나는 손실로 예상되며 주파수 특성이 500MHz 정도 이동하는 특성을 고려할 때 캐스코드 증폭기의 고이득 특성은 충분히 얻을 수 있음을 알 수 있었다. 그림 7은 캐스코드 증폭기의 잡음지수에 대한 측정값과 이론값을 나타내고 있다. 그림에서 이론적인 잡음지수 값은 저 잡음, 고이득을 나타내는 캐스코드 증폭단과 이미지신호제거 필터를 포함한 전체 잡음지수들이며 측정값과 비교할 때 약 0.3~1.1dB의 차이를 알 수 있다.

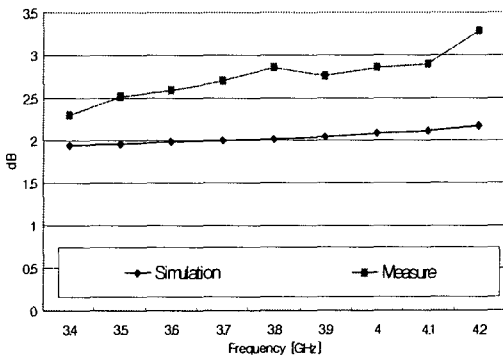


그림 7. 주파수에 대한 증폭기의 잡음지수
Fig. 7. Noise Figure of cascode MMIC.

측정된 잡음지수도 테스트베드의 구축에서 나타나는 임피던스 변화관계를 고려하지 않은 값이며

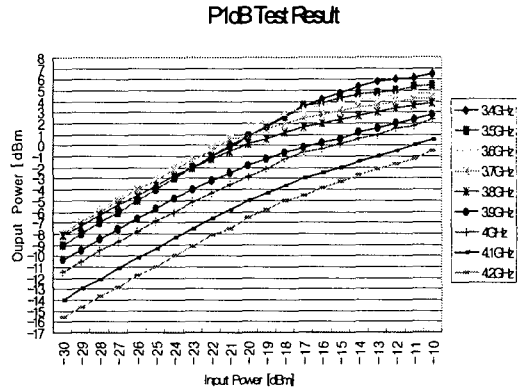


그림 8. 설계된 MMIC의 P1dB 특성
Fig. 8. P1dB of cascode MMIC.

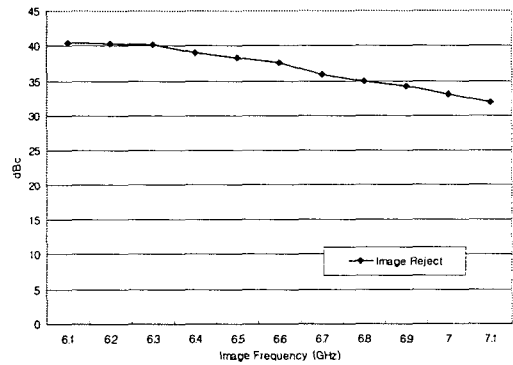


그림 9. 이미지 제거 특성
Fig. 9. Image Reject of cascode MMIC.

표 2. 본 연구 HBT 캐스코드 MMIC 증폭단의 특성 비교

Table 2 Comparison between CMOS and designed cascoded HBT-MMIC

| 특성파라미터 | CMOS형[16] | 본 연구 결과 |
|--------|-----------|---------------|
| 잡음지수 | 4.8dB | 2.7dB |
| 이득 | 18dB | 19dB(typical) |
| 이미지제거 | 12dB | 38dB(typical) |
| P1dB | -14dBm | -15dBm |

테스트베드의 임피던스의 변화에 따라 잡음지수의 변환이 발생한 것으로 판단된다. 그림 8은 고 이득 증폭기에 대하여 특성을 알아보고자 캐스코드 증폭기의 P1dB를 입력주파수에 따라 측정된 값을 나타내었으며 그림 9는 주파수에 대한 이미지 제거 특성을 보여 주고 있다. 하향변환기의 국부발진신

호를 5.15GHz로 설정하여 상향단에서 나타나는 이미징신호와와의 차이는 6.1GHz~6.7GHz에서 37dB이상을 보여주고 있다. 이와 같이 설계된 캐스코드 증폭단과 CMOS에 의한 연구결과[16]와 단순비교는 표 2와 같으며 상대적으로 우수함을 알 수 있다.

IV. 결 론

마이크로파 대역에서 HEMT 및 HBT를 적용한 단일 칩(one-chip)에 대한 연구동향에 따라 본 연구에서는 캐스코드 MMIC 증폭기에 대하여 연구하였다. 캐스코드 MMIC 증폭기의 저 잡음 특성을 나타내기 위하여 HBT의 이미터와 베이스 단에서 인덕터를 설치하여 저 잡음 입력단 임피던스정합 회로를 설계하였으며 잡음지수와 이득의 관계 및 출력단에서 이미징신호를 제거할 수 있도록 필터를 포함하여 MMIC 증폭단을 설계하고 설계된 캐스코드 MMIC 증폭단은 InGaP HBT 파운더리로 구현하였다. MMIC 증폭단은 3.7GHz에서 약 19dB의 이득을 나타내었으나 설계 값보다는 7dB 정도의 손실을 나타내었다. 잡음지수는 주파수 대역에서 2.7dB로 이용주파수 대역에서 약 0.3~1.1dB의 차이를 보였으며 1dB 억압점은 약 -15dB로 결정할 수 있었다. 이미지 제거 특성은 설계 특성파라미터를 고려하여 35dBc 이상을 얻을 수 있었다. 이와 같은 측정데이터를 중심으로 기존에 발표된 CMOS에 의한 연구결과와 비교할 때 본 연구의 결과가 우수함을 알 수 있었다. 본 연구에서 의도한 바와 같이 저 잡음 고 이득 특성을 갖는 캐스코드 MMIC 증폭단에 이미지 신호 제거 특성을 나타내도록 MMIC칩 내부에 설계함으로써 고성능 마이크로파 수신기의 전단부의 MMIC 설계가 가능함을 알 수 있었다. 설계한 캐스코드 MMIC 증폭기를 실제 위성수신단에 응용하기에는 잡음지수가 상대적으로 높으므로 캐스코드 증폭기의 앞단에 저 잡음증폭단을 별도로 설계하고 이미지제거 필터의 성능을 만족시키기 위하여 능동필터와 함께 설계할 경우 RF 수신 전단부의 완전한 MMIC /RFIC 설계가 가능함을 알 수 있었다.

참고문헌

[1] Israfil Bahceci, Tolga M, "Trellis-coded Unitary Space-Time Modulation", IEEE Trans. Commun., Vol. 3, No. 6, pp.2005-2012, Nov.

2004.
 [2] A. D. S. Jayalath, C. R. N. Athaudage, "Peak Power Reduction of space-time coded OFDM Signals", ISSSTA, pp.792-801, Sep. 2004.
 [3] Grant Martin, "Industry Needs Expectations of SoC Design Education", IEEE International conference on Microelectronic Systems Education, 2003.
 [4] A. Bart Smolders, Nick J. Pulsford, pascal Phillippe, Freek E., "RF SiP : The Next Wave for Wireless System Integration", IEEE Radio Frequency Intergrated Circuits Symposium, 2004.
 [5] Johann heyen, Patric Heide, "Novel LTCC /BGA Modules for Highly Integrated Millimeter-Wave Transceivers", IEEE MTT, Vol. 51, No. 12, Dec, 203.
 [6] Won Namgoong, Teresa H. Meng, "Direct-Conversion RF Receiver Design", IEEE Trans. Comm., Vol. 49, no. 3, Mar, 2003.
 [7] B. Foley, P. Murphy and A. Murphy, " A Monolithic SiGe 5GHz Low Noise Amplifier and Tunable Image-Reject Filter for Wireless LAN Application," IEEE High Frequency Postgraduate Student Colloquium, pp. 26-31, Sept., 2000.
 [8] J. Macedo, M. Copeland and P. Schvan, "A 2.5GHz Monolithic Silicon Image Reject Filter," IEEE, Proc. of Custom Integrated Circuits Conference, 1996 pp.193-196.
 [9] B.Razavi, "Design Consideration for direct conversion Receivers", IEEE, Trans. on Circuits and systems, Vol. 44, pp-428-435. June. 1997.
 [10] Asad A. Abidi, "On the Operation of Cascade Gain Stages," IEEE Journal of Solid State Circuits, Vol. 23, No. 6 Dec. 1988, pp. 1434-1437.
 [11] Yoo. S, Heo. D, Laskar. J, Taylor. S.S, "A C-band low power high dynamic range GaAs MESFET low noise amplifier", IEEE Radio and Wireless Conference, pp. 191-194, Aug, 1999.
 [12] Christos Tsirionis and R. Stahimann, " Dual Gate MESFET Mixers" IEEE Trans on Microwave Theory and Tech., Vol. 32, No. 3, March 1984, pp.248-255.
 [13] Giovanni Girlando and Giuseppe Palmisano,

"Noise Figure and Impedance Matching in RF Cascode Amplifiers", IEEE Trans. on circuits and system, Vol. 46, No. 11, Nov, 1999.

[14] www.knowledge-on.com

[15] ADS2003, Agilent, 2003

[16] H.Samavati, H Rategh and T. H. Lee, "A 5-GHz CMOS wireless LAN receiver front-

end", IEEE J. Soled-State Circuits, Vol.25, pp.765-772, May 2000.

저자소개

이영철(Young-Chul Rhee)

현재 경남대학교 정보통신공학부 교수
이력 및 연구경력은 제7권 5호 참조.