

HDTV를 위한 PDP의 표시방전특성에 관한 연구

(A Study on the Display Discharge Characteristics of PDP for the HDTV)

염정덕*

(Jeong-Duk Ryeom)

요 약

본 연구는 3 전극 교류구동형 PDP의 ADS 구동방식에 관한 것으로 휘도의 저감이 없는 안정적인 표시방전이 가능한 최소의 어드레스와 표시방전 유지펄스의 폭을 도출하는 것이다. 실험결과로부터 어드레스 펄스폭이 1.5[μs] 이상만 되면 효과적인 어드레스 방전이 가능하였고 35[V]의 어드레스 동작마진을 얻을 수 있었다. 또한, 표시방전 유지펄스의 폭이 2[μs] 이상 되면 25[V]의 동작마진을 가지고 안정적인 표시방전의 유지가 가능하였다. 이 조건들을 수평 주사선수 1080라인의 Full-HDTV급 PDP에 적용할 경우 8개의 서브필드와 총 1420개의 표시방전 유지펄스를 사용할 수 있다.

Abstract

This research concerns the ADS drive method of 3 electrodes AC PDP and is determined the minimum pulse width of the address and the sustain, which the steady sustain discharge without decreasing luminance can be obtained. From the experimental result, if the address pulse width became 1.5[μs] or more a effective address discharge with the operating margin of 35[V] was possible. And if the sustain pulses width became 2[μs] or more, a steady sustain discharge with the operation margin of 25[V] was possible. When this condition is applied to Full-HDTV class PDP with the 1080 lines of horizontal scanning lines, 8 sub-fields and total 1420 sustain pulses can be used.

Key Words : AC PDP, ADS driving method, address discharge, sustain discharge, HDTV

1. 서 론

현대 사회는 디지털기반의 정보화 사회이다. 따라서 정보획득의 수단이 매우 중요하다고 할 수 있다.

그 중에서도 디스플레이 장치는 시각적 정보전달 수단으로서 많은 정보를 보다 쉽게 전달하기 위해 연구, 개발되어 왔다. 이러한 디스플레이 중에서도 플라즈마 디스플레이 패널(plasma display panel; PDP)은 대화면화가 용이하며 디지털 방식으로 표시 발광을 제어하므로 디지털 TV에 가장 적합한 디스플레이 장치라 할 수 있다[1][2]. 현재 상용화되어 있는 PDP는 패널 구조가 3전극 교류 구동형 면방전 구

* 주저자 : 경주대학교 컴퓨터정보시스템공학부 조교수
Tel : 054-770-5290, Fax : 054-744-5295

E-mail : marine@kyongju.ac.kr

접수일자 : 2005년 5월 24일

1차심사 : 2005년 5월 30일

심사완료 : 2005년 6월 8일

HDTV를 위한 PDP의 표시방전특성에 관한 연구

조이며 일반적으로 어드레스 표시발광 분리(address display separated; ADS) 구동방식을 사용한다 [3][4].

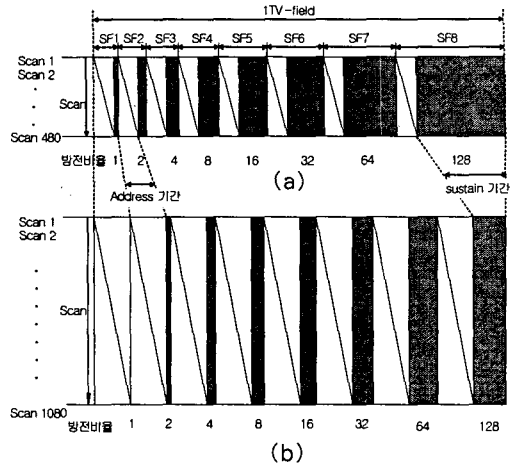
이 ADS 구동방식은 하나의 화면이 만들어지는 시간인 1TV-field의 한정된 시간을 다수의 서브필드(Sub-Field; SF)로 나누고 다시 각 SF에 할당된 시간을 초기화(reset), 어드레스(address), 표시방전 유지(sustain)기간들로 분리하여 방전을 제어하는 구동방식이다. 이 구동방식을 사용하여 1080개의 수평주사선(scan line)을 갖는 고품위 TV(High Definition Television: HDTV)와 같은 고해상도 PDP를 구동할 경우 어드레스 기간이 증가하게 되어 표시방전 유지기간에 할당되는 시간은 상대적으로 감소하게 된다.

각 SF의 표시방전 유지기간은 표시발광을 하는 기간으로서 이 기간의 감소는 곧바로 휘도저하라는 문제점을 야기 시킨다. 이를 해결하기 위해서는 각 기간 내의 구동 펄스폭을 좁혀 표시방전 유지기간의 표시방전 펄스 개수를 증가시켜야 한다.

본 연구에서는 상용화된 3전극 면방전 AC PDP에 ADS 구동 방법을 적용하여 어드레스와 표시방전 유지기간을 구성하는 각 펄스들의 관계에 대한 실험적인 해석을 하고 동작마진과 휘도를 측정하여 HDTV 수준으로 구동이 가능한 최소의 펄스조건을 제시하였다.

2. ADS 구동방식의 펄드구조

전술한바와 같이 ADS 구동방식에서 하나의 SF는 초기화, 어드레스, 표시방전유지의 3개의 기간으로 나누어져 있다. 초기화 기간은 초기화 방전에 의해 패널 전면의 전기적 상태를 균일하게 초기화하는 기간이다. 어드레스기간에서는 Y전극에 수평주사(scan) 펄스를 data전극에 어드레스 펄스를 공급하여 화면 중 표시할 셀들을 방전시켜 벽전하를 생성시킨다. 표시방전 유지기간에서는 X와 Y 전극에 공통으로 표시방전 유지펄스를 교대로 공급하여 어드레스기간에서 벽전하가 생성된 셀들이 선택적으로 표시발광하도록 한다. 각 SF는 표시방전의 횟수를 조절하여 각 계조 bit에 상응하는 밝기를 나타낸다.



(a) 480개의 scan 라인
 (a) The number of scan line being 480
 (b) 1080개의 scan 라인
 (b) The number of scan line being 1080

그림 1. 1TV-field의 구조
 Fig. 1. The structure of 1TV-field

그림 1은 256단계의 계조를 표현할 수 있는 ADS 구동법의 1TV-field의 구조로서 8개의 SF로 나누어져 있다. 각각의 SF는 시간적으로 분리되어 있으며 1개의 TV-field 시간인 16.6[ms] 안에서 각각의 SF의 표시방전시 발생하는 빛의 누적된 양이 우리 눈에 화면 휘도로 인식된다. 이 SF들의 발광시간을 제어하면 컬러 화상에 필요한 계조를 표현할 수 있다 [5]. 그림 1(a)는 1TV-field 안에서 수평주사선의 개수가 VGA급 해상도를 가지는 TV인 경우 각 SF에 할당되는 어드레스와 표시방전 유지기간의 시간적인 비율이며 그림 1(b)는 수평주사선의 개수가 HDTV 규격인 경우의 비율이다. 그림에서 보는 바와 같이 어드레스 펄스와 표시방전 유지펄스의 폭이 동일하다고 한다면 주사선이 증가할 경우 어드레스 기간이 넓어지며 그에 따라 표시방전 유지기간이 상대적으로 좁아진다. 표시방전 유지기간이 좁아지면 그 기간 내에 위치시킬 수 있는 총 표시방전 펄스의 개수가 감소하므로 휘도 또한 저하된다. 이를 해결하는 방안으로 현재는 하나의 화면을 상하로 분할하여 상하를 동시에 어드레스하는 상하분할구동방식과 패널의 정전용량을 감소시켜 표시방전 유지펄스 폭을 좁히는 고주파 구동방법 등이 적용되어 왔다.

그러나 전자는 패널의 위와 아래에 어드레스 구동회로를 설치하여야하므로 회로 재료비가 증가하는 단점이 있고 후자는 정전용량이 작아지면 방전전류가 감소하여 펄스당 휘도가 감소하는 단점이 있다.

3. 실험 방법 및 결과

3.1 실험 방법

실험에 사용된 패널은 3전극 면방전 구조의 AC 구동형 PDP이며 60인치 PDP와 같은 화소 구조를 가지는 6인치 실험 패널이다. 그림 2는 실제 실험에 사용된 SF의 펄스타이밍 구조이다. 초기화 기간에 램프(ramp)펄스를 사용하였고 표시방전이 끝난 다음에 폭이 좁은 erase 펄스를 X와 Y전극에 각각 공급하여 표시방전을 소거 시켜준다. 각 기간의 펄스들의 역할은 전술한 바와 같다.

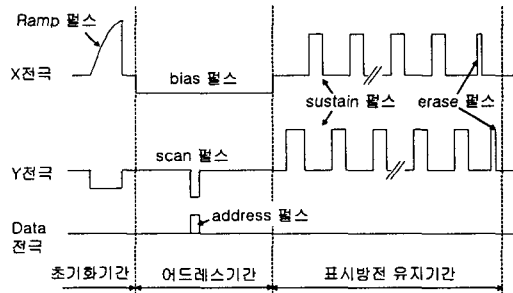


그림 2. 실험에 사용한 sub-field의 구조
 Fig. 2. The structure of the sub-field using experiment

그림 3은 패널 방전면의 평균휘도 측정방법을 도식화하여 나타낸 그림이다. 총 방전 면은 16개의 소면적 영역으로 구성되어 있으며 각각의 영역은 휘도 측정을 용이하게 하기 위해 data 전극 3라인, scan 전극 2라인이 교차되는 지점으로 하였다. 휘도의 측정은 각 방전 영역 사이를 한 칸씩 건너뛰어 바둑판 모양으로 방전시킨 8개의 영역을 각각 휘도계로 측정하여 그 평균값을 취하였다. 휘도측정 장비로는 MINOLTA사의 LS-110에 매크로 렌즈를 달아 사용하였고 광출력은 Hamamatsu Photonics사의 광측정기인 C6386을 사용하였고, 광출력에 대응되는 방전

전류는 Tektronix사의 전류 프로브 TCP202를 사용하여 측정하였다.

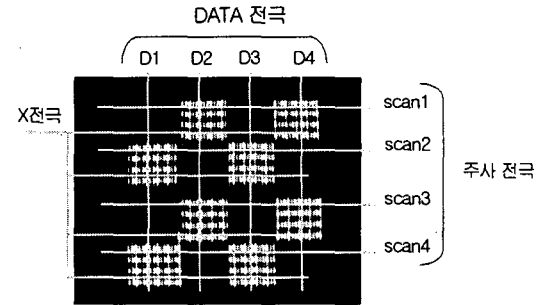


그림 3. 휘도 측정 패턴
 Fig. 3. A measurement pattern of luminance

3.2 실험 결과

3.2.1 램프 펄스에 의한 초기화 및 방전 특성

실제 1개의 SF의 표시방전과정이 종료한 후, 패널전면의 각 셀들은 불균일한 잔류 벽전하를 가지고 있다. 이들 잔류 벽전하는 패널의 전기적 특성을 불균일하게 하며 이로 말미암아 초기화 방전은 아주 강한 방전이 필요하다. 이러한 강방전은 불필요한 배면 휘도를 증가시켜 명암비를 저하시키는 단점이 있다. 따라서 셀의 전기적 상태에 따라 차등전압을 공급하여 각각 적정전압에서 약방전 시키고, 이후 패널전면에서 자기소거방전을 유도 시키는 것이 패널의 전기적 특성을 균일화하고 배면휘도를 억제하여 명암비를 높일 수 있으므로 바람직하다. R. Weber는 시간에 따라 전압이 서서히 증가하는 램프(ramp) 펄스를 패널 전면에 공급하여 위와 같은 효과를 얻는 초기화 방식에 대한 연구결과를 발표하였다.[6] 이 기술은 이후 PDP의 초기화 방전에 기본으로 적용되는 펄스가 되었으며 실제 양산되고 있는 PDP제품들에 널리 사용되고 있다. 그림 4는 초기화 기간동안 패널전면에 공급된 램프 펄스와 그때 다수의 방전셀에서 발생하는 방전광들을 측정된 그림이다. 광출력을 보면 램프 펄스의 전압레벨에 따라 광출력이 다르게 나타나는 것을 볼 수 있으며 램프 펄스의 종료시점에서 자기소거 방전이 발생된 것을 알 수 있다.

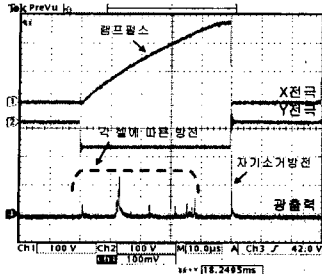


그림 4. 램프펄스에 의한 방전의 광출력
Fig. 4. The light output of discharge by the ramp pulse

3.2.2 표시방전 특성 실험

그림 5는 각 SF내의 표시방전 유지펄스의 개수에 따른 휘도의 계산치와 실제측정치를 나타낸 그림이다. 본 실험에서는 16계조를 표현하기 위해 1TV-field를 4개의 SF로 나누었으며 각 SF의 표시방전 유지펄스 개수는 SF1 부터 SF4 까지 각각 26, 27, 28, 29개로 설정하였고 표시방전 유지펄스의 개수는 총 1024개 이다.

SF1의 방전 휘도를 휘도계로 측정한 결과 LSB에 해당하는 SF의 휘도를 기준으로 각 SF의 휘도의 증가 비율이 2배수 이어야 하나 실제로 측정된 휘도는 표시방전 유지펄스의 개수가 증가함에 따라 더 낮은 비율의 증가를 보였다. 이는 기본적으로 초기화 기간의 초기화 방전시 발생하는 광에 의한 영향과 형광체 피로 등 패널의 특성에 기인하는 것으로 보여지며 이러한 현상을 없애기 위해서는 표시방전 유지펄스의 개수를 적당히 증감하여 제조레벨의 비율을 패널의 특성에 맞게 재설정하여야만 한다는 것을 알았다.

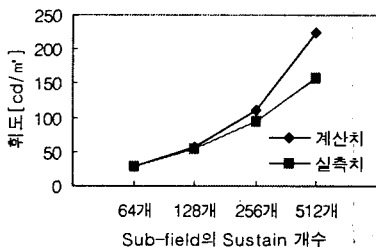
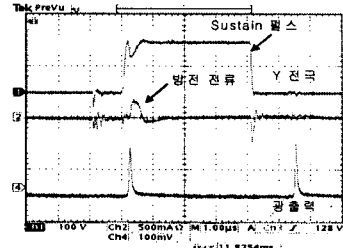
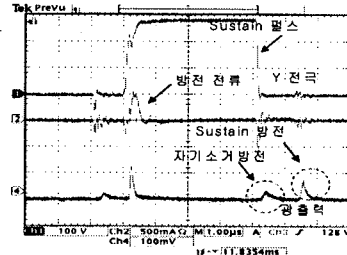


그림 5. SF의 표시방전 유지펄스의 개수에 따른 휘도의 변화
Fig. 5. Luminance variation according to number of sustain pulses in the SF



(a) 안정된 표시방전
(a) sustain discharge stabilized



(b) 과방전에 의한 벽전하 소거
(b) wall charge elimination by the excessive discharge

그림 6. 표시방전 유지펄스 전압에 따른 방전의 변화
Fig. 6. The variation of discharge according to the voltage of sustain pulse

그림 6(a)는 표시방전 유지펄스의 폭이 $4[\mu s]$ 이고 모든 화소가 안정적인 표시방전을 하는 최소의 표시방전 유지펄스 전압을 공급한 경우이다. 그림 6(b)는 표시방전 유지펄스 전압을 계속 증가시켜 과전압에 의한 자기 소거 방전이 일어난 경우이다. (a)와 (b)의 전류의 형태를 보면 모두 방전이 끝난 이후에도 전류가 지속되는 것을 볼 수 있다. 이는 방전이 끝난 이후에도 어느 시간 동안 공간전하가 계속 벽전하로 축적되고 있음을 나타낸다. (a)와 (b)의 표시방전의 세기를 비교해 보면 (b)의 방전전압과 전류가 상대적으로 높음에도 불구하고 광출력의 최대값은 낮은 것을 볼 수 있다. 실제 패널 면에서는 이 현상이 불안정한 표시방전으로 관측된다.

이것에 대해서는 다음과 같이 추론한 연구결과가 있다. 높은 표시방전전압은 과방전을 일으키고 이 과방전으로 인해 생성된 많은 양의 공간전하들이 방전 이후 펄스전압에 의해 벽전하로 축적되어진다. 그리고 표시방전 펄스전압이 종료되는 직후에 높은 벽전압으로 인해 스스로 방전이 일어나 축적된 벽전하

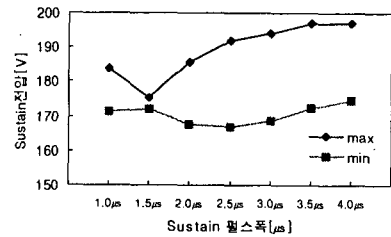
를 부분적으로 소거하게 된다. 이 부분적인 벽전하의 소거에 의해 전극면에는 불균일하게 잔류 벽전압이 형성되므로 다음 표시방전 전압 공급시 방전개시 상태가 불안정해지는 것이다. 이를 과방전에 의한 벽전하의 부분 자기소거 방전이라고 한다[7].

그림 7(a)는 어드레스 펄스폭을 4[μ s]로 고정 후 표시방전 유지펄스 폭을 1[μ s]부터 4[μ s] 까지 0.5[μ s]씩 변화 시키면서 그 때의 표시방전 전압의 동작 마진을 측정된 그래프이다. 안정적인 동작의 기준은 표시방전의 유지 상태를 육안으로 보고 평가를 하였다. 표시방전의 최소전압(min)은 그림 6(a)의 상태로 sustain 전압을 서서히 증가시켜 패널 중 address 방전이 발생된 모든 셀들이 안정된 표시방전을 유지하는 전압으로 설정하였으며 방전 최대전압(max)은 그림 6(b)상태와 같이 전압을 계속 증가시켜 방전이 불안정해지기 직전의 전압으로 설정하였다.

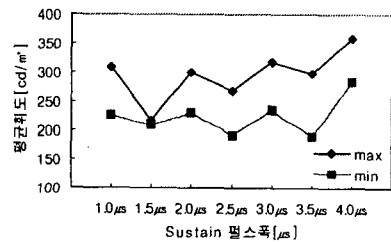
실험결과로부터 최대 방전전압은 표시방전 유지 펄스 폭이 좁아짐에 따라 낮아지는 것을 볼 수 있다. 펄스의 폭이 좁을수록 펄스 종료 직후에 방전 공간 내부에 더 많은 공간전하가 생존해 있으므로 낮은 전압에서도 자기소거방전이 쉽게 일어나 최대 방전 전압이 더 낮아진다고 생각된다. 그러나 펄스폭이 1.5[μ s] 보다 좁아지는 경우에는 오히려 방전전압이 더 높게 측정이 되었다. 이것은 펄스폭이 어느 정도 이상 좁아지면 벽전하가 충분히 축적되지 않아 자기 소거가 잘 일어나지 않고 공간전하의 영향으로 표시방전이 유지되는 것으로 생각 되어진다. 최소 방전 전압은 펄스폭이 좁아짐에 따라 방전개시전압이 약간 낮아지는데 이는 유효공간전하[7]가 펄스 종료 후에도 생존하여 영향을 미치는 것으로 보인다. 한편 펄스폭이 1.5[μ s]보다 좁은 폭에서는 충분한 벽전하 축적이 어려워 방전개시에도 역시 도움을 주지 못한다는 것을 알 수 있다.

그림 7(b)는 표시방전 유지펄스 폭에 따른 평균휘도 값을 측정된 그래프이다. 그림에서와 같이 표시방전 유지펄스 폭이 증가할 경우 휘도는 완만히 증가하는 것으로 나타났다. 역시 펄스 폭이 1.5[μ s]의 경우 가장 낮은 휘도가 측정되었으며 그 보다 폭이 좁은 경우에는 다시 증가하였다. 실험결과로부터 패널의 특성에 따라 다소의 차이는 있겠지만, 동작마

진의 변화가 거의 없이 표시방전유지 펄스의 폭을 2.0[μ s]까지 감소시킬 수 있다. 이때 역시 펄스폭에 따른 차이가 거의 없이 평균적으로 310[cd/m²]의 휘도를 가지는 안정적인 표시방전이 가능하며 동작마진은 20[V] 이상 확보할 수 있다.



(a)



(b)

(a) 표시방전유지 전압의 동작 마진
(a) The operation margin of sustain voltage
(b) 표시방전의 평균휘도
(b) Average luminance of sustain discharge

그림 7. 표시방전유지 펄스폭 변화에 따른 전압마진과 휘도

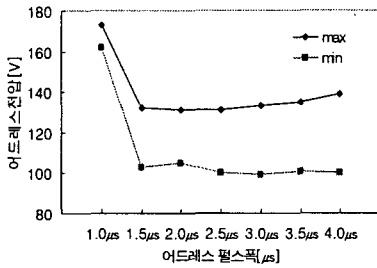
Fig. 7. The operation margin and brightness by change of sustain pulse width

3.2.3 어드레스 방전 특성 실험

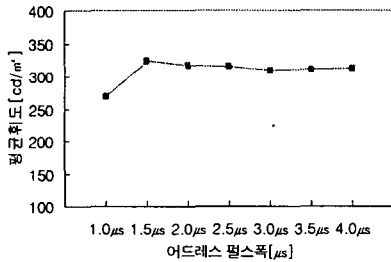
그림 8은 표시방전 유지펄스폭을 4[μ s]로 설정하고 안정된 표시방전이 일어나는 표시방전 전압조건에서 어드레스 펄스폭을 1[μ s]부터 4[μ s]까지 0.5[μ s]씩 증가시키면서 그때의 어드레스 방전전압의 동작 마진과 표시방전의 휘도를 측정된 그래프이다. 이 실험에서도 표시방전 유지전압의 마진측정과 비슷하게 펄스폭이 좁아질수록 최대 방전 전압이 낮아지는 특성을 보였다. 그러나 과전압으로 인한 어드레스 방전이 표시발광에 미치는 영향이 너무나 미세하여 육안으로 식별하기에는 무리가 있었다. 그래서

HDTV를 위한 PDP의 표시방전특성에 관한 연구

어드레스 최대전압은 어드레스 전압을 증가시켜 어드레스 방전이 발생되지 말아야 할 화소의 방전여부로 결정하였다. 즉, 과도한 어드레스전압으로 인해 scan펄스전압 없이 어드레스 전압만으로 방전이 발생하는 miss 어드레스방전이 일어나기 직전의 전압으로 최대 어드레스 전압을 설정하였다. 최소 어드레스 전압은 어드레스 전압을 공급하여 어드레스 방전으로 생성된 벽전하의 영향으로 표시방전이 안정되게 유지되는 최소의 전압으로 설정하였다.



(a) 어드레스 전압 마진
(a) The operation margin of address voltage



(b) 표시발광의 평균휘도
(b) Average luminance of sustain discharge

그림 8. 어드레스 펄스폭 변화에 따른 전압마진과 휘도
Fig. 8. The operation margin and luminance by change of address pulse width

그림 8(a)은 어드레스 전압의 마진을 측정된 결과로써 펄스폭이 1.5[μs] 이상인 경우 동작마진이 35[V]정도로 거의 일정하게 측정되었다. 그러나 1.5[μs]보다 좁은 어드레스 펄스에서는 방전개시전압이 60%정도 상승하였으며 방전 마진 또한 절반 수준으로 떨어졌다. 그림 8(b)는 각 어드레스 펄스폭에 따른 최소 어드레스 전압 공급시의 표시방전의 평균 휘도값을 측정된 결과이다. 펄스폭이 1.5[μs] 보다 넓어지는 경우 평균적으로 320[cd/m²]의 휘도로 거

의 동일하였으며 그보다 좁은 경우 휘도는 100[cd/m²]이상 감소하였다. 이러한 결과는 안정적인 표시방전에 도움을 줄 수 있는 어드레스 벽전하 축적시간은 패널의 특성에 따라 다소 차이는 있으나, 최소 1.5[μs]이상이 되어야 한다는 것을 말해준다.

그림 9는 안정적인 표시방전조건을 만족하는 1.5[μs]의 어드레스 펄스폭 조건하에서 표시방전 유지 펄스 폭을 1[μs]에서 4[μs]까지 0.5[μs]씩 변화시켜가면서 각 경우의 어드레스 전압의 동작마진을 측정 한 그래프이다. 위에서 서술한 벽전하의 축적이 어려운 펄스폭인 1.5[μs]이하를 제외하면 펄스폭 4[μs]까지 거의 모든 범위 내에서 20[V] 이상의 어드레스 동작전압 마진이 확보되는 것을 알 수 있다. 이것은 어드레스 방전으로 최소한의 벽전하만 형성시켜 준다면 안정적인 표시방전을 얻을 수 있다는 사실을 말해준다.

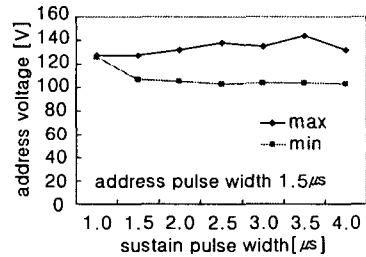


그림 9. 표시방전유지 펄스폭에 의한 어드레스 동작마진
Fig. 9. Operation margin of address voltage by change of sustain pulse width

4. HDTV를 위한 PDP 구동조건

각 SF의 어드레스 기간에 할당되는 시간은 수평 주사선수의 개수에 어드레스 펄스폭을 곱해주면 되므로 각 펄스의 폭과 SF의 개수에 따른 표시방전유지 펄스의 개수 N_{sus} 는 다음과 같은 계산식(1)으로 나타낼 수 있다.

$$N_{sus} = \frac{16600 - (T_r + N_{sc} \times T_a) \times N_{sf}}{T_{sus}} \quad (1)$$

여기서 16600은 1TV-field의 시간이며 T_r 은 초기화에 필요한 시간이다. 여기서는 초기화 기간으로

100[μs]를 할당하였다. N_{sc}는 수평 주사선수의 개수이다. T_a는 어드레스 펄스폭이며 T_{sus}는 표시방전유지 펄스폭이다. N_{sf}는 SF의 개수를 나타낸다. 각 펄스의 폭과 1TV-field의 시간은 모두 [μs]이다. 실험에서 도출한 어드레스 펄스 및 표시방전 유지펄스의 최소 폭을 식 (1)에 적용하여 각 SF의 개수에 따른 표시방전 유지펄스의 개수를 비교하면 표 1과 같다.

패널의 특성에 따라 다르겠지만, 본 연구에서 1024개의 펄스로 표시방전 실험 결과 얻어진 휘도값인 310[cd/m²]을 이용하여 수평주사선수에 따른 유효 구동조건을 도출하면 최소펄스 폭 조건인 어드레스 펄스폭 1.5[μs], 표시방전 유지펄스 폭 2[μs]인 경우 수평 주사선수가 1080개와 768개 일 때, 각각 최대 8개와 11개의 SF를 사용할 수 있으며 이 경우 430[cd/m²]의 휘도를 얻을 수 있을 것으로 추정된다.

SF를 부수적으로 사용하여야 한다. 한편 10[bit]의 SF에 영상신호처리 기술을 적용하면 12[bit]의 계조단계 표현이 가능하므로 결과적으로 HDTV급 PDP는 field는 최소 12개 이상의 SF를 필요로 한다. 실험의 결과로 얻어진 1.5[μs]의 어드레스 펄스폭으로는 수평주사선수가 1080개를 가지는 Full HDTV 규격에서 하나의 TV-field에 10개 이상의 SF를 설치하기가 어렵다. 어드레스 펄스폭이 1[μs]인 경우 식(1)에 의한 계산에서 SF 수가 12개가 되어도 1220개의 표시방전유지펄스를 사용할 수 있으므로 HDTV급 PDP의 충분한 구동조건이 된다. 그러므로 향후 1[μs]의 고속 어드레스를 위한 구동기술과 패널 특성의 연구가 필요하다.

5. 결 론

본 연구에서는 실험을 통하여 현재 가장 널리 사용되고 있는 3전극 면방전 AC PDP와 ADS 구동방식을 사용하여 최소의 어드레스와 표시방전 유지펄스폭으로 휘도의 저감이 없는 안정적인 표시방전유지 조건을 실험적으로 도출하였다. 실험결과, 어드레스 펄스의 폭이 1.5[μs]이상만 되면 표시방전을 위한 벽전하 축적에 문제가 없으며 이때의 35[V]의 동작마진을 갖는다. 한편 표시방전 유지펄스의 폭은 2[μs]이상 되면 25[V]의 동작마진을 갖는 안정적인 구동이 가능하다. 그러므로 본 실험결과를 이용하여 수평 주사선수가 1080라인의 Full- HDTV급 PDP를 구동할 경우 SF를 8개 사용할 수 있으며 표시방전 유지펄스의 개수는 1420개 사용할 수 있다.

어드레스 펄스폭	sub-field 개수	표시방전 유지펄스의 개수 (표시방전 유지펄스폭 : 2[μs])
1.5[μs]	8	3292 개
	9	2666 개
	10	2040 개
	11	1414 개
	12	788 개

(a) 주사선수 768개
(a) The number of scan line being 768

어드레스 펄스폭	sub-field 개수	표시방전 유지펄스의 개수 (표시방전 유지펄스폭 : 2[μs])
1.5[μs]	8	1420 개
	9	560 개
	10	-300 개

(b) 주사선수 1080개
(b) The number of scan line being 1080

표 1. 어드레스 펄스폭과 sub-field의 개수에 따른 표시방전 유지펄스의 수
Table 1. Number of Sustain pulse according to the number of sub-field and address pulse width.

HDTV에서 고화질의 영상표현을 위해서는 12[bit]이상의 계조단계가 필요하다[8]. 그리고 계조 표현 이외에 동화상 노이즈 저감을 위하여 1, 2개의

본 연구는 경주대학교 2005년도 학술연구비 지원으로 수행되었습니다.

References

- (1) Tadatsugu Hirose, Kyoji Kariya, "Present Status and Future Prospect of Technological Development on Color PDPs", IDW'99, pp.11-14, 1999.
- (2) T. Kishi. et al., "A New Driving Technology for PDPs with Cost Effective Sustain Circuit", SID Digest of Tech. Papers, pp.1236-1239, 2001.
- (3) T. Shinoda, et. al., "Improvement of Luminance and

HDTV를 위한 PDP의 표시방편특성에 관한 연구

- Luminous Efficiency of Surface-Discharge Color ac PDP", SID Digest of Tech. Papers, pp.724-727, 1991.
- [4] S. kanggu, et. al., "A 31-in.-Diagonal Full-Color Surface-Discharge ac Plasma Display Panel", SID Digest of Tech. Papers, pp.713-716, 1992.
 - [5] K. Yoshikawa, et. al., "A Full Color AC Plasma Display with 256 Gray Scale", JAPAN DISPLAY'92, pp.605-608, 1992.
 - [6] L. F. Weber, "Plasma Display Device Challenges," Asia Display '98 Digest, pp.15-27, 1998.
 - [7] Jeongduk Ryeom, "A Study on the Discharge Characteristics of High Speed Addressing for the HDTV Class Plasma Display", J of KIIE, Vol.15, No.1, pp.13-21, 2001.
 - [8] Taiichiro Kurita, "Desirable Performance and Progress of PDP and LCD Television Displays on Image Quality", SID Digest of Tech. Papers, pp.776-779, 2003.

◇ 저자소개 ◇

염정덕 (廉正德)

1960년 5월 14일생. 1987년 서울대 전기공학과 졸업. 1989년 서울대 대학원 전기공학과 졸업(석사). 1992년 서울대 대학원 전기공학과 졸업(박사). 1992~1995년 LG전자(주) 영상미디어연구소 선임연구원. 1996년 日本 電氣·通信大學 外國人研究者. 1997~1999년 삼성 SDI(주) 기술본부 선임연구원. 2000년~현재 경주대학교 컴퓨터정보시스템공학부 조교수.