

# 반도체 패키지 기술 최신특허기술동향

## [연재 일정 안내]

연 재	산업분야	태 마
2004. 2월호	기계/금속	정밀절삭가공기술
		자동차용 승객안전장치
2004. 3월호	환경/에너지	식물개량기술
	전기/전자	광신호 전송기술
2004. 4월호	화학/약품	고분자 필름
	기계/금속	엘리베이터 및 에스컬레이터
2004. 5월호	전기/전자	네트워크 보안기술
	전기/전자	디지털비디오 편집기술
2004. 6월호	화학/약품	감광재료
	환경/에너지	자연친화형 공조시스템
2004. 7월호	환경/에너지	하이브리드자동차
	화학/약품	천연물 의약 및 화장품
2004. 8월호	전기/전자	다가능 휴대폰
	화학/약품	파인세라믹스
2004. 9월호	기계/금속	나노계측기술
	전기/전자	반도체제조용 증착기술
2004. 10월호	환경/에너지	수질오염 방지기술
	전기/전자	반도체 패키지기술
2004. 11월호	화학/약품	첨단 염색가공기술
	기계/금속	신용접기술
2004. 12월호	기계/금속	가솔린엔진 분사제어기술
	전기/전자	디지털방송 영상처리기술
2005. 1월호	전기/전자	인터넷 정보검색기술
	환경/에너지	조립식 건축물

※ 상기 연재 일정은 내부 사정에 따라 변경될 수 있습니다.

※ 각 분야별 문의사항은 아래 연락처로 하시기 바랍니다.

- 기계/금속분야 : Tel) 02-3459-2865, 2871
- 전기/전자분야 : Tel) 02-3459-2863
- 화학/약품분야 : Tel) 02-3459-2869
- 환경/에너지분야 : Tel) 02-3459-2864

## 기술의 개요

회로가 설계된 반도체칩에 전기적인 연결을 해 주고, 외부의 충격에 견디게끔 밀봉 포장해주어 비로소 실생활에서 사용할 수 있게 물리적인 기능과 형상을 갖게 해주는 것이 패키징의 역할이다. 반도체패키지는 반도체칩을 최종 제품화하는 패키징 공정의 결과물이다. 웨이퍼 한 장에는 동일한 전기회로가 인쇄된 칩이 수십 개에서 혹은 수백 개까지 놓일 수 있다. 그러나 칩 자체만으로는 외부로부터 전기를 공급받아 전기 신호를 전달해 주거나 전달받을 수 없다.

또한 칩은 미세한 회로를 담고 있기 때문에 외부의 충격에 쉽게 손상될 수 있다. 결국 칩 자체로는 기관에 실장되기 전까지 완전한 제품이라고 볼 수 없는 것이다.

고성능의 칩을 지속적으로 발전시켜 오다보니 이제는 반도체 칩 자체의 한계보다는 패키지의 물리적 특성에 따른 제약이 많아졌다. 칩의 크기 축소, 열방출 능력 및 전기적 수행능력 향상, 신뢰성 향상, 그리고 가격 저하 등이 패키징 기술에 좌

우된다. 따라서 반도체 디바이스의 고집적화와 고성능화를 뒷받침해 줄 수 있는 패키징 능력 향상을 요구하게 되었다.

반도체 패키지는 반도체 디바이스의 요구사항을 만족시키는 것은 물론, 그와 더불어 부품을 PCB에 실장하는 다음 영역에서 일어나는 조건에도 적합한 패키지 성능을 갖춰야만 한다.

반도체 패키지 산업은 시장의 요구사항이 갈수록 복잡해지고 있어 기술, 재료, 장비, 지식 집약적으로 변하고 있다. 기존의 개념을 뛰어넘는 장비의 개발이나 획기적인 물성을 갖는 물질의 개발 그리고 패키지의 구조설계 능력 등이 모두 반도체 패키지 기술개발의 영역이라고 볼 수 있다.

독자적인 반도체 패키징기술을 개발하기 위해 많은 투자가 이뤄지고 있으며, 각 분야에서는 우수한 인재들을 필요로 하고 있다. 따라서 오늘날의 반도체 패키지 산업은 시스템적인 접근방식을 통해 전문가의 지식과 경험, 생산으로부터의 피드백까지 모두가 귀중하게 다뤄지는 하이테크 전문 영역이라고 할 수 있다.

이제 반도체 패키지는 단순히 반도체 제조의 후공정이 아니라, 반도체의 수행능력을 발휘하게 하고 신기술을 개발할 수 있도록 해주는 동반자적인 역할을 하고 있는 것이다.

반도체 패키지 기술의 발달 흐름을 보면, 리드수에 따라 패키지 이름이 바뀌어 왔다고도 볼 수 있다.

전기인출단자의 수를 늘리기 위해 리드를 패키지 옆면 모서리에 달았는데, 한쪽에만 리드가 있는 것을 SIP (Single Inline Package), 양쪽에 모두 있는 것을 DIP (Dual Inline Package), 사방의 네 군데에 모두 리드를 단 것을 QFP (Quad Flat Package)라 부른다.

이제는 QFP와 같이 패키지의 모든 모서리 부분

을 사용하여 리드 수를 늘리는 것도 한계에 달하여, 패키지 바닥면에 바둑판에 바둑알 놓듯이 등근 볼(ball) 형태의 리드를 배열하는 BGA (Ball Grid Array) 패키지가 보편화되고 있다.

휴대용 전자제품이 소형화하면서 이에 반도체가 실장될 공간은 더욱 줄어들고, 제품은 더욱 다기능화하고 고성능화되기 때문에 이를 뒷받침해 줄 반도체의 개수는 늘어나는 추세이다.

따라서 단위 체적당 실장효율을 높이기 위해서 패키지는 경박단소(輕薄短小)화에 부응할 수밖에 없다.

이러한 요구로 개발되어 상용화된 것이 칩 크기와 거의 같은 크기의 패키지인 CSP(Chip Size Package)이다.

최근의 패키지 개발 추세는 칩의 크기에 맞게 줄이는 것을 넘어서, SCSP (Stacked CSP)처럼 칩 위에 또 칩을 올려 쌓아올리거나 기능이 다른 여러 개의 반도체 칩을 하나의 패키지 안에 배열하는 MCM(Multi Chip Module) 패키지 등도 개발되었다. 또한, 생산효율을 높이기 위해 리드프레임이 없는 즉 선 없는 반도체로 불리는 것으로 실장 시에 배어칩을 기판에 직접 접촉하는 플립칩이 실장기술 등이 급부상하고, 웨이퍼를 개별적인 칩으로 분리하지 않고 여러 칩들이 붙어있는 상태에서 다이본딩, 몰딩, 트리밍, 마킹 등 일련의 조립공정을 마친 후 이를 절단해 곧바로 완제품을 만드는 방법인 웨이퍼 레벨 패키지(WLP)도 개발되고 있는 추세이다. 최근 환경규제가 점점 강화되면서 무연솔더링도 부각되고 있다.

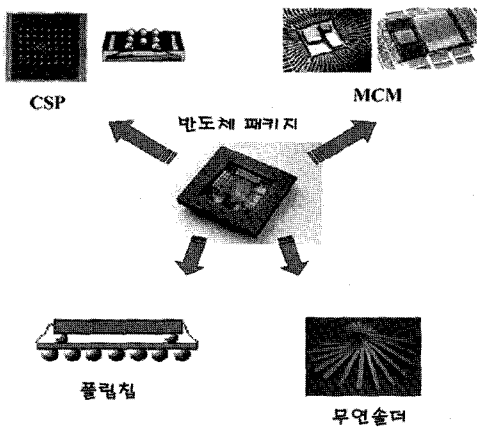
과거 칩하나를 리드프레임에 실장하는 단순하고 큰 크기의 반도체 패키지는 제조기술의 발달로 엄청난 변화를 겪어 왔다.

멀티미디어의 발전과 컴퓨터 통신산업의 급속한 발전과 더불어 반도체칩에 대한 소형화, 대응

량화 및 고속화가 이루어짐에 따라 반도체 패키지도 박형화, 다핀화하는 고집적화하는 추세로 기술 개발이 되어 가고 있다.

여기서는 반도체 패키지를 CSP(Chip Scale Package), MCM (Multichip Module), 플립칩(Flip Chip), 무연솔더(Pb-free Solder)를 중심으로 분류하였으며, 각각에 대해 세부기술로 또 다시 분류하였다.

분석대상 데이터는 1982년 ~ 2001년 사이에 출원된 해당특허 중에서 출원공개 또는 등록공고된 것이며, 한국의 경우 KIPRIS를 미국, 일본의 경우에는 Delphion의 DB를 활용하였다.



(그림 1) 반도체 패키지의 구성도

## 산업 및 시장동향

반도체 패키지 기술의 국내 산업 및 시장동향에 대해서 살펴보고자 한다.

### CSP

국내의 경우 웨이퍼레벨 패키징이 거의 실현되었다. 다이와 최종 패키지 사이의 전기적 테스트 데이터 상관관계는 거의 신뢰성 수준 확인 단계에

도달하였다.

삼성전자는 Tiles, MOST, Ultra CSP 등 세가지 종류의 웨이퍼레벨 패키지를 제안하였다.

### MCM

국내의 MCM 기술은 초기 단계로서 삼성전자, LG정보통신 등의 회사에서 R&D 수준에 와 있다. 그러나 심텍의 경우 99년 말 국내 최초 CSP, MCM용 기관 양산 발표, 99년 7월 대우전자부품의 다중칩 모듈 기관 사업 추진 계획 발표, ETRI의 MCM 연구, KAIST MCM 선행연구 등이 최근의 동향이라 하겠다.

현재의 MCM 연구 국내 수준은 국내 시장 수요 부족으로 인해 인프라가 미비한 실정이나 MCM 재료, 공정, 설계 등의 기술에서는 기술 격차를 많이 줄이고 있다. 그러나 다중 기관 Microvia 기술 분야의 경우 삼성전기를 제외하고는 국내의 기반이 거의 없는 실정이다. 내장형 수동소자 기술의 경우 KAIST의 Ta<sub>2</sub>O<sub>5</sub> 박막을 이용한 커패시터와 tantalum nitride를 이용한 저항 재료 개발에 성공하였다. ETRI에서는 RF 모듈에 사용하기 위하여 NiCr을 이용한 적분 저항과 Si<sub>3</sub>N<sub>4</sub>를 이용한 적분 커패시터를 제작, 집적을 수행하였음이 보고 되었다. 3D 패키징의 경우 삼성은 두가지 타입의 3D 패키지를 제안하였는데, 그것은 스택 패키지(동일 풋프린트에 적층되는 패키지)와 듀얼 다이 패키지(DDP : 한 패키지 안에 다이가 적층됨)이다. DDP는 256Mb 칩을 적층하여 512Mb SDRAM을 만드는 데에 적용된다.

### 플립칩

플립칩 기술의 경우 국내 기업의 수요가 급증하고 있는 상황에서 기업의 연구 개발이 활발히 진행되고 있으나, 국내 반도체 회사들은 이제 그 시

작단계로 현재는 필요한 플립칩 범핑을 일본이나 미국에 공정을 의뢰하고 있는 실정이다.

그러나 국내의 KAIST, 한양대, ETRI 등의 연구 기관에서 꾸준히 플립칩 연구를 계속하고 있으므로 이러한 연구결과를 활용할 경우 국내의 플립칩 기술을 향상시킬 수 있을 것으로 보인다.

플립칩의 수요가 매년 40%씩 증가함에도 불구하고, 국내 범핑 서비스는 이용이 불가능하였다. (주)마이크로스케일은 TiW/Cu UBM 구조를 이용한 범핑 서비스를 제공한다.

이러한 UBM 구조를 사용하는 이유는 증착에 비해 저렴한 비용과 패드 금속과 패시베이션 물질에 대한 좋은 접착성, 좋은 확산 배리어 및 좋은 습윤성(wettability) 때문이다.

마이크로스케일은 다양한 기판 물질을 커버하고 있으며, LCD 구동 IC를 위한 Au 범프 칩을 생산하고 있다. CST Co.는 골드 범프 플립칩을 제안하였고, 삼성 테크윈은 무전해 도금 범프 서비스를 지난해 말 계획하였다.

## 무연솔더 기술

국내에서도 삼성, 현대, LG 등의 대기업을 중심으로 무연솔더의 개발이 한창 진행 중에 있다. 하지만, 실질적으로 생산에 적용한 경우가 보고되고 있지 않기 때문에 시기적으로 늦은 감이 없지 않다.

특히, 종래의 Pb-Sn 솔더 제품의 수입 또는 국내 외국업체에서 공급하고 있는 고부가가치의 크립 솔더의 수요는 약 1000 ~ 1200억원 정도로 추정되지만, 무연솔더 제품 가격이 종래의 Pb 솔더의 약 2.5 ~ 3배 정도인 것을 감안하면 약 3000억 정도의 시장 형성이 예상되는데도 불구하고 현재까지, 관련기술에 대한 인식 부족으로 인하여 국가 차원에서의 연구개발이 간과되어 온 것이다.

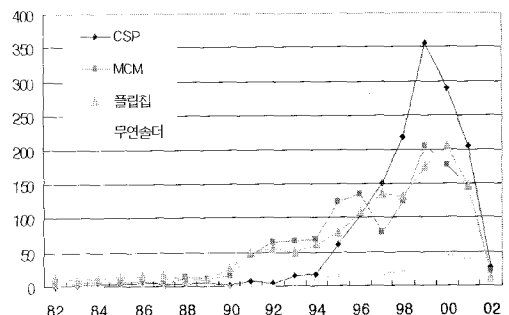
또한, 국내 솔더 메이커들은 영세성과 기술력 부족으로 솔더 크립 제품의 국산화와 무연솔더화에 대응할 수 있는 대체능력이 없어 국가차원의 솔더 크립의 제조기술개발과 보급이 이루어지지 않는다면 가전 회사들이 솔더 크립 제품을 수입에 의존하게 되므로 전자제품의 국제경쟁력 저하에 큰 영향력을 미칠 것이다. 따라서 무연솔더의 개발이 절실히 필요한 시점이다.

## 특허출원현황

(그림 2)는 각 대분류 기술별로 출원연도를 기준으로 출원(등록)건수 추이를 나타내고 있다.

이를 보면, MCM 기술과 플립칩 기술은 1990년부터 증가 추세가 두드러지기 시작하였고, CSP 기술은 1994년을 전후로 증가 추세에 들어섰음을 알 수 있다. 특히, CSP 기술은 MCM 기술이나 플립칩 기술에 비하여 뒤늦게 개발되었으나 1990년 중반에 들어서면서 특허출원이 급증하고 있음을 알 수 있다. 이는 1990년대 들어 초소형 전자제품 및 휴대용 통신기기 시장이 폭발적으로 성장하면서, 소형, 박형 패키지에 대한 급격한 수요 확대에 부응한 것으로 판단된다.

또한, wafer level package의 등장과도 무관하지 않은 것으로 보인다.



(그림 2) 출원연도별/기술별 특허출원(등록) 동향

## 결론

CSP관련 기술은 1990년을 전후해 출원되기 시작했고, 1990년대 중반부터 Wafer Level CSP 기술이 출원되기 시작하였다.

또한, 기판, Interconnection에 관한 출원은 1980년대에도 있었으나, 1990년대에 접어들면서 MCM 관련 출원이 본격화 되었다. 1990년대 후반 부터는 SIP, SOC, 내장형 수동소자 등에 관한 기술이 출원되었으며, 플립칩 관련 출원은 1990년대 초부터 계속되고 있는 것을 알 수 있다.

무연솔더 관련 출원은 1980년대에도 있었으나, 환경 문제와 관련하여 근래 들어 관심이 부각되고 있다.

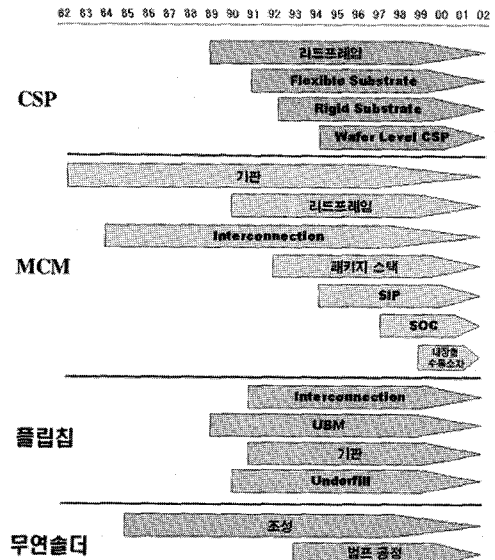
CSP기술은 단자밀도를 BGA 수준으로 끌어올린 리드프레임이 개발되고 있으며, Rigid Substrate보다 Flexible Substrate를 활용한 CSP의 개발이 증가를 이루고 있고, 솔더 접합 구조의 스트레스 감소와 관련된 출원도 지속적으로 이루어지고 있다.

MCM기술은 단일칩 패키지의 대안에서 출발 3차원 적층기술로 발전되고 있으며, 패키지 적층, 멀티칩 모듈 적층 형태로 영역이 확장되고 있고, MCM 기술의 연장선 상에서 SIP 및 SOC 기술이 발전되어 가고 있다.

플립칩기술은 저가형 범평 기술과 유기 기판에

서의 플립칩 기술이 복합된 DCA 기술이 주목을 끌고 있으며, 언더필 물질, 공정 개선, 신뢰성 향상에 대한 연구가 지속적으로 이루어지고 있다. 또한, 저가이면서 높은 열안정성과 미세피치, 미세비아를 갖는 HDI 기술이 점차 대두되어 지고 있다.

무연솔더 기술은 미국의 NEMI 프로젝트, 일본의 IMS, JWES, EIAJ, JIEP 프로젝트 등이 진행중이며, 신뢰성 확보, 생체 영향 문제, 용출성, 실장성 등에 관한 연구가 지속적이다.



(그림 3) 기술발전도

톡톡튀는 발명하나 속속크는 나라경제