

## 2005 IT SoC 선도과제 신규기획 방향

장선호 기술역, 박종원 선임 | IT SoC 및 차세대 PC 전문위원실/정보통신연구진흥원 | E-Mail : chans@iita.re.kr, mirage@iita.re.kr

### | 서론 |

정보통신부 IT839 차세대성장동력의 Infra/핵심 기술인 IT SoC 분야의 2005년도 선도과제 신규기획 방향을 소개한다. 2004년 “휴대폰용 멀티미디어 핵심칩 개발”에 이어 2005년도에는 휴대용 통신기기의 성능개선을 위한 “저전력 모뎀 핵심 IP” 및 소형화를 위한 “System in Package 기반기술” 개발을 계획하고 있다. 특히 “3G Evolution 휴대단말 저전력 모뎀 핵심 IP” 개발로 차세대 이동통신단말의 경쟁력 제고에 신속히 대응하며, Integration 기반기술로서 제품의 소형화, 고성능화에 대응하는 “고성능 극소형 SIP기술” 개발을 추진한다. 본론에서는 선도과제의 목표, 연구내용, 결과물, 과제특성 및 기대효과에 대해서 기술한다.

### | 본론 |

#### 1. 저전력 모뎀 핵심IP 개발

##### 가. 개요

###### 1) 정의

다양한 서비스와 기능을 요구하는 차세대 이동통신을 지원하는 초고속 멀티미디어 단말기 구현에 필요한 칩의 광대역 저전력 모뎀 IP 및 IP 검증 플랫폼 기술개발

- 광대역 : 대역폭(1.25MHz~20MHz), 전송률(19.2kbps~60Mbps)
- 이동성 : 정지~300km/h
- 저전력 : 100Mops/mW~1Gops/mW
- IP : 기저대역 통신신호 처리 기능인 동기화기, 변복조기, 복호기, 패킷송수신기, Space-Time 다이버시티 송수신기, MIMO 송수신기
- 플랫폼 : IP/SoC 검증 설계기술 제공

###### 2) 필요성

- 다중 통신환경에 확장 가능한 모뎀 핵심기능의 IP설계기술 확보
- 모뎀 핵심 IP기술은 단말기 칩을 빠른 시간에 구현하여 새로운 이동통신시스템의 조기 구축에 활용
- 저전력 모뎀 핵심 IP 기술을 사용하여 단말기 칩을 저전력으로 구현

##### 나. 연구목표 및 내용

###### 1) 최종 목표 및 내용

- 최종 목표
  - 광대역 저전력 모뎀 핵심 IP 개발
  - CDMA/OFDM/OFDMA 용 모뎀 핵심 IP
  - 저전력(1Gops/mW), 고속전송률(60Mbps), 이동성(300km/h) 지원하는 IP

- IP 검증용 플랫폼 개발 : 3G Evolution 모뎀 시연 (802.16e/HSDPA)
- 확보기술 내용
  - 자체개발 기술
  - CDMA/OFDM/OFDMA 송수신기 알고리즘/구조 연구
  - CDMA/OFDM/OFDMA 송수신기 핵심 IP
  - 저전력 설계 기술
    - 저전력 알고리즘/구조/IP 기술
    - 저전력 IP/SoC 검증 플랫폼 기술
- 기존기술 활용
  - CDMA 설계기술, WCDMA 설계기술, MIMO(OFDM/V-BLAST) 설계 기술, 802.11g(OFDM) 설계기술, ASIC 설계 기술, Legacy IP 설계 기술, SoC/플랫폼 설계기술

#### 2) 연도별 목표 및 내용

구분	2005년	2006년	2007년	2008년
연도별 연구목표	- 100 Mops/mW - CDMA/OFDM 핵심IP	- 200 Mops/mW - CDMA/OFDM/OFDMA 핵심 IP	- 500 Mops/mW - 패킷/다이버시티 핵심 IP	- 1 Gops/mW - 저전력 IP/SoC
연도별 연구내용	- CDMA/OFDM 저전력 알고리즘/구조 연구	- CDMA/OFDM/OFDMA 저전력 알고리즘/구조 연구	- 패킷/다이버시티 저전력 알고리즘/구조 연구	- 저전력 알고리즘/구조 설계연구
	- CDMA/OFDM IP 저전력 구조/설계	- CDMA/OFDM/OFDMA 저전력 구조/설계	- 패킷/다이버시티 저전력 구조/설계	- IP 저전력구조/설계 - SoC 저전력구조/설계
		- 802.16e 모뎀 시범구현		- HSDPA 모뎀 시범 구현
연도별 주요결과물		- IP 검증 플랫폼 설계 (50 Gops급)		- IP/SoC 검증 플랫폼 설계 (100 Gops급)
	- CDMA/OFDM 동기화기	- CDMA/OFDM/OFDMA 동기화기	- TDD/FDD 패킷송수신기	- 저전력 모뎀 핵심 IP
	- CDMA/OFDM 변복조기	- CDMA/OFDM/OFDMA 변복조기	- Space-Time 다이버시티 송수신기	
	- Turbo/Viterbi 디코더	- Turbo/Viterbi/LDPC 디코더	- MIMO 송수신기	- 802.16e/HSDPA 모뎀
	- IP/SoC 검증 플랫폼		- IP/SoC 검증 플랫폼	

추진 마일스톤



### 1차년도 (2005년)

**연구목표** : 100Mops/mW급 CDMA/OFDM 핵심 IP 개발

**연구내용**

- CDMA/OFDM 저전력 알고리즘 및 IP 구조
- CDMA/OFDM IP 저전력 설계 및 검증
  - CDMA/OFDM 동기화기 IP
  - CDMA/OFDM 변복조기 IP
  - Turbo/Viterbi 디코더 IP

### 2차년도 (2006년)

**연구목표** : 200Mops/mW급 CDMA/OFDM/OFDMA 핵심 IP 개발  
IP 검증 플랫폼(50Gops급)

**연구내용**

- CDMA/OFDM/OFDMA 저전력 알고리즘 및 IP 구조
- CDMA/OFDM/OFDMA IP 저전력 설계 및 검증
  - CDMA/OFDM/OFDMA 동기화기 IP
  - CDMA/OFDM/OFDMA 변복조기 IP
  - Turbo/Viterbi/LDPC 디코더 IP
- IP 검증 플랫폼(50Gops급) 개발

### 3차년도 (2007년)

**연구목표** : 500Mops/mW급 패킷/다이버시티 핵심 IP 개발

**연구내용**

- 패킷/다이버시티 저전력 알고리즘 및 IP 구조
- 패킷/다이버시티 IP 저전력 설계 및 검증
  - TDD/FDD 패킷 송수신기 IP
  - Space-Time 다이버시티 송수신기 IP
  - MIMO 송수신기 IP

### 4차년도 (2008년)

**연구목표** : 1Gops/mW급 저전력 모뎀 핵심 IP 개발  
IP 검증 플랫폼(100Gops급)

**연구내용**

- 저전력 모뎀 핵심 IP 설계 및 검증
  - CDMA/OFDM/OFDMA 동기화기 IP
  - CDMA/OFDM/OFDMA 변복조기 IP
  - Turbo/Viterbi/LDPC 디코더 IP
  - TDD/FDD 패킷 송수신기 IP
  - Space-Time 다이버시티 송수신기 IP
  - MIMO 송수신기 IP
- 100 Gops급 IP/SoC 검증 플랫폼 개발 및 검증
- IP 검증용 3G Evolution 모뎀 시연 (802.16e/HSDPA)

### 다. 과제의 특성

연구목표	경쟁우위 유지	고부가가치 기반	신시장 선점	수입대체 및 국산화
		○		

연구단계	기초연구	응용연구	개발		
	1, 2차년도	3차년도	4차년도		
기술성숙도	연구전	연구초기	본격연구		
세계		○			
국내		○			
시장성숙도	시장 형성 시기	시장 성장 시기	시장 성숙 시기		
세계	2008	2010	2015		
국내	2008	2010	2015		
우리의 경쟁위치	Clear Leader	Strong	Favorable	Tenable	Weak
		○			

### 라. 기대효과

#### 1) 기술적 기대효과

- 핵심 모뎀IP 제공으로 이동통신분야 모뎀기술 및 부품의 경쟁력 제고
- 고성능 저전력 단말 모뎀 IP/SoC 플랫폼을 적기에 제공함으로써 IT 신성장 동력 시스템개발 일정 단축
- 미래의 멀티미디어 개인 휴대통신 등 첨단 단말기의 독자기술을 확보함으로써 가격 경쟁력이 있는 휴대단말기로 세계시장 선도

#### 2) 경제적 기대효과

- 국내 휴대인터넷 약 1500만 가입자 기준으로 약 5억불 모뎀칩 세트 시장 확보
- 2010년 약 150억불로 예상되는 휴대단말기 디지털부품 시장 확보 (DataQuest 2002.5)

#### 3) 기타 기대효과

- 휴대인터넷 서비스를 조기에 저렴하게 제공, 통신수요 증대
- 저가의 칩으로 차세대 4G가 사용되는 유비쿼터스 정보화 사회 구현

### 2 고성능 극소형 SiP 기술개발

#### 가. 개요

##### 1) 정의

- 차세대 모바일용 System in Package 기술 개발

##### 2) 필요성

- 적은 면적에 저전력, 높은 동작 신뢰도를 유지하며 각종 이질적인 시스템 부품 및 passive 부품을 집적하는 기술이 필요
- SiP 개발시 시스템 관점에서 동시에 설계하기 위한 기본/응용 기술 확보, 개발 방법론 구축 및 표준화 필요

#### 나. 연구목표 및 내용

##### 1) 최종 목표 및 내용

- 최종 목표
  - 차세대 모바일에 필수적인 다수의 passive 소자, sensor, digital chip or SoC, RF chip, memory, MEMS, antenna, battery 등을 하나의 package

# Hot Issue

상에서 구현. 이를 통한 차세대 모바일인 USN 등과 같은 시스템의 실제적인 구현 및 상용화 기반기술 확보

- 확보기술 내용
  - 자체개발 기술
    - 기반기술 : 동작 신뢰성 확보를 위한 signal integrity/EMI 기술, SiP 테스트 methodology, chip-to-chip interface를 위한 data protocol 및 clocking 등 설계/검증 기술
    - 설계기술 : package-chip 통합설계 methodology, 저전력 SiP 시스템 설계, RF 시스템용 embedded passive 설계 등
    - 제작기술 : embedded passive 공정기술, MEMS/sensor/RF 시스템 /digital chip/SoC 통합 SiP 공정기술, 본딩기술 및 process guide
  - 기존기술 활용 : 기존의 package 및 module 제작 및 설계 기술, 기존의 단일 RF 칩/시스템 기술, 기존의 MEMS 제작기술, 기존의 칩 설계 및 제작기술

## 2) 연도별 목표 및 내용

구분	2005년	2006년	2007년	2008년
연도별 연구목표	<ul style="list-style-type: none"> <li>SiP 관련 설계기술로 chip-package co-design 기술 확보</li> <li>관련 시뮬레이션 기술</li> </ul>	<ul style="list-style-type: none"> <li>Chip-package integrated model</li> <li>Process Integration 기술연구</li> <li>확보기본 설계 및 모의검증 기술의 1차 응용</li> </ul>	<ul style="list-style-type: none"> <li>SiP 단위/통합 공정 기술 확보</li> <li>복합기술을 설계 및 모의 검증 핵심기술과 통합한 SiP 기술</li> </ul>	<ul style="list-style-type: none"> <li>SiP 시뮬레이터 개발</li> <li>SiP 개발 guide 및 methodology 구축</li> <li>SiP 시제품 설계 및 제작</li> </ul>
연도별 연구내용	<ul style="list-style-type: none"> <li>SiP 관련 기본 설계 및 검증기술 : Low power, Testing method, Signal Integrity, chip-to-chip Interface system</li> <li>RF 디지털 통합 설계 연구</li> <li>Embedded passive 설계 및 제작 기술</li> </ul>	<ul style="list-style-type: none"> <li>low power system용 PDN, on-package BUS protocol test method</li> <li>RF system 및 digital part를 SiP로 설계 및 제작</li> <li>Embedded passive and active system 기술을 RF system SiP로의 통합공정</li> </ul>	<ul style="list-style-type: none"> <li>통합 설계를 위한 design methodology 및 검증방안</li> <li>각 칩 간의 통합 작업을 위한 SiP 설계 기술 연구 및 설계/제작</li> </ul>	<ul style="list-style-type: none"> <li>복합 설계 기술을 적용한 SiP 시제품(USN) 설계</li> <li>부품 통합된 SiP 시제품 제작</li> </ul>
연도별 주요 결과물	<ul style="list-style-type: none"> <li>SiP를 위한 기본 설계 기술 및 검증 방안</li> <li>Co-design 기술</li> <li>Embedded RLC 설계 및 process 기술</li> </ul>	<ul style="list-style-type: none"> <li>기본 기술 검증 및 응용기술 확보</li> <li>SiP 설계 흐름 방법론</li> <li>Chip-package integrated model</li> <li>3D SiP design 및 process guide</li> </ul>	<ul style="list-style-type: none"> <li>칩과 칩, 패시브 통합 기술 확보</li> <li>SiP 설계 가이드</li> <li>적층 integration 관련 설계 및 공정 가이드</li> </ul>	<ul style="list-style-type: none"> <li>시뮬레이터</li> <li>SiP 개발 guide</li> <li>SiP 설계/개발 methodology</li> <li>SiP 시제품</li> </ul>

추진 마일스톤

## 연구내용

- SiP 기본기술인 Low power, Testing method, Signal integrity, chip-to-chip Interface system 등의 설계관련 기술 연구
- SiP 응용기술로 RF system (Power amp, LNA,...) 및 digital part 등 여러 component 대상으로 SiP로 설계방법론 및 모의실험 방법 연구
- SiP integration을 위한 Embedded Passive and Active System의 interface를 위한 공정 기술 연구

### 2차년도 (2006년)

**연구목표 :** 확보된 기본기술의 RF system으로의 1차 응용 및 이를 위한 공정 기술 확보

## 연구내용

- SiP 기본기술인 SiP용 low power system을 위한 PDN, on-package BUS protocol test method, RF system용 chip-package integrated model, 관련 testing 기술을 포함한 설계 기술 연구
- SiP 응용기술로 RF system (Power amp, LNA,...) 및 digital part 등을 SiP로 설계 및 제작과 검증 및 필요한 모의실험 방법 구현
- Embedded passive and active system 기술을 RF system용 SiP로의 통합 공정 개발 및 적용

### 3차년도 (2007년)

**연구목표 :** 구축된 복합기술을 확보된 핵심기술과 SiP 기술로 통합

## 연구내용

- SiP 기본기술인 Low power, testability, chip-to-chip Interface, signal/power integrity design을 함께 적용한 USN용 설계 flow/설계 guide 관련 설계방법론 확보
- SiP 응용기술로 RF system, digital part, sensor, antenna를 battery가 포함된 통합(integrated) 공정/설계/제작과 모의실험을 통한 검증
- Embedded passive and active system 기술을 통합 공정으로 SiP에 적용

### 4차년도 (2008년)

**연구목표 :** SiP 설계 및 검증을 위한 시뮬레이터 개발과 SiP 개발 guide 및 methodology 구축, USN 시스템의 통합 설계 방법론을 통한 SiP 구현

## 연구내용

- 구축된 원천기술인 Low power, testability, chip-to-chip Interface, signal/power integrity design이 포함된 표준 설계 흐름과 설계 guideline을 함께 적용한 USN용 SiP 설계
- MEMS, Memory(Bare Chip or MCP), RF system, digital part, sensor, antenna를 battery가 포함된 Active형 다용도 USN SiP로 설계 및 제작 모의실험을 통한 검증
- Embedded passive and active system 기술을 저면적, 고 신뢰도를 갖는 USN 용 SiP를 통합 공정에 기반하여 구현

## 다. 과제의 특성

연구목표	경쟁우위 유지	고부가가치 기반	신시장 선점	수입대체 및 국산화
		○	○	

### 1차년도 (2005년)

**연구목표 :** SiP 관련 package-chip co-design을 위한 기본 기술 확보



연구단계	기초연구	응용연구	개발		
	1, 2차년도	3차년도	4차년도		
기술성숙도	연구전	연구초기	본격연구		
	세계		○		
	국내	○			
시장성숙도	시장 형성 시기	시장 성장 시기	시장 성숙 시기		
	세계	2005	2007	2010	
	국내	2007	2009	2010	
우리의 경쟁위치	Clear Leader	Strong	Favorable	Tenable	Weak
			○		

## 라. 기대효과

### 1) 기술적 기대효과

- 초소형/고집적 SiP 기술을 적기에 개발 제공함으로써 IT 신성장 동력 시스템 개발을 위한 첨단 인프라 구축의 기반기술로 활용
- 향후 멀티미디어 단말기, 네트워크 시스템 등에 SiP 기술을 활용하여 제품의 고성능, 저가격 및 소형화로 대외 경쟁력 확보
- 휴대단말기 및 디스플레이 등의 수출 강국으로 초소형/고성능 SiP 적용 시스템 및 부품 개발로 새로운 시장 창출 및 선점
- SiP 설계, 공정 methodology 및 guide를 확립하고 제시함으로써 SiP 기술 선도

### 2) 경제적 기대효과

- 현재 세계적으로 925억달러 규모의 SoC 시장에서 우리나라는 25억달러의 생산규모로 세계 10위(점유율 2.7%)
- 세계 IT 산업 시장은 2001년에 1조 달러이고, 2010년에는 3조 달러로 예측됨(source : 2001 Prismark). 또한 Microsystems packaging 시장은 IT 시장의 25%로 2500억 달러로 예측됨(source : 2001 Prismark).
- SiP 시장을 2001년에 Microsystems packaging의 1%, 2004년 3%, 2007년 이후 5% 예상하면 SiP 국내 시장은 2010년에는 17억 달러(세계 SiP 시장의 5% 예상)로 예상됨
- SiP 설계, 공정 표준화로 초기 세계시장 진입

### 3) 기타 기대효과

- 시스템 기능을 가진 SiP 모듈화로 집적화하여 전체 시스템을 소형화, 고기능화할 수 신성장동력 시스템을 위한 인프라 구축
- SiP 기술은 임베디드 소프트웨어, SoC와 더불어 차세대 정보통신기기 기술의 핵심으로 쌍방향 정보 통신에 활용

## 결론

IT SoC 중장기 기술개발 10대 전략품목중 정보통신부에서는 2005년 “저전력 모뎀 핵심 IP” 및 “고성능 극소형 System in Package 기반기술” 개발 추진을 계획하고 있으며 다음과 같이 요약한다.

## 저전력 모뎀 핵심 IP 개발

### 개발 내용 및 주요결과

- 광대역 저전력 모뎀 핵심 IP 개발
- CDMA/OFDM/OFDMA 용 모뎀 핵심 IP
- 저전력(1Gops/mW), 고속전송률(60Mbps), 이동성(300km/h) 지원하는 IP
- IP 검증용 플랫폼 개발 : 3G Evolution 모뎀 시연 (802.16e/HSDPA)

### 추진전략

- 4세대 이동통신 표준화, ITU-R, SDR Forum, TTA 등 시스템 기술 표준을 고려하여 추진
- 산·학·연 공동개발로 추진
- 이동통신 시스템 기술개발과 연계

### 기대 효과

- 국내 휴대인터넷 약 1500만 가입자 기준으로 약 5억불 모뎀칩 세트 시장확보
- 핵심 모뎀IP 제공으로 이동통신분야 모뎀기술 및 부품의 경쟁력 제고

## 고성능, 극소형 SiP 기술개발

### 개발 내용 및 주요결과

- 차세대 모바일에 필수적인 다수의 passive 소자, sensor, digital chip or SoC, RF chip, memory, MEMS, antenna, battery 등을 하나의 package 상에서 구현, 이를 통한 차세대 모바일인 USN 등과 같은 시스템의 실제적인 구현 및 상용화 기반기술 확보

### 추진전략

- 기반기술, 설계기술, 제작기술 3대 기술 병행개발 추진
- 산·학·연 공동 개발 추진
- 미국, 일본 등 선진연구기관과 협력 추진

### 기대 효과

- 초소형/고집적 SiP 기술을 적기에 개발 제공함으로써 IT 신성장 동력 시스템 개발을 위한 첨단 인프라 구축의 기반기술로 활용
- SiP 설계, 공정 표준화로 초기 세계시장 진입
- SiP 시장을 2001년에 Microsystems packaging의 1%, 2004년 3%, 2007년 이후 5% 예상하면 SiP 국내 시장은 2010년에는 17억 달러(세계 SiP시장의 5% 예상)로 예상됨

2004년 기획된 휴대폰용 멀티미디어 칩셋 개발과제와 함께 2005년 신규기획과제 및 향후 중점추진과제를 통하여 2007년 IT SoC 3대 선진국 도약 목표에 한발 다가서는 밑거름이 될 수 있기를 희망한다.