

IT SoC News

2001년 1사분기 이후 최대 규모

美팹리스 2분기 투자 62% 증가

미국 FSA(Fabless Semiconductor Association)의 최근 발표에 따르면 팹리스 기업에 대한 2004년 2사분기 펀딩 규모가 전년동기 대비 62% 증가했다. 55개 팹리스 기업들이 2004년 2사분기에 5억4,370만 달러의 투자를 받았으며, 지난 2003년 2사분기에는 27개 기업이 3억3,540만 달러의 투자를 받았었다. 2004년 상반기 역시 전년에 비해 대폭 증가하여 전체 펀딩규모는 12조 달러에 달하며, 거래 건수는 90개이다. FSA는 이러한 흐름이 지속될 경우, 상반기 동안 14조 달러의 펀딩을 달성했던 지난 2001년 이후 최대 규모가 올해 형성될 것으로 보였다. 2004년 2사분기 전체 펀딩의 수는 1사분기에 비해 증가한 반면 전체 규모는 1사분기의 5억6,010만 달러에 비해 다소 줄어든 5억4,370만 달러를 달성했다. FSA에 따르면, 팹리스 산업의 펀딩 규모는 2억 1180만 달러의 펀딩 규모를 달성한 나머지 반도체 산업을 지속적으로 앞지르고 있다.

일본 SoC 활성화 위해 표준 팹 네트워크 추진

SoC 설계용 표준 플랫폼을 구축하기 위해 일본 내에서 진행되고 있는 프로젝트가 표준 디자인 방법론, 제조공정, 팹 네트워크 등의 도입으로 사업화 단계로 급속히 이행하고 있는 것으로 전해졌다. Aspla 플랫폼으로도 알려져 있는 AS-Star 프로젝트는 일본의 많은 IDM과 SoC 제조업체들의 경영합리화를 위한 활동에 집중하고 있다.

Aspla 프로젝트는 300mm 웨이퍼 생산라인에서 90nm 노드 반도체를 위한 표준 공정을 구축하기 위한 활동들을 중심으로 계획되었으나 현재 회원사들은 이러한 협력을 65nm까지 확대하는 방안을 고려하고 있다. 계획에 따르면 일본의 칩 제조업체들은 표준 플랫폼을 사용하면서 차별화된 기술들로 자체 SoC를 개발할 수 있다. 프로젝트의 감독을 맡고 있는 Aspla는 스케일이 작아질수록 SoC 서비스의 디자인 비용은 급속히 증가하며, 디자인 및 공정 자원을 공유하고 비용을 절감하기 위해 표준화된 디자인 및 공정 플랫폼을 확보하는 것이 반드시 필요하다고 강조하고 있다.

현재 프로젝트는 Aspla와 Starc에 의해 지원되고 있으며, Aspla는 협력사의 기술들에 기반한 공정을 개발하고, Starc는 표준 디자인 방법론을 Aspla의 공정에 최적화되도록 수정하고 있다.

ARM·브로드콤, 차세대 통신용 제품 공동개발

ARM과 브로드콤은 최근 광범위한 통신용 애플리케이션을 위해 최적화된 ARM 기술 기반 제품의 공동개발을 핵심으로 하는 광범위한 협약을 체결했다. 이번 협약으로 브로드콤은 차세대 모바일, 네트워킹, 무선 디바이스를 포함하는 많은 시장에서 자사의 선도 위치를 한층 가속화하기 위해 ARM 기술을 사용할 수 있다. 양사는 또한 협력을 확대, 광대역 및 무선통신 분야에 대한 브로드콤의 전문기술을 활용하여 한층 개선된 마이크로프로세서 솔루션을 개발할 계획이다. 이번 계약에는 ARM7, ARM9, ARM11 마이크로프로세서 제품군은 물론 데이터 보안을 위한 TrustZone 기술, Java 가속을 위한 Jazelle 기술 등과 같은 지원 기술과 ARM IEM(Intelligent Energy Manager) 솔루션과 같은 하드웨어 지원이 포함되어 있다.

지난 2002년 2월 맺은 양사의 초기 협약에 따라 브로드콤은 자사의 GSM, GPRS, EDGE 및 블루투스 제품에 ARM7 및 ARM9 마이크로프로세서 제품군을

통합해왔다. 이들 칩을 사용하는 제품으로는 palmOne의 Treo 600, 소니에릭슨의 3중대역 GC-75/GC-82 GPRS PC카드 모뎀, 중국 Ningbo의 멀티미디어 GSM/GPRS 핸드셋 등이 있다.

차터드, 중국 SoC 산업 육성 네트워크 구축

세계 3대 파운드리 업체중 하나인 차터드(Chartered)가 중국의 IC 디자인 벤처기업을 육성하기 위해 4개의 디자인 인큐베이션 및 서비스 센터와 협력 네트워크를 구축했다.

이번 협력을 통해 초창기 기업들이 SoC 제품 개발 및 통합을 위한 제품 가치 사슬에 따라 성공적으로 이행하는 것은 물론 디자인에서부터 제조에 이르기까지 성공적으로 공급망을 관리할 수 있도록 지원할 계획이다. 이번 협력 프로그램에 참여하는 인큐베이션 및 서비스 네트워크는 상하이 IC 설계 연구소, 센젠 IC 설계 보육원, 중국과학대학의 EDA 센터, 시안 IC 설계 산업화 단지 등이다.

센터들은 차터드의 엔지니어링 지원 및 고객 서비스 모델의 확대 개념이다. 센터들을 통해 초창기 회사들은 자사의 제품 정의 및 설계를 위해 설계 규칙, 전자 테스트 사양, SPICE 모델, 기술 파일, 라이브러리, 실리콘 검증 IP, 공정 설계 키트 등과 같은 차터드의 공정 및 디자인 구현 솔루션들을 사용할 수 있다. 뿐만 아니라 시제품 제작을 위한 차터드의 MPW 프로그램을 사용할 수도 있다. 몇몇 업체들은 이미 차터드의 검증된 0.18μm 이하 제조 공정을 활용하여 제품 상용화를 가속화함으로써 칩 디자인에서 양산으로 성공적으로 이동했다.

IMEC, 임베디드 RAM용 메모리 제안

벨기에 연구기관인 IMEC은 최근 기업 및 연구기관들에게 임베디드 RAM을 위한 새로운 메모리 협력 연구 프로그램을 제안했다. 이와 관련해 IMEC은 3가지 메모리 타입과 관련 재료에 대한 자신들의 전문지식을 통해 6~18개월 내에 유용할 결과를 창출할 것이라고 주장하고 있다. IMEC은 45nm 이하 공정 노드에서 실행될 수 있는 온칩 캐시 메모리를 겨냥하여 연구를 위해 다이렉트 터널링 RAM, 강유전체 FET, SOI(silicon-on-insulator) FBC(floating body cell) 등 새로운 메모리 아키텍처 3가지를 제안했다.

다이렉트 터널링 RAM은 전하가 플로팅 게이트 또는 전하-트래핑 레이어에 저장될 수 있는 1.5nm 두께의 산화물 플래시 메모리 구조를 사용하며, 45nm 노드에서 10ns의 프로그래밍 시간이 가능한 것으로 나타났다. IMEC은 커패시터 기반 강유전체 RAM과 달리 강유전체FET에 대해서도 high-k 물질을 사용하는 것을 제안하고 있다. FBC는 1998년 IMEC에서 개발한 SOI 소자의 메모리 효과를 이용한 것으로 FinFET뿐만 아니라 플래너 소자 구조를 위해 적용되고 있다.

스트럭처드 ASIC 시장, 55% 성장 전망

세미코 리서치의 최근 보고서에 따르면 스트럭처드 ASIC(Structured ASIC)이 향후 수년간 55% 이상 성장할 것으로 전망됨에 따라 전체 ASIC 시장에 새로운 활기를 불어넣고 있다.

스트럭처드 ASIC 시장의 전체 매출은 2003년 1억6,410만 달러 규모에서 2008년 14억4250만 달러 규모로 성장할 전망이다, 연평균성장률은 55.4%에 달한다. 세미코에 따르면 "최근 몇 년간 ASIC 산업은 사악한 계모보다 훨씬 더 고약한 적들로부터 공격을 받아왔다."면서 "불행한 사실은 시장 창구는 축소되고 디자인 사이클은 연장되고 디자인 비용은 급속도로 증가하고 있으며 제품수명주기는 줄어들고 있다는 것이다."라고 말했다.

세미코는 스트럭처드 ASIC은 지속적으로 탄력을 얻고 있으며 향후 더욱 확대될 것이다. 보고서는 "이 새로운 제품은 ASIC 제품의 이전 사용자들을 대거 귀환시킴으로써 전체 ASIC 시장에 새로운 활기를 불어넣고 있다."면서 "스트럭처드 ASIC 매출의 대부분은 그들의 새로운 디자인에 대해 표준 제품 사용을 검토하고 있는 기존 ASIC 사용자들로부터 나올 것이다"라고 전망했다.

MIPS, 하드 IP 코어 출시

MIPS 테크놀로지스는 최근 하드 IP 코어를 포함한 새로운 제품의 출시를 발표했다. 이번에 출시된 MIPS32 4Kc 및 4KEC 하드 IP 코어를 통해 합성 가능한 32bit 코어 제품 라인이 확대되었을 뿐만 아니라 비용에 민감한 초창기 기업, 펌리스 반도체 회사, 시스템 회사 등에게 비용 효율적이고 위험이 낮으면서 간편하게 고성능 MIPS 아키텍처를 셋톱박스, 디지털카메라, 디지털TV 등과 같은 디지털 가전제품에 통합할 수 있는 방법을 제공할 수 있게 되었다.

TSMC의 0.18μm 공정 기반의 175MHz 4KEc 하드 코어와 SMIC의 0.18μm 공정 기반의 190MHz 4Kc 하드 코어는 MIPS로부터 직접 라이선싱이 가능하다. 이들 코어는 최신 디자인 방법론, 표준 셀 라이브러리, 메모리 등을 사용하여 구축된 첨단 하드 IP이다. 하드 코어는 면적이 작아서 상당한 비용절감 효과를 제공하며, 특히 신뢰할 수 있는 개발 환경과 결합되어 SoC 구현 기간을 극적으로 단축시켜준다.

회사는 4Kc 또는 4KEc 코어와 같은 고성능 하드 IP를 통해 SoC를 설계함으로써 설계 시간과 비용을 대폭 줄일 수 있을 뿐만 아니라 MIPS 아키텍처를 지원하는 1억 달러 상당의 개발 툴과 소프트웨어로 구성된 다양한 에코시스템도 활용할 수 있다고 전했다.

IP 시장, 올해 22% 성장 전망

가트너 데이터퀘스트의 최근 보고서에서 벤더들을 위한 가장 효율적인 비즈니스 모델에 관한 논쟁이 끊임없이 진행되고 있음에도 불구하고 반도체 IP 시장이 올해 22%의 성장률을 기록할 것으로 전망했다.

가트너는 이러한 성장의 근거로 디자인 당 사용되는 코어 수의 증가, OEM의 엔지니어링 역량 감소로 인한 IP 소싱의 증가, FPGA의 중요성 증가 등을 들었다. 특히, 최신 디바이스들의 복잡도가 증가함에 따라 FPGA IP의 가격이 상승하고 있다고 전했다. 가트너는 스타코어(StarCore)와 SH와 같이 OEM 업체로부터 보다 많은 IP 벤더들이 분사할 것으로 기대했으며, 장기적으로 보다 많은 펌리스 업체들이 IP 모델을 수용할 것으로 보았다. 또한 지난해 라이선스 판매뿐만 아니라 메모리 및 네트워크 IP로부터의 매출이 기대에 미치지 못했고, IP 매출의 80% 이상이 EDA 벤더 이외의 업체에서 나왔으나 그 비율은 향후 지속적으로 줄어듦으로 보았다.

도시바, X 아키텍처 기반 SoC 양산

도시바는 지난 6월 보자 X 아키텍처 설계에 기반한 상용 SoC 디바이스를 출시한다고 발표했다. 이번에 발표된 TC90400XBG 칩은 차세대 디지털 비디오 방송 및 멀티미디어 홈엔터테인먼트 애플리케이션을 위한 고성능 소형 고집적 솔루션을 제공함으로써 X 아키텍처의 이점을 검증시켜준다.

X 아키텍처는 전통적인 직각 "맨하탄" 라우팅 방식뿐만 아니라 대각선 라우팅 방식을 사용하여 칩의 초소형 인터커넥트 와이어를 생성하는 새로운 방법이다. 따라서 와이어링 레이어들을 연결하는 데 훨씬 적은 와이어와 바이를 사용하여 칩 디자인을 할 수 있다. 또한 X 아키텍처는 보다 고품질의 디바이스 성능 메트릭스를 지원함으로써 차세대 디지털 미디어와 고성능 컨슈머 애플리케이션에 상당한 이점을 제공한다. 도시바와 케이던스는 X 아키텍처 개발을 위해 협력했으며, 양산을 위한 디자인 체인을 준비하여 X 아키텍처의 상용화를 가속하기 위해 설립된 40개 이상의 업체들의 컨소시엄인 X 이니셔티브의 공동후원업체이다.

TC90400XBG는 130nm 공정 기술로 제조되었으며, 기존 맨하탄 설계 방식을 사용하는 도시바의 동급 제품에 비해 속도는 11% 향상되었으며 랜덤 로직 공간은 10% 이상 절감되었다. 칩 샘플은 2004년 11월, 양산은 2005년 2사분기로 예정되어 있다. 도시바는 이미 칩의 첫 번째 고객을 확보한 상태로 유럽용 디지털 TV 생산에 사용될 예정이다.

SoC/IP 관련 기술 · 상용 쟁점 해결 위해

VSIA 조직개편 단행

VSIA(VSI Alliance)가 SoC/IP 관련 기술 및 상용화 쟁점 해결하기 위해 조직 개편을 단행했다. VSIA는 지난 6월초 기존 DWG(Development Working Group), TC(Technical Committee), AG(Adoption Group)을 필러(Pillar)라는 새로운 3개의 워킹그룹으로 대체하는 조직개편 계획을 발표했다. 따라서 기존 DWG, TC, AG의 기능들은 보다 효율적인 조직구조를 형성하기 위해 각각의 필러에 통합될 예정이며, 기존 9개의 DWG 역시 3개의 필러에 흡수된다. 2개의 필러는 각각 IP 품질과 IP 보호와 관련된 업계의 중요한 전문 이슈에 초점을 맞추게 되며, 다른 하나는 필러는 VSIA에 차세대 쟁점들에 집중할 수 있도록 해주는 연구 및 개발 활동에 집중할 방침이다. 각 필러는 기술 및 상업적 쟁점 모두를 처리하면서 VSIA로부터 마케팅 및 합법적인 지원을 받게 된다. 한편, VSIA는 ARM이 이사회에 참여한다고 전했다. ARM은 VSIA의 조직 개편을 지원하기 위해 이사회 회원으로서 선출되었고 자사의 글로벌 디자인 메소도로지 매니저인 존 굿너프(John Goodenough)씨를 이사회 대표로 임명했다. VSIA는 ARM의 이사회 참여로 조직의 새로운 방침이 한층 강화되는 동시에 자신들의 B2B 솔루션, 기술표준, 사양, 문서 등이 업계의 요구를 반영할 수 있는 기틀을 마련함으로써 한층 광범위하게 업계에 채택될 수 있게 되었다고 설명했다.