

2상 스테핑 모터 드라이버의 성능개선

Performance Improvement of Stepping Motor Driver

김 일 환* 오 태 석**
Kim, Il-Hwan Oh, Tae-Seok

Abstract

This paper describes the design of a 2-phase stepping motor driver using CPLD(Complex Programmable Logic Device). The driver IC such as L297 (SGS-Thomson Microelectronics), which is mostly used has some difficulties in PWM control because of the switching noise of power MOSFETs. It causes current ripple and acoustic noise. To improve these characteristics, we proposed a new current control method that the output PWM frequency is almost constant using a digital filter. Also we proposed constant current method for 1-2 phase(half step) excitation. The proposed method is implemented with CPLD(Xilinx, XC9572-PC44) Experimental results show the effectiveness of the proposed method.

키워드 · 스테핑 모터, 전류제어, 초핑, CPLD

Keywords · stepping motor, current control, chopping, CPLD

1. 서론

스텝핑 모터는 일반적으로 속도 혹은 위치 검출 센서를 필요로 하지 않아 서보모터에 비해 제어가 간단하여, 프린터, 복사기 등 사무용기구나 여러 가지 산업용 기기의 위치제어를 위한 액츄에이터(actuator)로 널리 사용되어진다. 스테핑 모터 드라이버의 구성은 여자펄스발생기(Excitation Sequencer), 전류제어(current regulator), 파워 모듈 등으로 구성되어진다[1][3]. 이와 같이 비교적 제어가 간단하여, 많은 반도체 회사에서는 이러한 드라이버의 기능을 하나의 IC에 내장하여 판매하

고 있다. 대표적인 것으로 L297(SGS-Thomson Microelectronics)을 들 수가 있다. 이러한 IC들은 거의 대부분 사용전압이 50[V]이하이고 전류도 3[A]이하이다. 고로, 이들 IC들은 주로 소형기기의 이송장치에 사용되고 있다[2] IC화된 소자들의 전류 제어(Regulation) 방법은 전류 초핑(Chopping) 방식으로 모터에 흐르는 전류가 기준 전류를 넘으면 스위치가 일정 시간 off된 후에 기준 클럭의 상승시에 on을 시키는 구조이다. 이 방법은 스위칭 노이즈를 제거하지 않으면 불규칙한 스위칭이 일어난다. 이러한 현상은 스위칭 주파수보다 낮은 주파수에서 전류 리플을 발생하게 되고 이것으로 인하여 소음이 발생하게 되고 진동이 발생되며 토크의 현저한 저하가 생기게 된다 그리고 스위칭 노이즈를 제거하기 위하여 센싱부에 저주파 필터를 일반적으로 사용하는데 이 필터는 센싱을 지연시키는 문제가 발생한다. 이 현상을 막기 위해서는 일정주파수 PWM 방법을 이용하면 해결

* 강원대학교 전기전자정보통신공학부 부교수, 공학박사

** 강원대학교 대학원 제어계측공학과 박사과정

될 수 있다[2]. 하지만 PWM 방식은 삼각파 또는 톱니파를 발생시켜야 하며 이러한 펄스 발생기는 아날로그 회로로서 로직 IC에 내장하기 쉽지 않고 디지털 구성은 많은 양의 게이트가 필요하게 된다 [4].

한편, 2상 스텝 모터의 구동 방식으로는 1상 여자, 2상 여자, 1-2상 여자. 마이크로 스텝 여자로 구분할 수가 있고, 일반적으로 진동이 적고 토크리플이 작은 1-2상 여자(half step) 구동방식이 널리 쓰인다 특성은 마이크로 스텝 구동 방식이 우수하나 하드웨어가 복잡하고 전류 제어가 어렵다. 1-2상 여자 방식은 1상 여자, 2상 여자. 다시 1상여자의 순서로 여자가 되며, 또 전류 제어에 따라 2가지의 특성을 나타낸다. 즉, 한 상에 여자된 전류를 기준하면 두 상에 여자된 전류의 벡터 합은 $\sqrt{2}$ 배가 된다. 따라서 일정 토크를 인가하기 위하여 1상 여자 전류와 2상 여자 전류를 다르게 제어해야 한다[2]. 그러나, 기존의 반도체 회사에서 만들어진 드라이버 IC는 1상 또는 2상 여자에 대한 정보를 출력해 주지 않기 때문에 사용자가 일정토크(constant torque) 방법을 구현을 위해서는 1상 여자와 2상 여자에 따라 기준전류 지령을 조절하지 않으면 안된다[2]. 따라서, 본 논문에서는 2상 스텝 모터의 1-2상 여자 방식에서 기존의 드라이버 IC의 문제점인 전류제어시의 스위칭 노이즈에 대한 영향을 제거하여 일정 주파수 제어로 전류 리플을 줄임으로 모터의 출력 토크를 극대화하고, 불규칙한 스위칭시에 발생하는 소음도 현저히 저감시킬 수 있는 방법을 제안한다. 또한, 1상 여자와 2상 여자시의 전류의 크기를 다르게 하여 일정 토크를 발생할 수 있도록 하였다 실제 구현을 위해 Xilinx사의 CPLD(Complex Programmable Logic Device : XC9572-PC44)를 사용하여 실험과형을 통하여 제안한 방법의 유효성을 검증하였다.

2. 스텝 모터 드라이버의 구성

스텝 모터 드라이버의 구성은 그림1과 같이 여자를 위한 여자시퀀서와 전류 regulator, 파워 모듈 등으로 구성이 되어진다. 여자시퀀서는 마이크로 프로세서로부터 Enable, 방향, 펄스 지령을 받아서 여자에 필요한 로직을 만드는 역할을 한다. 또한 전류 regulator의 기준 전류 지령을 변경할 수 있도록 디지털 여자정보 신호를 출력한다.

전류 regulator는 전류 지령과 실제전류를 비교하여 PWM 신호를 발생시켜 전류가 원하는 전류가 되도록 제어하는 역할을 한다. Gate 회로는 전류 regulator에서 출력한 신호와 여자시퀀서에서 출력한 신호를 가지고 파워모듈을 구동하기 위한 신호를 만들어 낸다. 파워 소자로 MOSFET를 이용하였다

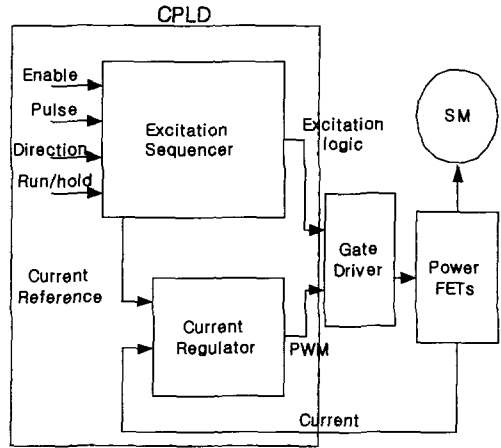


그림 1 스텝모터 드라이버 구조

2.1 여자 시퀀서(sequencer) 설계

2상 스텝 모터의 1-2상 여자 방식의 시퀀서는 여덟 펄스 입력을 한 주기로 구성된다 그림 2는 입력 펄스 즉, 모터의 위치지령에 대한 시퀀서의 출력 신호를 보여준다. A, /A 와 B, /B는 모터의 2상을 의미한다

원 안의 숫자는 시퀀스의 번호이고 시계방향(CW)으로 회전할 때 1, 2,...,8, 1, 2의 순서로 바뀌고 반시계 방향(CCW)의 회전할 때는 8, 7, 6... 2, 1, 8의 순서로 바뀐다 표 1은 여자정보(Excitation Information)를 갖는 여자시퀀스 테이블이다. EI에서 1은 2상 여자, 0은 1상 여자를 나타낸다. 즉, 이것은 일정토크 제어시에 이용한다.

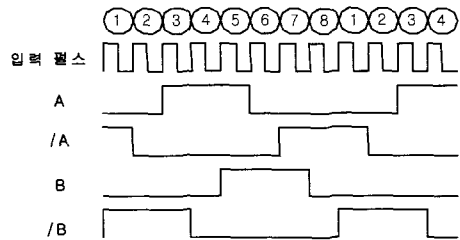


그림 2 여자 시퀀서의 출력 파형

그림 3에 CPLD로 설계한 여자 시퀀서를 나타낸다. 여기서 출력된 3bit의 신호를 이용하여 A, /A, B, /B의 신호를 출력하도록 VHDL로 구성을 하였다.

표 1 여자시퀀서의 로직

	1	2	3	4	5	6	7	8
A	0	0	1	1	1	0	0	0
/A	1	0	0	0	0	0	1	1
B	0	0	0	0	1	1	1	0
/B	1	1	1	0	0	0	0	0
EI	1	0	1	0	1	0	1	0

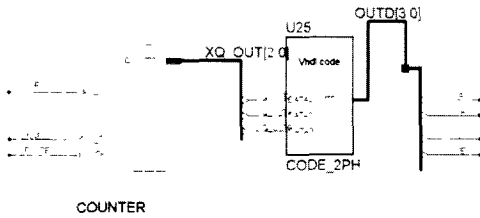


그림 3 VHDL로 설계한 여자 시퀀서

2.2 전류 제어기(Current Regulator)

드라이버의 가격저하를 위하여 전류센서로서 저항을 많이 사용한다 하지만 저항으로 센싱하는 방법에는 몇 가지 문제가 발생할 수 있다 그림 4는 파워 모듈의 구조와 저항을 통한 전류 센싱 방법을 나타낸다

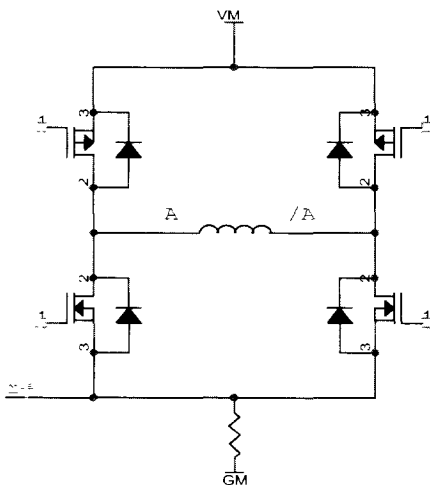


그림 4 파워 모듈 및 전류 센싱 저항

이런 방법으로 전류를 센싱하게 되면 FET의 on시에는 정상적인 전류를 센싱할 수 있지만 off시에는 저항으로 전류가 흐르지 않고 다이오드를 통

하여 환류(free wheeling)를 하게 된다 상전류는 다이오드를 통하여 전류가 계속 흐르고 있지만 저항을 통하여 흐르는 전류는 없기 때문에 센싱 전압은 0이다 따라서 off시에는 상전류를 정확히 센싱할 수가 없다 하지만 off시에 센싱되는 전압이 0이라도 문제가 되지 않는다 설정치 이상의 전류가 흘러서 스위치가 off 되었고 off time 구간동안에 전류는 설정치보다 낮아질 것이기 때문에 이런 경우에는 전류가 0으로 입력해도 문제가 발생되지 않는다 즉, on 구간에서 전류가 설정치보다 크면 off를 시키기 때문에 on 구간에서 전류를 정확히 알 수 있으면 된다 그림 5는 FET의 게이트 신호인 스위칭 파형(CH2)과 그것에 따른 저항을 통한 전류 센싱 값(CH1)을 보여준다 off 구간에 전류의 값이 0이 되는 것과 스위칭 노이즈에 의한 전류 값의 변화를 볼 수 있다 이러한 스위칭으로 인한 노이즈는 전류 제어에 영향을 줄 수 있다 채널 1에 보이는 파형이 저항에 의한 센싱 전압인데 스위칭 노이즈가 많은 것을 알 수 있다.

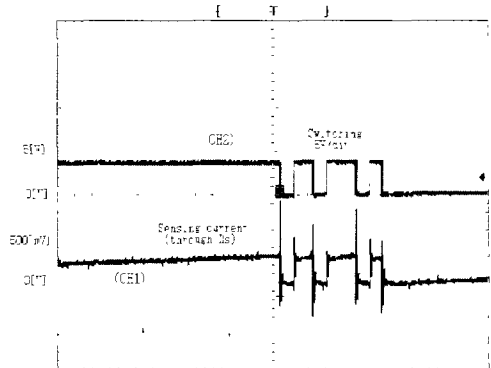


그림 5 전류센싱 전압(CH1) 및 스위칭 파형(CH2)

한편, 일반적으로 전류제어 방식은 그림 6에 나타난 것과 같이 기준 톱니파 혹은 삼각파와 전류 값을 비교하는 것이다 이 경우에는 기준파의 주파수가 일정하므로 출력 PWM 주파수도 일정하게 된다 이 경우에는 일정한 PWM 주파수를 갖기 때문에 고조파 특성이 좋으며 가령주파수 이상에서 소음을 줄일 수 있는 특성이 있다 그러나, 이 방법을 구현하기 위해서는 톱니파 발생기를 아날로그로 회로로 구성을 하거나, PWM IC를 사용하는 방법을 사용하여야 하므로 저가의 드라이버를 구성하기에는 어렵다

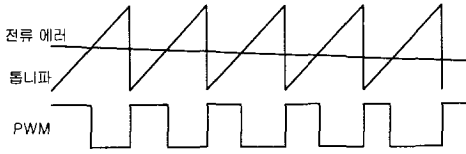


그림 6 토크파 비교 PWM 방법

한편, 기존의 대부분 스텝 모터 드라이버 IC의 경우는, 그림 7에 표시한 것처럼 기준 클럭(20~30 KHz)에 기초한 PWM 전류제어 방식이 사용되어진다.

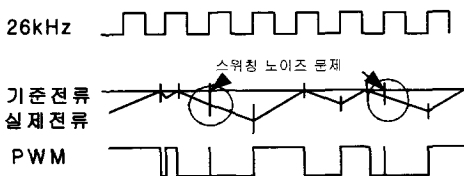


그림 7 기존의 드라이버 IC에서 사용하는 전류 제어 PWM 방식

그림 7의 방법을 구현하기 위해서는 그림 8에 나타낸 것과 같이, 비교기와 RS 플립플롭을 이용하여 기준전류와 모터전류를 비교하여 기준전류보다 크면 일정시간 off 시키고 기준 클럭의 상승시점에서 다시 on을 시키면서 전류를 제어하는 구조이다. 이 방식의 문제는 전류가 기준전류를 넘으면 스위치가 일정시간 off 되지만 on되는 시점에 스위칭 노이즈에 의한 영향으로 기준전류를 넘으면 비교기가 동작하기 때문에 잘못된 스위칭이 일어난다. 즉 off time이 길어지게 되고 전류 리플이 크게 되는 문제가 생긴다. 이러한 현상은 스위칭 주파수의 변화를 발생시키며 기준 클럭보다 낮은 주파수의 전류리플을 발생시키고 소음이 발생된다.

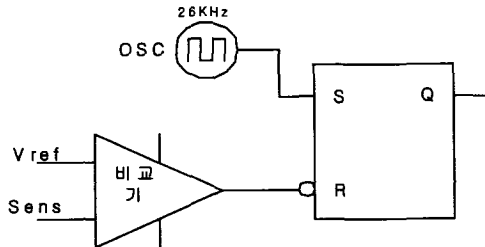


그림 8 기존의 드라이버 IC에서 사용하는 전류 제어 회로(L297)

3. CPLD를 이용한 새로운 전류 제어기 설계

기존의 스텝모터 드라이버 IC에서 사용하고 있는 전류 제어 PWM 방식의 문제점은 파워 소자의 스위칭 노이즈에 의한 불규칙한 PWM 출력 주파수로 모터의 출력 토크 변동과 소음 증가를 들 수가 있다. 그러므로, 본 논문에서는 이러한 문제점을 해결하기 위하여, 그림 9에 나타낸 방법을 제안한다. 모터에 흐르는 실제 전류가 기준전류보다 커지는 시점에서 스위치가 일정시간 off가 된다. off 시간을 20us~30us 정도(주파수가 약 20kHz 정도)로 설정하여 전류가 기준전류보다 크게 작아지지 않도록 하여 전류 리플을 최소화 한다. 또한, 스위칭 노이즈의 영향은 전류가 off 상태에서는 off가 되기 때문에 문제가 없으나, on상태에서 노이즈에 의해 off가 되면 출력 주파수가 불규칙해지고, 전류가 줄어들어 토크도 줄어든다. 이를 줄이기 위한 방안으로 on 시간을 약 4us 정도 보장을 하여 순간적으로 발생하는 스위칭 노이즈를 무시하도록 함으로서, 반드시 모터의 전류가 기준전류보다 커지는 시점에서 off가 되도록 할 수가 있다. 한편, 일반적으로 하드 초핑(hard chopping)의 경우 전류의 상승시간이 하강시간보다 길기 때문에 PWM의 on시간이 off 시간보다 길게 된다. 제안된 방법은 PWM 출력의 주기가 크게 변하지 않고 전류 리플도 작으며, 전류 상승을 매우 빠르게 할 수 있다.

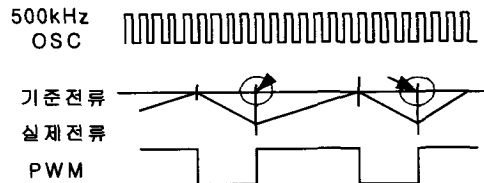


그림 9 본 논문에서 제안한 전류제어 PWM 방식

일반적으로, 전류를 센싱하는 부분에 스위칭 등에 의한 aliasing 문제를 줄이기 위하여 아날로그 저역통과 필터를 사용한다[1]. 2차 저주파 필터의 경우, cutoff 주파수가 w_n , damping을 ζ 라 하면 다음 식으로 주어진다.

$$i_f = \frac{w_n^2}{s^2 + 2\zeta w_n s + w_n^2} i \quad (1)$$

그러나, 필터의 영향으로 검출 전류에는 지연이 생기게 되어, PWM 출력 주파수에도 지연 현상이 나타나게 된다. 본 논문에서는 센싱 전류 지연을 최소화 하도록 디지털 필터의 지연을 2us로 하여 설계하였다 즉, 설계한 디지털 필터는 비교기의 출력이 2us 이상 유지되지 않으면 노이즈에 의한 것으로 판단하여 무시함으로 순간적인 노이즈에 의해 전류가 on인 상태에서 off되는 것을 방지할 수가 있다 이와 같이, 설계한 디지털 필터와 on 시간을, 최소한 4us 정도 보장함으로써 스위칭 노이즈에 의한 비교기의 오동작을 막을 수 있도록 하였다. 그림 10에 제안한 전류 제어기를 CPLD로 구현한 회로도의 블록선도를 나타낸다. 그림 11은 VHDL로 설계한 디지털 필터이다

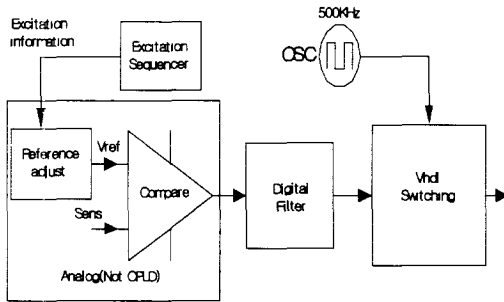


그림 10 제안한 방식을 CPLD를 이용하여 구현한 회로 블록선도

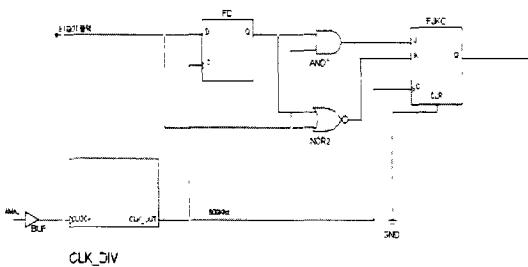


그림 11 VHDL로 설계한 디지털 필터

4. L297과 CPLD로 설계한 드라이버 성능 비교

그림 12는 SGS-Thomson Microelectronics사의 스테핑 모터 드라이버 IC L297에서의 모터의 전류(CH2)와 PWM 출력 신호(CH1)를 나타낸다 그림

13은 본 연구에서 제안한 전류제어 방식을 CPLD로 구현하여 측정된 것이다 여기서, 모터가 정지한 상태, 즉 모터에 전류는 인가되지만 위치 지령 펄스가 입력되지 않은 상태에서 측정된 것이다

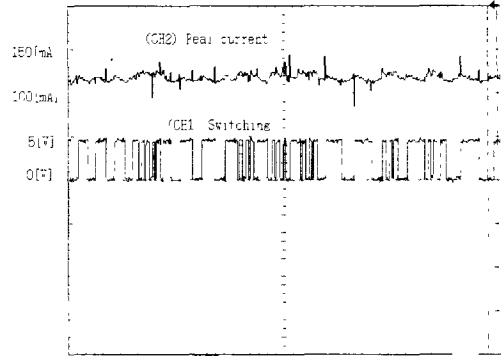


그림 12 정지 시의 A상 전류와 스위칭 파형(L297)

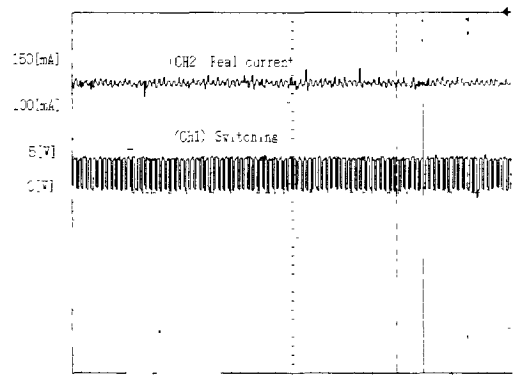


그림 13 정지 시의 A상 전류와 스위칭파형(CPLD)

그림 12의 L297의 경우, 모터의 전류 파형에 리플이 많이 발생하는 것을 알 수가 있다 또한, PWM 파형도 불규칙한 주파수를 가지고 있는 것을 알 수가 있다 이로 인하여, 드라이버에는 소음이 발생한다. 그렇지만, CPLD의 경우 정지 상태에서의 주파수는 약 15 KHz로 거의 일정해지며 전류 리플도 스위칭에 따른 리플만 존재하게 된다. 따라서 모터의 정지시 소음이 거의 발생하지 않는다 일반적으로, 스텝 모터의 제어에 있어서 모터가 구동 중에는 기계에 의한 소음이 있으므로 사용자가 크게 느끼지 못하지만, 정지 시에는 소음을 줄이는

것이 중요하다.

그림 14에서 그림 18은, 전류 지령이 0.9A이고 입력 펄스 주파수가 1 KHz인 경우이다. 그림 14와 15는 A상 전류(CH2)를 확대하여 PWM 출력 신호(CH1)와 같이 나타낸 것이다. 그림 14에서, 전류 파형에 스위칭 노이즈가 나타나는 것을 알 수가 있고, 또한, 전류가 설정치 값에서 일정하게 유지되지 못하고 서서히 상승하는 경향을 보인다. 그러나, 그림 15에서는 전류에 스위칭 노이즈 현상은 보이지 않고, 전류도 설정치 값에 거의 일정하게 유지하는 것을 알 수가 있다.

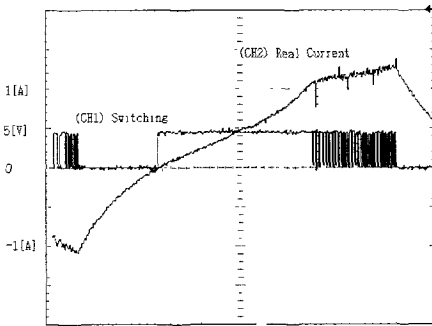


그림 14 구동 중 A상 전류와 PWM 출력파형(L297)

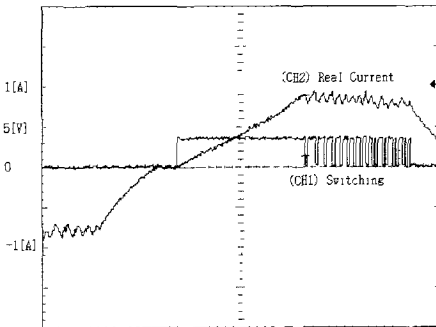


그림 15 구동 중 A상 전류와 스위칭 파형(CPLD)

그림 16에서는 전류 파형의 뒷부분에 전류가 약간 상승하는 것을 볼 수 있다. 이것은 저역통과 필터의 사용으로 실제 전류의 파형보다 센싱되는 전류에 약간 지연이 있기 때문에 생기는 영향이다. 그림 17의 경우는 그림 16보다 전류가 비교적 빨리 기준 전류치에 도달하는 것을 나타낸다. 즉, 전류 상승시에 스위칭 노이즈에 의한 영향이 줄어들므로 모터 전류를 더 크게 하여 출력 토크를 증가

시킬 수가 있다.

그림 18은 1-2상 여자방식에서 일정 토크제어(constant torque) 방법을 구현한 것이다. 여자 시퀀서에서 여자 정보를 받고 이것을 기준으로 기준 전류를 변화시켜 1상여자시 토크와 2상 여자시의 토크를 일정하도록 제어한다

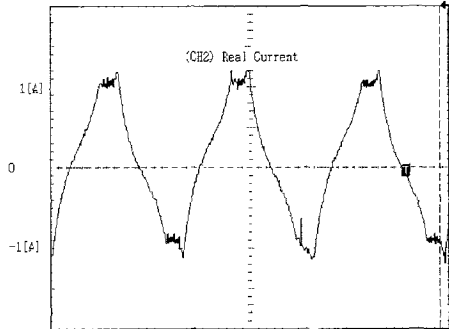


그림 16 구동 중 A상 전류파형 (입력 주파수 : 1KHz, L297)

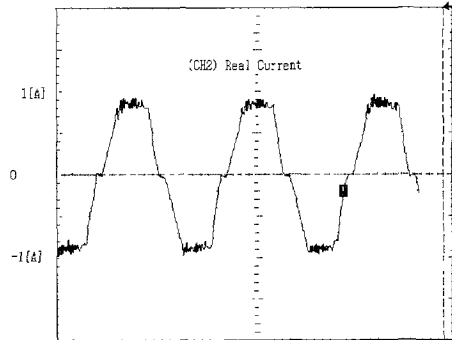


그림 17 구동 중 A상 전류파형 (입력 주파수 : 1KHz, CPLD)

구형과 펄스(CH1)는 여자 정보를 나타내며 1상 여자시에는 low이고 2상 여자시에는 high이다. 모터 전류(CH2)는 1상 여자시에는 설정치의 100%의 전류가 흐르고, 2상 여자시에는 전류가 70.7%가 흐르는 것을 나타낸다 이 방식은 특히 저속 구동 시에는 그림 17의 경우보다 토크 리플을 줄일 수 있다.

참고문헌

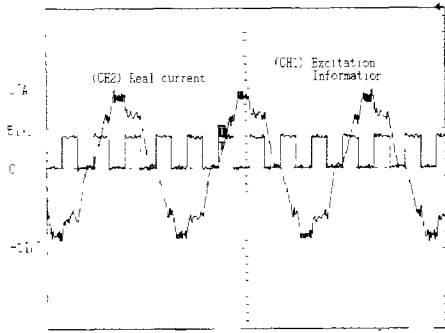


그림 18 구동 중 A상 전류 및 여자 정보

5. 결론

기존에 스텝 모터 드라이버 기능을 IC화 한 소자들의 전류 제어(Regulation) 방법은 전류 초핑(Chopping) 방식으로 모터에 흐르는 전류가 기준 전류를 넘으면 스위치가 일정 시간 off된 후에 기준 클럭의 상승시에 on을 시키는 구조이다. 이 방법은 스위칭 노이즈의 영향으로 불규칙한 스위칭이 일어나서, 전류 리플이나, 소음의 문제점이 지적되고 있다.

따라서, 본 논문에서는 2상 스테핑 모터의 1-2상 여자 방식에서 기존의 드라이버 IC의 문제점인 전류제어시의 스위칭 노이즈에 대한 영향을 디지털 필터로 제거하여 일정 주파수 제어로 전류 리플을 줄임으로 모터의 출력 토크를 극대화하고, 불규칙한 스위칭시에 발생하는 소음도 현저히 저감시킬 수 있는 방법을 제안하였다 또한, 1상 여자와 2상 여자시의 전류의 크기를 다르게 하여 일정 토크를 발생할 수 있도록 하였다. 일정 토크 제어 방식은 특히 저속 구동시에 토크 리플을 줄일 수 있다. 실제 구현을 위해 Xilinx사의 CPLD(Complex Programmable Logic Device : XC9572-PC44)를 사용하여 실험과형을 통하여 제안한 방법의 유효성을 검증하였다.

- [1] Shimamura, H., Hori, N. "Digital redesign of stepping motor driver", *SICE 2002. Proceedings of the 41st SICE Annual Conference*, Vol. 2, 5-7, pp 975-980, Aug 2002.
- [2] Emerald, P.R., Sasaki, M., Takahashi, H.: "Unified, multi-mode step motor control IC and power multi-chip module exploit versatile, constant torque PWM operation and microstepping", *IEEE Proceedings., 1997 International Conference on Power Electronics and Drive Systems*, Vol. 1, 26-29, pp 436-445, May 1997
- [3] Wale, J.D., Pollock, C.: "Hybrid stepping motors and drives", *Power Engineering Journal see also Power Engineer*, Vol. 15 Issue 1, pp 5-12, Feb 2001.
- [4] Poh Chiang Loh, Bode, G.H.; Holmes, D.G.; Lipo, T.A., "A time-based double-band hysteresis current regulation strategy for single-phase multilevel inverters", *IEEE Transactions on Industry Applications*, Vol. 39, pp 883-892, May-June 2003.