

900 MHz 대역 RFID 리더기용 Feedforward형 선형 전력 증폭기 설계 및 제작

Design & Fabrication of a Feedforward Power Amplifier for 900 MHz Band RFID Readers

정병희*, 채규성*, 김창우*

Byoung-Hee Jung*, Gyu-Sung Chae*, and Chang-Woo Kim*

요 약

본 논문에서는 UHF 대역 RFID 리더기용 Feedforward형 선형전력증폭기를 설계 및 제작하였다. 전력증폭기의 선형특성을 높여주기 위하여 주 증폭기와 오차증폭기가 높은 전력이득을 갖도록 2단으로 구성하였다. 전력 증폭기의 입력과 출력단의 전력 분배와 합성소자로서 각 각 3-dB와 10-dB coupler를 사용하였으며, 유전율 4.7, 두께 0.8 mm의 FR-4 기판을 이용하여 제작하였다. -11 dBm의 2-tone ($f_1=915$ MHz, $f_2=916$ MHz) 신호입력시 -18.85 dBm의 IMD₃ 성분을 얻고 있으며, 이는 feedforward 방식을 적용하지 않았을 때와 비교하여 27 dB 이상의 IMD₃ 성분 제거효과를 보이고 있다. 또한, 890-960 MHz의 주파수대역에서 40 dB 이상의 전력이득과 30 dBm 이상의 출력전력특성을 얻었다.

Abstract

A feedforward linear power amplifier (FLPA) has been developed for UHF-band RFID reader applications. The main and error amplifiers are composed of a 2 stage so that linearity of the FLPA can be improved. The FLPA has been implemented on an FR-4 substrate ($\epsilon_r=4.7$ and thickness=0.8 mm) with 3-dB and 10-dB hybrid couplers for input/output power divider and combiner. For 2-tone measurement (input level=-11 dBm at $f_1=915$ MHz and $f_2=916$ MHz), the FLPA exhibits a -18.52 dBm of IMD₃, which indicates that IMD₃ cancellation with feedforward loop is more than 27 dB. From 890 to 960 MHz, 1-dB gain compression output power and power gain of the FLPA are higher than 30 dBm and 40 dB, respectively.

I. 서 론

RFID 시스템은 자동화 데이터 수집 장치의 한 분야인 무선 통신 시스템이다. RFID 시스템의 하드웨

어는 태그(tag)와 리더기(reader)로 구성되어 있으며, 이러한 시스템에서 전력 증폭기는 RF 리더기의 송신단에 위치하여, 변조된 반송파 신호를 증폭시켜 높은 전력의 신호를 안테나에 전달하는 비선형 능동 소자이다. RFID 시스템에서 다수의 리더기가 근거

* 경희대학교 전자공학과(College of Eletronics and Intormation, Dep. of Radio Engineering, Kyunghee University)

* 본 논문은 산업자원부(한국산업기술평가원) 부품소재기술개발사업의 지원으로 수행되었습니다.

· 논문번호 : 2004-2-13

· 접수일자 : 2004년 11월 8일

리에서 동작할 경우에 발생할 수 있는 신호의 혼변조 및 상호변조로 인한 신호간섭을 방지하여 전송에러율을 저하시킬 수 있는 고선형성 전력증폭기가 요구되어진다.

본 논문에서는 전력 증폭기의 선형화 방법 중의 하나인 Feedforward 방식을 적용하여 900 MHz 대역의 RFID 시스템에 사용가능한 전력증폭기를 설계하였다. Feedforward 방식은 회로의 구조가 복잡하고 증폭기가 커지며 주 증폭기의 손실이 발생해 효율이 낮아지는 단점이 있지만, 선형성의 개선효과가 높은 장점이 있다.[1] 국내의 경우 RFID의 표준규격이 정해지지 않았으므로, 기존 상용제품인 Matrics社의 RFID 리더기의 성능을 참고하여[2], 910-914 MHz의 주파수 대역에서 30 dBm 이상의 출력전력을 목표로, 전력증폭기를 설계 및 제작하였다.

II. Feedforward 전력 증폭기의 설계

1. Feedforward 방식

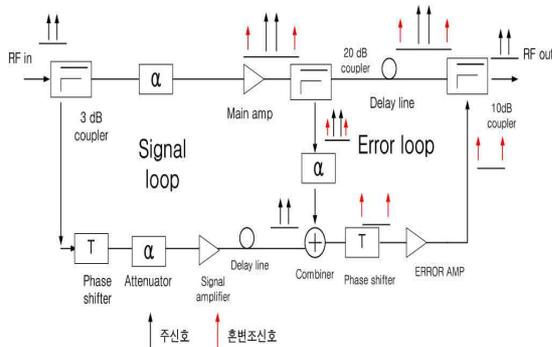


그림 1. Feedforward 방식 전력 증폭기 블록도
Fig. 1. A block diagram of the feedforward power amplifier.

<그림 1>은 일반적인 Feedforward 방식 전력증폭기의 블록도이다. 입력신호가 3 dB coupler를 통하여 두 개의 신호의 경로로 나누어지며, 이중 주 증폭기에서 증폭된 신호에는 주 신호와 상호변조된 신호성분이 존재하게 된다. 아래의 경로로 가는 다른

하나의 신호는 phase shifter와 attenuator를 통과하여 신호증폭기로 입력된다. 신호 증폭기에서 증폭된 신호는 주 증폭기의 신호성분과 180도의 위상차를 가지고 combiner에서 결합하여 주 증폭기의 주 신호 성분을 상쇄시키게 되며 결과적으로 상호변조된 신호의 IMD성분만 남게된다.

상호변조된 신호는 combiner 뒤에 위치한 phase shifter와 에러증폭기를 거쳐 10 dB directional coupler로 입력된다. 입력된 신호는 주 증폭기의 출력신호와 합쳐지며, 이 때 에러증폭기에서 증폭된 상호변조된 신호는 주 신호 성분에서 상호변조된 성분만 제거하게 되어 출력에는 상호변조된 성분이 제거된 주 신호 성분만이 나타나게 된다.

이 때의 두 신호사이의 위상차를 180도로 하기 위하여 phase shifter와 delay line이 사용되며 또한 이 경우에 coupler내에서의 신호의 위상변화도 고려하여야 한다. 여기서 coupler는 상호변조신호를 제거하기 위하여 사용되었다.[3],[4]

Feedforward 방식에서는 상호변조 성분의 제거 정도에 따라 선형성의 개선정도가 결정된다. 이를 위해서는 신호를 합성하여 제거하는 Coupler와 신호의 위상을 조절하는 Phase shifter, 그리고 신호의 크기를 조절하는 attenuator의 역할이 중요하게 된다. 따라서 본 논문에서는 이들의 값을 조절하여 전력증폭기의 성능을 개선하였다.

전력증폭기의 설계 및 제작을 위해 <그림 1>에 나타난 각 주요블록에 대한 간략한 설명은 다음과 같다.

2. 주 증폭기

Infineon社의 SiGe BJT BFP620과 Motorola社의 MHL9838 LDMOS Module을 사용하여 2단의 주 증폭기를 설계하였다. 설계된 주 증폭기를 <그림 2>에 나타내었다. <그림 2>에서 Q1, Q2, Q3은 bias를 인가하기 위하여 사용되었으며 Q4(BFP620)와 Q5(MHL9838)를 단간정합을 통해 연결하여 2단 증폭기를 설계하였다. 설계결과 2단 주 증폭기는 900-930 MHz의 주파수 대역에서 약 45 dB의 전력이득을 나타내었다.

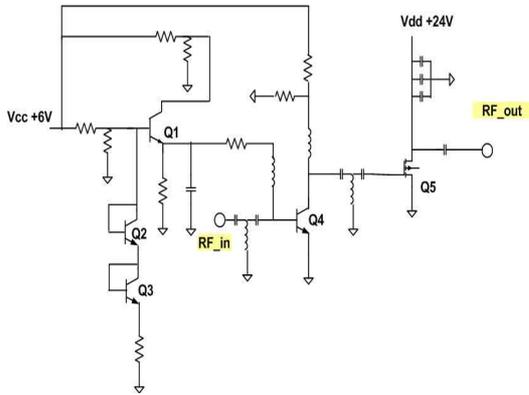


그림 2. 주 증폭기 회로도
 Fig. 2. Main amplifier circuit schematic of the feedforward amplifier.

3. 에러 증폭기 & 신호 증폭기

Signal loop에서의 주신호 상쇄를 위한 신호 증폭기는 signal loop의 20 dB coupler에서 커플링 된 주 증폭기의 출력신호에서 주 신호를 상쇄할 수 있을 정도의 이득을 가져야 한다. 본 설계에서는 신호 증폭기로서 WJ社의 AG602InGaP HBT를 사용하였다. 사용된 AG602는 14 dB의 이득과 18 dBm의 P_{1-dB}를 가진다. 14 dB의 이득으로는 입력신호의 전력레벨을 고려할 경우 주 증폭기의 주 신호를 상쇄시키기에는 이득이 모자라므로 20 dB coupler의 다음단에 fixed attenuator를 사용하여 combiner에 입력되는 두 신호의 레벨을 조정하였다.[5]

Error loop에서의 IMD성분 상쇄를 위한 에러 증폭기는 주 증폭기의 MHL9838과 AG602의 2단 증폭부로 구성하였으며 Error loop에서는 10 dB directional coupler로 주 증폭기의 출력성분 중 IMD를 상쇄시키므로 이 IMD성분보다 10 dB 큰 신호가 coupler의 coupling 포트에 입력되어야 한다. signal loop의 combiner에서 출력되는 주 신호가 상쇄된 신호의 IMD성분은 전력레벨이 매우 낮으므로 이를 증폭하는 에러 증폭기는 이득이 매우 높아야 한다. 에러증폭기는 MHL9838과 AG602의 2단 증폭부로 구성하여 이득을 45 dB 이상으로 구성하였다. 오차 증폭기의 상호변조 신호가 커지게 되면 전체 증폭기의 출력특성에 영향을 미치므로 오차 증폭기는 어느 정

도 back-off가 필요하다.[6] 이 이득은 Error loop의 전력합성기로 쓰인 coupler의 coupling 계수가 높을수록 높아야 하며 본 논문에서는 에러 증폭기의 이득을 고려하여 10 dB coupler를 사용하였다.

4. Phase shifter, Coupler, Combiner

Phase shifter, Coupler, Combiner는 최적의 성능을 얻기 위해 상용화된 소자들을 사용하였다. phase shifter는 900 MHz 대역에서 1.2 dB의 삽입손실을 갖는 Mini-circuits社의 JSPHS-1000을 사용하였다. coupler는 Anaren社의 3 dB 90Hybrid coupler(삽입손실 0.25 dB)와 10 dB, 20 dB directional coupler(삽입손실 0.23 dB)를 사용하였다. combiner는 MA-COM社의 DS52를 사용하였다.

5. Feedforward 전력 증폭기의 설계

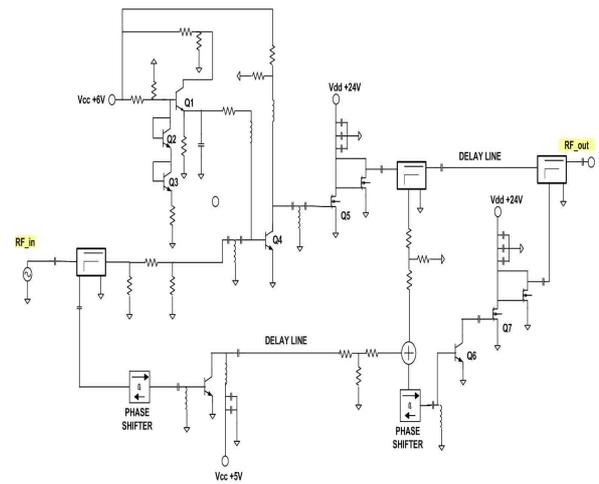
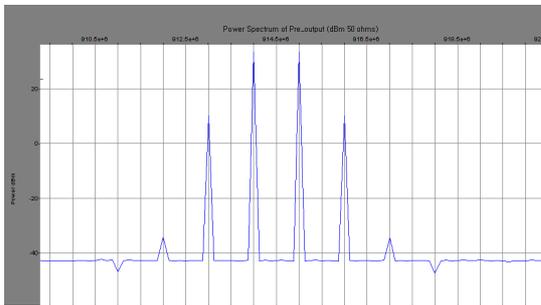


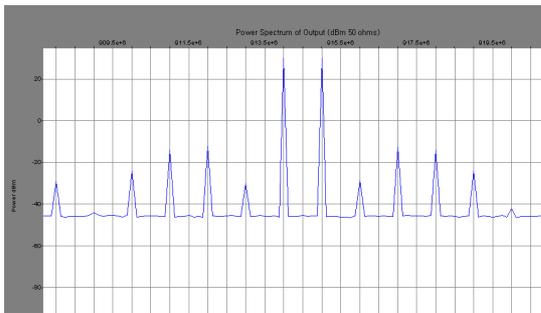
그림 3. 설계된 feedforward 전력증폭기 회로도
 Fig. 3. A schematic of the feedforward power amplifier designed in this work.

II-2에서 II-4에 기술한 내용을 바탕으로 feedforward 전력증폭기를 설계하였다. 설계한 feedforward 전력증폭기 회로도를 <그림 3>에 나타내었으며 ELANIX社의 SYSTEM VIEW를 이용한

출력스펙트럼 시뮬레이션 결과를 <그림 4>에 나타내었다. 오차 증폭기를 동작시키지 않았을 경우 즉, IMD₃ 성분을 억압시키지 않았을 때는, -11 dBm의 2-tone($f_1=915$ MHz, $f_2=916$ MHz) 입력시, 출력 30 dBm에서 10.2 dBm의 IMD₃ 성분을 나타내었다. 그리고 <그림 4>의 (b)로부터 오차증폭기를 동작시켰을 경우, 즉 IMD₃ 성분을 억압시켰을 때는 위와 동일한 조건에서 -29 dBm의 IMD₃ 성분을 나타내었다. 이 결과는 각 소자들의 특성을 모델링하여 시뮬레이션 하였으며 이 시뮬레이션으로 <그림 1>에 제시한 Feedforward 전력증폭기의 주 증폭기와 에리 증폭기, 신호증폭기의 적절한 특성의 소자의 선택과 이득과 P_{1-dB} 및 신호상쇄를 위한 combiner와 coupler에 입력되는 신호의 전력레벨을 결정할 수 있다.



(a) 증폭기의 출력스펙트럼 시뮬레이션 결과 (에리증폭기 off)



(b) 증폭기의 출력스펙트럼 시뮬레이션 결과 (에리증폭기 on)

그림 4. Feedforward 전력증폭기의 출력스펙트럼 시뮬레이션결과

Fig. 4. Simulated results of output spectrum of a feedforward power amplifier.

III. 전력 증폭기의 제작 및 측정

1. Feedforward 전력 증폭기의 제작

<그림 3>에 나타낸 전력증폭기를 유전율 4.7, 두께 0.8 mm 인 FR-4 기판을 사용하여 제작하였으며 이를 <그림 5>에 나타내었다. 제작된 전력증폭기의 크기는 196 mm × 137 mm이다.

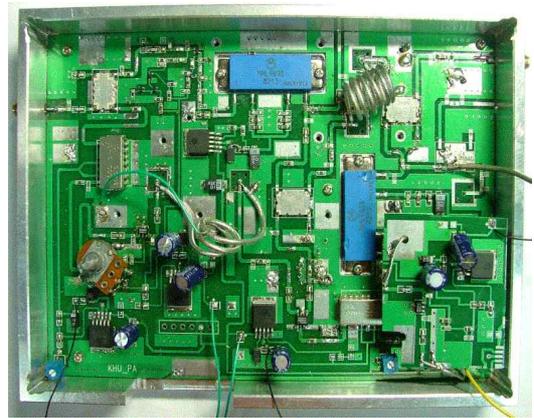


그림 5. 제작된 Feedforward 전력증폭기 사진

Fig. 5. A photograph of the fabricated feedforward power amplifier.

2. Feedforward 전력 증폭기의 특성

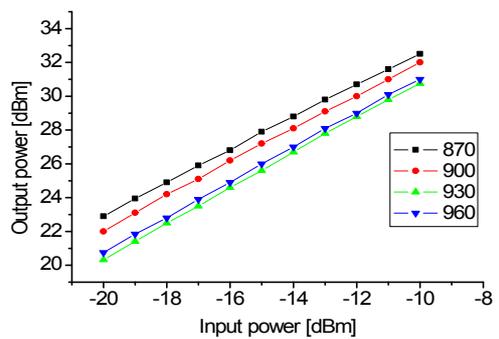
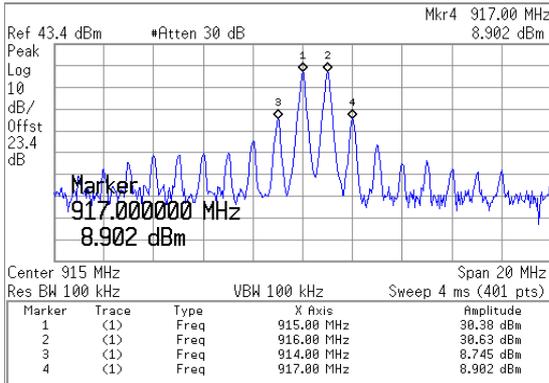


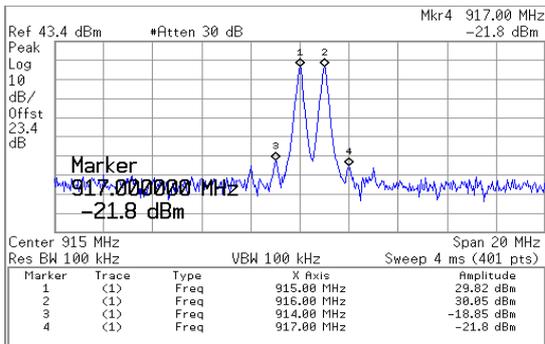
그림 6. 전력 증폭기의 출력특성(870-960 MHz)

Fig. 6. Measured output power characteristics of the feedforward power amplifier as a function of an input power (freq: 870-960 MHz).

<그림 6>에 제작된 feedforward 전력증폭기의 출력전력 특성을 나타내었다. <그림 6>으로부터 제작된 전력증폭기는 870-930 MHz의 주파수 대역에서 40 dB 이상의 선형이득과 30 dBm 이상의 출력전력을 나타내었다.



(a) without a feedforward loop



(b) with a feedforward loop

그림 7. Feedforward 전력증폭기의 출력스펙트럼
($P_{in} = -11$ dBm, $f_1=915$, $f_2=916$ MHz)

Fig.7. Two-tone measured results of output spectrum of the power amplifiers with and without a feedforward loop. ($P_{in}=-11$ dBm, $f_1=915$ MHz, and $f_2=916$ MHz).

<그림 7>에 feedforward 방식의 적용에 따른 선형성의 개선효과, 즉 IMD₃성분의 제거효과를 나타내었다. <그림 7>의 (a)는 주 증폭기의 IMD₃성분을

상쇄시키는 에러증폭기를 동작시키지 않았을 때의 출력스펙트럼을 나타내었고 (b)는 오차증폭기를 동작시켜 IMD₃ 성분이 상쇄된 출력스펙트럼을 나타내었다. <그림 7>의 (a)로부터 에러증폭기를 동작시키지 않았을때, -11 dBm의 입력레벨을 갖는 915, 916 MHz의 2-tone 신호의 입력에 대한 IMD₃ 성분은 약 8.7 dBm을 나타내었으며 (b)로부터 오차증폭기를 동작시켰을때, 위와 동일한 조건에서의 IMD₃ 성분은 -18.85 dBm을 나타내었다. 따라서 제작된 전력증폭기는 27 dB이상의 IMD₃성분 제거 효과를 나타내었다.

<그림 8>에 제작된 전력증폭기의 주파수에 따른 출력전력 및 IMD₃ 성분에 대한 대역특성을 나타내었다. <그림 8>로부터 제작된 전력증폭기는 890-960 MHz의 주파수대역에서 -10 dBm의 입력전력에 대하여 30 dBm 이상의 출력전력과 -10 dBm 이하의 IMD₃ 성분을 나타내어 약 -40 dBc의 IMD 성분 억압효과를 보였다.

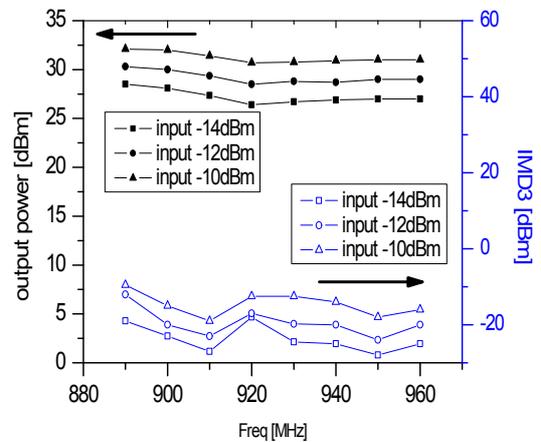


그림 8. Feedforward 전력 증폭기의 대역특성 (890-960 MHz)

Fig. 8. Output power vs. frequency characteristics the feedforward power amplifier in 890 -960 MHz band.

IV. 결 론

본 논문에서는 UHF 대역 RFID 리더기용 feedforward 전력증폭기를 설계 및 제작하였다. 제작시에는 유전율 4.7인 FR-4 기판을 이용하였으며

높은 전력이득을 위해 주 증폭기를 2단으로 구성하였다. 또한, RFID리더기에 적합한 높은 출력전력을 위하여 LDMOS module을 출력단에 사용하였다. 측정결과, 제작된 전력증폭기는 측정결과 -11 dBm의 2-tone($f_1=915$ MHz, $f_2=916$ MHz)신호 입력시, -18.85 dBm의 IMD_3 성분을 나타냈으며, 이는 feedforward의 방식을 적용하지 않았을 때와 비교하여 27 dB이상의 IMD_3 성분 제거효과를 보였으며, 주요 특성에 대한 측정결과를 <표1>에 정리하였다. <표1>로부터 제작된 전력증폭기는 IMD_3 상쇄 정도에 있어서 시뮬레이션 결과와 약 12 dB 정도의 차이를 나타내고 있다. 이는 전력증폭기 제작시 사용된 phase shifter와 attenuator의 조절을 통한 완벽한 signal cancellation의 한계에 기인한 결과이다.

표 1. 시뮬레이션과 제작한 전력증폭기의 측정결과 비교

Table 1. Comparison between the measured and simulated results.

항목	시뮬레이션	제작결과
주파수	915 MHz	915 MHz
출력전력 ($P_{in} = 11dBm$)	29.9 dBm	30 dBm
이득	41 dB	41 dB
IMD_3 성분 상쇄	39 dB	27 dB

또한 890 MHz - 960 MHz의 주파수 대역에서 40 dB 이상의 전력이득과 30 dBm 이상의 출력전력을 나타내었으며 입력에 대하여 -40 dBc이상의 IMD_3 성분억압효과와 30 dBm 이상의 출력전력과 40 dB 이상의 전력이득을 나타내었다. 이는 TAG의 인식 거리를 고려한 1W 급의 출력을 필요로 하는 ASK 변조방식의 RFID 시스템에 적용가능한 결과이며, IMD_3 성분의 제거효과로 시스템의 선형성을 향상시킬 수 있을 것이다.

향후 계획으로 제작된 feedforward 전력증폭기를 현재 제작중인 실제 ASK변조방식의 RFID 시스템에 적용하여 그 성능을 평가할 계획이며, 이를 바탕으로 태그의 인식거리 확장을 위한 전력증폭기에 대

하여 연구할 계획이다.

참 고 문 헌

- [1] James K. Cavers. "Adaptive Behavior of a Feedforward Amplifier Linerizer", IEEE Trans. on Vehicular Technology, vol. 44, no. 1, pp. 31-40, Feb. 1995.
- [2] <http://www.matrics.com>
- [3] Robert G. MEYER "A Wide-Band Feedforward Amplifier", IEEE Transactions on Microwave Theory and Techniques, vol. 9, no. 6, pp. 422-428, December 1974.
- [4] Nick Potheary, "Feedforward Linearizer Power Amplifiers ", Artech House, 1998.
- [5] Dixon, J.P, "A solid-state amplifier with feedforward correction for linear single-sideband applications", IEEE Internatioanl Conference on coummunication, vol. 1, pp. 728-732, June 1986.
- [6] Youngoo Yang, Young Yun Woo, and Bumman Kim "Optimization for Error-Canceling Loop of the Feedforward Amplifier Using a New System-Level Mathmetical Model", IEEE Trans. Microwave Tech., vol 43, no. 2, May 1994

정 병 희(丁炳希)



2003년 2월 : 경희대학교 전파공
학과(공학사)
2003년 3월~현재 : (경희대학교
전파공학과 석사
관심분야 : 전력증폭기, 비선형 마
이크로파회로, MMIC 설계

채 규 성(蔡奎星)



1998년 2월 : 경희대학교
우주과학과 졸업
2001년 2월 : 경희대학교
전파공학과 석사
2001년 3월~현재 : 경희
대학교 전파공학과 박사과정
관심분야 : MCIC 및 MMIC 설계,
초고주파 능동소자 모델링

김 창 우(金昌佑)



1984년 2월 : 한양대학교
전자공학과 졸업
1986년 2월 : 한양대학교
전자공학과 석사
1992년 3월 : 일본 **Shizuoka** 대학원
전자 과학 연구과 공학박사
1992.4 ~ 1996.2 : (주)日本電氣
(NEC) 마이크로 일렉트로닉스
연구소 연구부 주임연구원
1996.3 ~ 현재 : 경희대학교 전자정보대학 부교수
<관심분야> MCIC 및 MMIC 설계, 초고주파 능동
소자 모델링