

SVPWM방식에서의 영벡터 제거에 의한 커먼모드 전압 및 전도성 EMI 저감 기법

咸年根[†], 金利勳^{*}, 全基英^{**}, 千侑洙^{***}, 元忠淵^{****}, 韓慶熙[§]

Technique of Common Mode Voltage and Conducted EMI Reduction using Nonzero-vector State in SVPWM Method

Nyon-Kun Hahm, Lee-Hun Kim, Kee-Young Jeon, Kwang-Su Chun,
Chung-Yuen Won, and Kyung-Hee Han

요 약

고속 스위칭 소자의 출현과 함께 높은 전압 상승률(dv/dt)은 PWM 인버터에 EMI 노이즈 및 축 전압 그리고 베어링 누설전류 등의 문제 등을 발생시키고 있다. 본 논문에서는 유도전동기 시스템에서의 새롭게 개발된 전도성 EMI 저감 SVPWM 기법의 응용에 대하여 기술한다. 새롭게 개발된 커먼모드 전압제거 SVPWM 기법은 인버터 제어에 있어서 영벡터 상태를 사용하지 않고 종래의 PWM 기법에 비하여 커먼모드 전압의 감소가 가능하다. 소프트웨어 접근에 의한 제안된 기법의 타당성은 시뮬레이션과 실험적 결과를 통하여 확인하였다.

ABSTRACT

With the advent of fast power devices, the high dv/dt voltage produced by PWM inverters have been found to cause EMI noise, shaft voltage and bearing current.

This paper describes the application of newly developed Conducted EMI reduction SVPWM technique in induction motor drives. The newly developed common mode voltage reduction SVPWM technique don't use any zero-vector states for inverter control, hence it can restrict the common mode voltage more than conventional PWM technique. The validity of the proposed technique by software approach is verified through simulation and experimental results.

Key Words : Conducted EMI, SVPWM Technique, Zero-vector, Common mode voltage

1. 서 론

최근 산업현장의 인버터 시스템 적용에 있어서 EMI 대책은 필수적 사항으로 되고 있다. 그러나 높은 전압 상승률(dv/dt)을 갖는 고속 스위칭 소자가 점차 널리 적용됨에 따라 전동기의 누설전류 증가, 전동기 절연과파 현상 및 EMI 문제가 더욱 빈번하게 발생하고 있다. 이와 같은 문제점들의 직, 간접적인 원인은 인버터 시스템에서 발생하는 커먼 모드 전압(Common Mode Voltage : v_{cm})으로 보고 되고 있다^[1-4].

또한 커먼 모드 전압의 크기는 전력변환기 각상의

[†]교신저자 : 정회원, 명지대 대학원 전기공학과 박사과정
E-mail : nkhahm@intech-fa.co.kr

^{*}정회원, 성균관대 대학원 메카트로닉스공학과 박사과정

^{**}정회원, 명지대 대학원 전기공학과 졸업(공학)

^{***}정회원, 성균관대 대학원 메카트로닉스공학과 석사과정

^{****}정회원, 성균관대 정보통신공학부 교수

[§]정회원, 명지대 전기제어정보공학부 교수

접수일자 : 2004. 8. 4 1차 심사 : 2004. 8. 25

2차 심사 : 2004. 9. 14 심사완료 : 2004. 9. 16

스위칭 상태에 따라 결정되며, 그 주파수는 전력변환기의 스위칭 주파수와 관계가 있다.

이러한 문제들을 해결하기 위한 방법으로 노이즈 필터 등의 하드웨어를 사용한 방법^{[5][6]}과 스위칭 변조에 의한 방법^[7-9]으로 나눌 수 있다. 하드웨어적인 방법 중 대표적인 것으로는 전자기간섭 필터나 부가회로에 의한 커먼 노이즈 저감 방법 등이 있으나 이러한 경우 저감 대상이 변경 될 때마다 필터를 새로이 설계하여야 하며, 부피나 가격 등이 증가하는 단점이 있다. 반면 스위칭 변조에 의한 방법은 PWM 패턴을 변경하는 방법이 있다. 이러한 방법은 시스템 구성시 하드웨어 추가에 의한 부피의 증가가 되지 않고 대상이 변경되어도 동일하게 적용이 가능하다는 장점이 있다.

본 논문에서는 전도 노이즈 억제에 가능한 새로운 SVPWM 기법을 제안하였으며 기존의 SVPWM 기법과 비교하여 전도 노이즈가 저감됨을 시뮬레이션과 실험을 통하여 확인하였다.

2. EMI 노이즈 저감 기법

2.1 기존 SVPWM 기법

인버터의 스위칭 상태에 따른 커먼 모드 전압은 식 (1)과 같이 나타낼 수 있다.

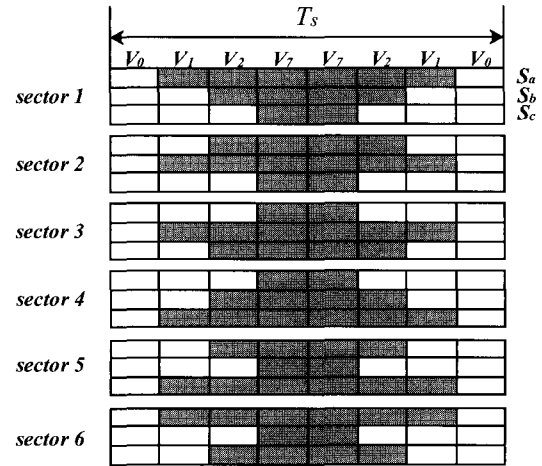
$$v_{cm} = \frac{V_{dc}}{3}(S_a + S_b + S_c) - \frac{V_{dc}}{2} \quad (1)$$

여기서 S_a, S_b, S_c 는 인버터 a, b, c 각상의 스위칭 함수이며, V_{dc} 는 인버터 DC링크의 전압을 나타낸다.

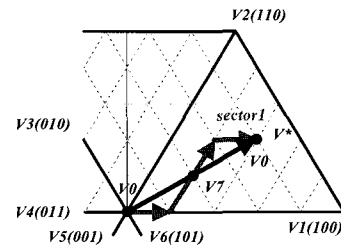
그림 1(a)는 기존의 3상대칭 SVPWM을 적용한 경우의 섹터에 따른 SVPWM 패턴이다. 따라서 식 (1)에서와 같이 영벡터의 경우 v_{cm} 의 크기는 $\pm V_{dc}/2$ 의 크기를 갖는다. 또한 출력 전압을 벡터 궤적으로 나타내면 그림 1(b)와 같으며 전압 궤적 상에 3개의 영벡터 구간이 존재한다. 따라서 섹터 1의 경우 식 (1)에 의하여 커먼 모드 전압의 크기는 그림 1(c)와 같이 나타낼 수 있다^{[9][10]}.

2.2 V_{cm} 저감을 위한 비대칭 SVPWM 기법

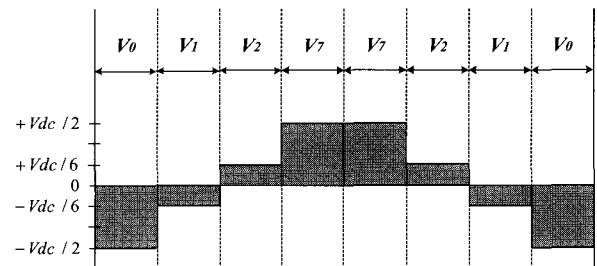
영벡터를 제거하기 위한 기법의 하나로 그림 2(a)와 같은 패턴을 구성할 수 있다. 이와 같은 패턴의 경우 비대칭 구조를 갖는다. 이 경우, 기준 전압 벡터(V^*) 합성시 영전압 벡터를 피할 수 있으므로 그림 2(c)와 같이 커먼 모드 전압의 크기를 1/3로



(a) SVPWM pattern according to sector



(b) Voltage trajectory according to SVPWM pattern

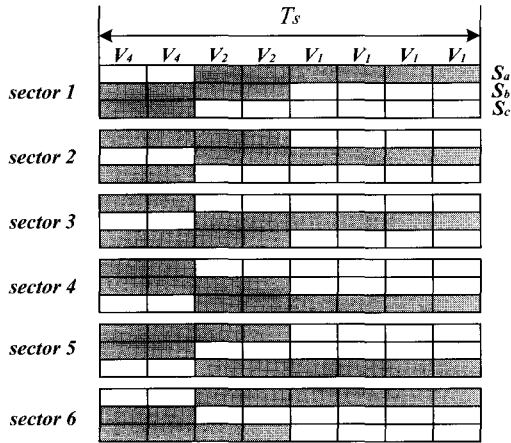


(c) V_{cm} magnitude according to switching pattern

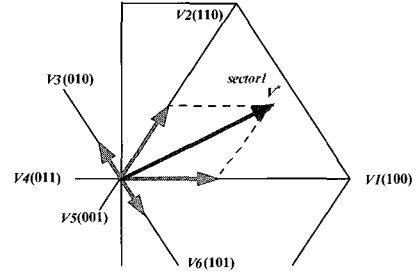
그림 1 기존 SVPWM 기법

Fig. 1 Conventional SVPWM technique

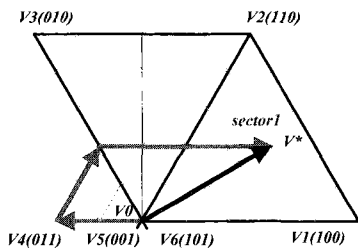
억제할 수 있으며 커먼 모드의 전압이 단일 섹터에서 2개의 전위를 갖는 특징을 가지고 있다. 그러나 이 경우 그림 2(b)와 같은 벡터 궤적을 따라 진행하므로 섹터 내부에 궤적의 절점에서 2개의 스위치가 동시에 바뀌게 되며 섹터 내부의 모든 영역에서 스위치의 전환이 이루어지므로 전류 검출시 스위칭 노이즈의 영향을 받기 쉽다.



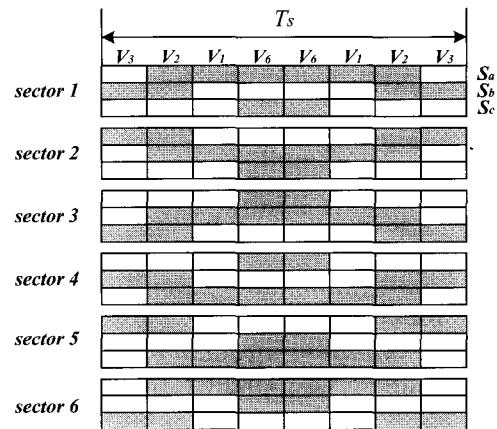
(a) SVPWM pattern according to sector



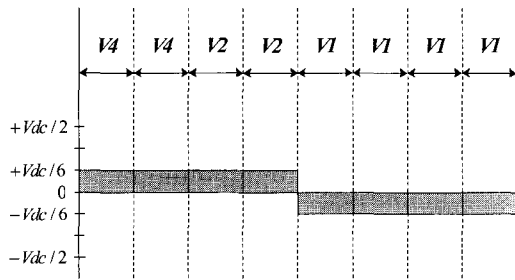
(a) Voltage Vector diagram of SVPWM



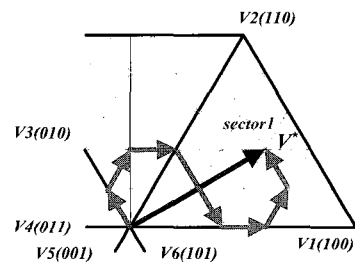
(b) Voltage trajectory according to SVPWM pattern



(b) SVPWM pattern according to sector



(c) Vcm magnitude according to switching pattern



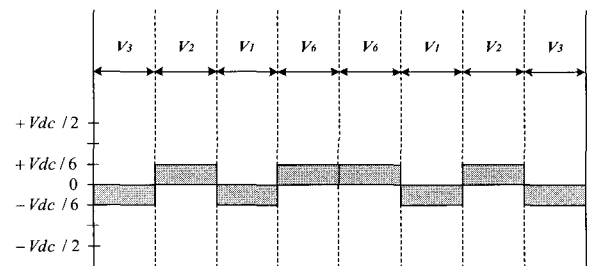
(c) Voltage trajectory according to SVPWM pattern

그림 2 Vcm 저감을 위한 비대칭 SVPWM 기법
Fig. 2 The asymmetrical SVPWM method for Vcm reduction

2.3 Vcm저감을 위한 새로운 SVPWM 기법

비대칭 SVPWM기법의 경우 커먼 모드 전압은 감소되나 전류의 왜곡이 커지는 단점이 있다.

이를 보완하기 위하여 동일 섹터 내의 스위칭 횟수를 기존 기법과 같게 하면서 벡터의 궤적을 대칭구조가 되도록 할 필요가 있다. 따라서 그림 1(b)의 영벡터 구간을 서로 상쇄되는 2개의 유효벡터로 나누면 그림



(d) Vcm magnitude according to switching pattern

그림 3 Vcm 저감을 위한 제안된 SVPWM 기법
Fig. 3 Proposed SVPWM technique for Vcm reduction

3(a)와 같은 전압 벡터를 구성할 수 있다.

그림 3(b)는 제안된 기법의 스위칭 패턴을 나타낸다. 그림 3(c)와 같이 전압 벡터 궤적이 대칭 구조를 갖는 특징에 의하여 전류검출을 섹터의 중간점에서 행할 경우, 스위칭 노이즈의 영향이 최소가 되어 검출 오차의 최소화가 가능하다. 또한 영벡터가 존재하지 않으므로 커먼 모드 전압을 $\pm V_{dc}/6$ 로 억제할 수 있다. 그림 3(d)는 제안된 기법의 커먼 모드 전압을 나타낸다.

제안된 방식의 경우 섹터 전환시 스위칭 패턴의 불연속이 존재하므로 이때 스위칭 주파수의 2배에 해당하는 펄스가 2회 발생한다. 그러나 단일 섹터가 연속되는 경우 기존 SVPWM 기법과 스위칭 주파수가 동일하다. 또한 스위칭 패턴의 경우 대칭구조를 갖으며 기존의 공간벡터 기법의 적용이 가능하므로 섹터 1인 경우, 전압벡터와 스위치 인가시간을 나타내면 식 (2), (3)과 같다.

$$V^*T_s = V_1T_1 + V_2T_2 + \frac{V_3T_3}{2} + \frac{\sqrt{3}T_3}{2} \quad (2)$$

$$T_s = T_1 + T_2 + T_3 \quad (3)$$

여기서 T_s 는 스위칭 주기를, T_1, T_2 는 각각 유효벡터 V_1 과 V_2 의 인가시간을 나타내며, T_3 는 기존 주기의 영벡터 구간을 서로 상쇄되는 2개의 유효벡터($V_3, \sqrt{3}$)로 나누기 위한 시간이다.

또한 인버터 지령 전압 벡터를 d-q성분으로 나타낸 V_{ds}^*, V_{qs}^* 로 유효 벡터 인가시간 T_1, T_2 를 나타내면 식 (4), (5)와 같다.

$$T_1 = \frac{\sqrt{3}T_s}{V_{dc}} \left[\sin\left(\frac{\pi}{3}m\right)V_{ds}^* - \cos\left(\frac{\pi}{3}m\right)V_{qs}^* \right] \quad (4)$$

$$T_2 = \frac{\sqrt{3}T_s}{V_{dc}} \left[-\sin\left(\frac{\pi}{3}(m-1)\right)V_{ds}^* + \cos\left(\frac{\pi}{3}(m-1)\right)V_{qs}^* \right] \quad (5)$$

여기서 m 은 해당 섹터의 번호를 나타낸다. 또한 기존 기법과 제안된 기법을 비교하면 중간 전압상(나머지 다른 상에 비하여 전압이 인가되는 시간이 중간인 상)의 PWM 패턴이 다르다. 중간 전압상은 같은 섹터 내에서 동일하며 일반적인 PWM 로직을 적용할 경우 3상 인버터의 중간 전압상의 위 스위치와 아래 스위치에 인가되는 PWM 신호가 서로 교차되도록 로직을 구성한다.

$$T_a = T_1 + T_2 + T_3/2$$

$$T_b = T_2 + T_3/2 \quad (\text{중간 전압상}) \quad (6)$$

$$T_c = T_3/2$$

또한, 스위칭 인가 시간은 섹터에 따라 계산하여야 하며 섹터 1의 경우 스위치에 인가되는 시간은 식 (6)과 같다.

3. 인버터 구동 시스템

그림 4는 제안된 기법의 성능을 평가하기 위한 유도전동기 시스템 제어 블록도를 나타낸다. 시스템은 크게 3상 PWM 인버터와 제어기로 나눌 수 있으며 제어기의 경우 유도전동기 제어 블록과 제안된 커먼 모드 전압의 저감을 위한 SVPWM 함수 발생기로 구성되어 있다.

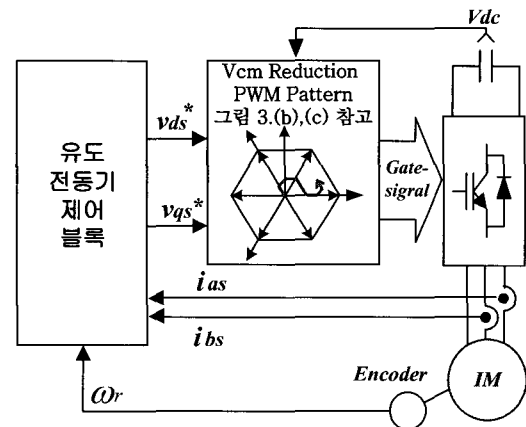


그림 4 인버터 구동 시스템 제어 블록도
Fig. 4 Control block diagram of Inverter drive system

모터 제어기 설계를 위한 동기 좌표계에 의한 유도전동기 동적모델은 식 (7)의 행렬식으로 주어진다.

$$\begin{bmatrix} \dot{v}_{ds}^e \\ \dot{v}_{qs}^e \\ \dot{v}_{dr}^e \\ \dot{v}_{qr}^e \end{bmatrix} = \begin{bmatrix} R_s + pL_s & -\omega_e L_s & pL_m & -\omega_e L_m \\ \omega_e L_s & R_s + pL_s & \omega_e L_m & pL_m \\ pL_m & -(\omega_e - \omega_r)L_m & R_r + pL_r & -(\omega_e - \omega_r)L_r \\ (\omega_e - \omega_r)L_m & pL_m & (\omega_e - \omega_r)L_r & R_r + pL_r \end{bmatrix} \begin{bmatrix} i_{ds}^e \\ i_{qs}^e \\ i_{dr}^e \\ i_{qr}^e \end{bmatrix} \quad (7)$$

여기에서, $p = \frac{d}{dt}$ 이고, 농형 유도전동기의 경우 $v_{dr}^e = v_{qr}^e = 0$ 이다.

또한 유도전동기 토크 방정식은 식 (8)과 같다.

$$T_e = T_L + J \frac{d\omega_m}{dt} = T_L + \frac{2}{P} J \frac{d\omega_r}{dt} \quad (8)$$

여기에서, T_L = 부하 토크, J = 회전자 관성 모멘트, B = 마찰계수, ω_m = 기계적 각속도, ω_r = 회전자 각속도이다.

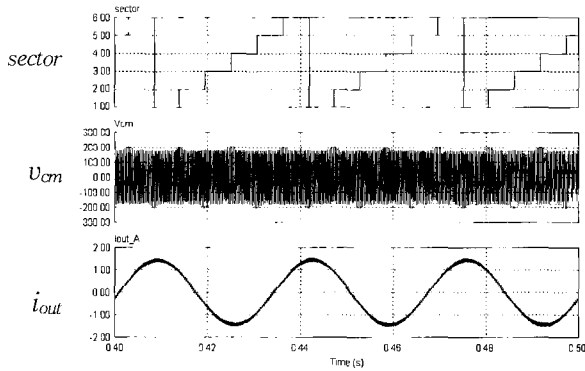
4. 시뮬레이션 및 실험 결과

제안된 기법의 검증을 위하여 표 1과 같이 시스템을 구성하여 시뮬레이션과 실험을 행하였다.

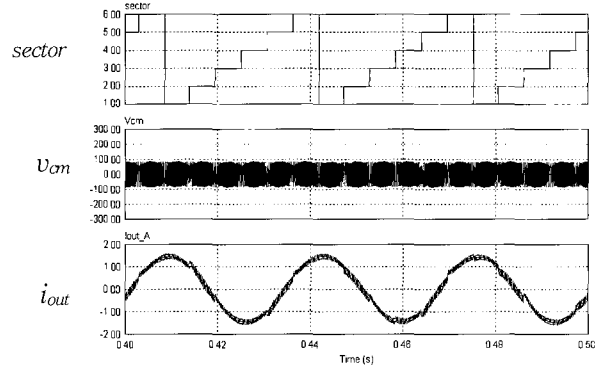
표 1 운전 시스템의 사양

Table 1 Specification of the drive system

Input voltage	3 Φ 220[V]
Rated power	2.2[kW]
Rated voltage	220/380[V]
Rated current	8.8/5.1[A]
Pole pair number	4[Pole]
Rated speed	1735[rpm]
Switching frequency	3[kHz]
Testing Load Condition	2.674[N · m]



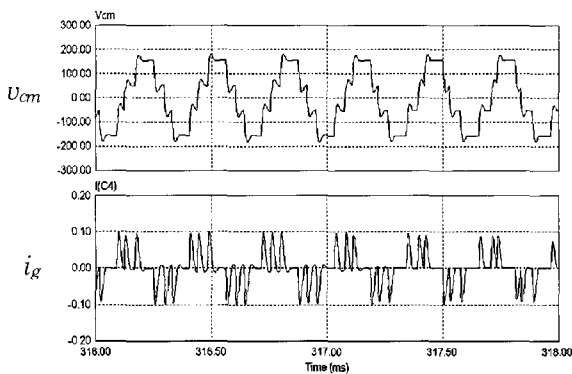
(a) Conventional SVPWM



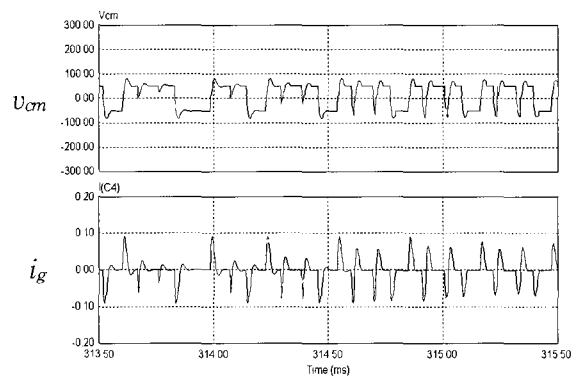
(b) Proposed SVPWM

그림 5 섹터에 따른 커먼 모드 전압 및 상전류 (100V/div, 1A/div, 20msec/div)

Fig. 5 Common mode voltage and leakage current according to sector



(a) Conventional SVPWM technique



(b) Proposed SVPWM technique

그림 6 커먼모드 전압 및 누설전류 파형 (100V/div, 100mA/div, 0.5msec/div)

Fig. 6 Common mode voltage and leakage current

4.1 시뮬레이션

시뮬레이션을 위한 프로그래밍 툴은 PSIM과 Visual C++ 프로그램을 사용하였다. 그림 5(a),(b)는 출력 전압의 섹터에 따른, 커먼모드 전압과 출력 상전류(i_{out})의 비교 파형이다. 제안된 SVPWM의 경우, 영벡터 인가 시점에 다른 유효벡터를 인가함으로써, 상전류의 리플이 다소 증가하였으나 기존 SVPWM 기법에 비하여 커먼 모드 전압이 1/3로 크기가 감소됨을 알 수 있다. 그림 6(a),(b)는 그림 5의 커먼 모드 전압의 확대 비교 파형과 그에 따른 누설전류(i_g)의 비교 파형이다. 제안된 기법은 기존의 SVPWM 기법에 비해 커먼모드 전압이 $\pm 150[V]$ 에서 $\pm 50[V]$ 로 약 100[V]정도 감소하였다. 또한 기존의 SVPWM의 경우 섹터 스위칭 패턴을 형성하는 2개의 유효 벡터 중 1개의 유효벡터 인가시간이 매우 작아지는 경우, 그림 6(a)와 같이 v_{cm} 의 전압 상승률이 커지며 누설전류의 크기가 증가함을 알 수 있다. 그러나, 제안된 기법의 경우 v_{cm} 의 형태가 상승과 하강의 교번을 반복함으로써 전압 상승률이 억제되고 기존 SVPWM 기법에 비하여 누설 전류가 감소됨을 확인하였다.

4.2 실험 결과

그림 7은 전도성 EMI 측정을 위한 인버터 시스템 블럭도이다. 전도 노이즈를 검출하기 위하여 전원의 경우 LISN(Line Impedance Stabilization Network)을 통하여 인버터 시스템에 공급하였으며 LISN에서 검출된 전도 노이즈 성분의 스펙트럼 분석을 위하여 Advantest사의 R3132 Spectrum analyzer를 이용하여 측정하였다. 또한 그림 8은 시험에 사용된 장비의 사진을 나타낸다.

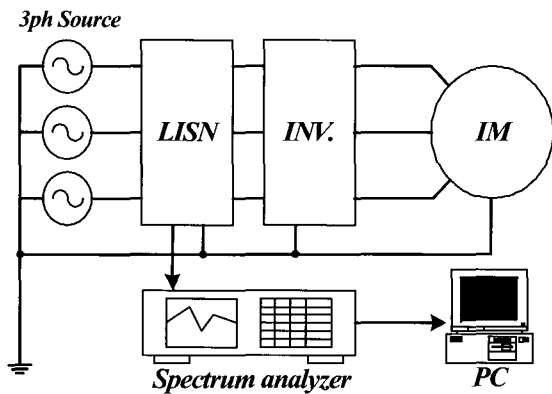


그림 7 전도성 EMI 측정을 위한 인버터 블럭도
Fig. 7 Inverter System Block Diagram for Conducted EMI Measuring

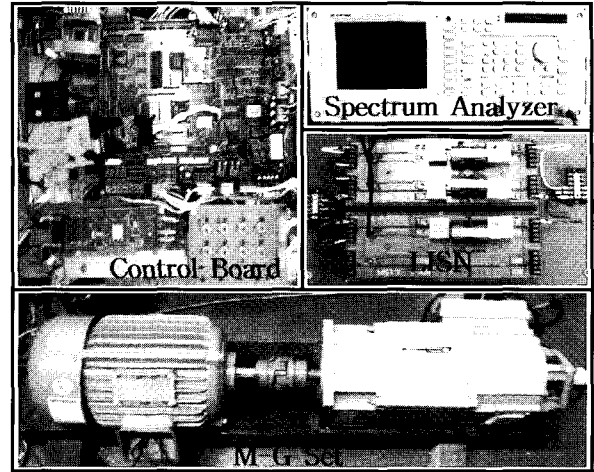


그림 8 실험에 사용된 인버터 시스템 및 측정 장치 사진
Fig. 8 Inverter system and measurement device using for experiments

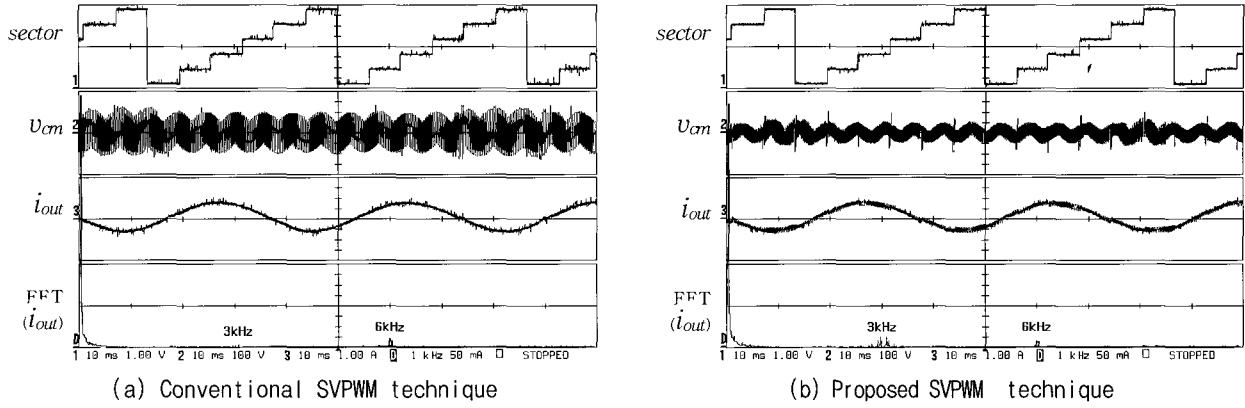
그림 9(a),(b)는 출력 전압의 섹터(sector)에 따른 커먼 모드 전압(v_{cm}) 및 출력 상전류(i_{out})의 실험 파형과 상전류의 FFT파형을 나타낸다. 제안된 기법의 경우 약 1/3의 커먼 모드 전압의 저감(peak-peak)을 보인다. 또한 상전류 FFT 분석 결과는 표 2와 같다. 제안된 기법의 경우 3[kHz]대역에서 전류의 크기가 기본 파에 비하여 5.8[%]의 증가를 보인다.

표 2 상전류 FFT 분석 결과
Table 2 Result of phase current FFT

구 분	기존 기법	제안된 기법
기본파 주파수(30[Hz])	1.20[A _{peak}]	1.159[A _{peak}]
스위칭 주파수(3[kHz])	0[A _{peak}]	0.068[A _{peak}]
스위칭 2배 주파수(6[kHz])	0.030[A _{peak}]	0.027[A _{peak}]

그림 10(a),(b)는 커먼 모드 전압 및 누설전류의 실험 파형을 나타낸다. 커먼 모드 전압은 $\pm 150[V]$ 에서 $\pm 50[V]$ 로 약 100[V]정도 감소하였으며, 누설전류의 피크치도 약 $\pm 150[mA_{peak}]$ 에서 $\pm 105[mA_{peak}]$ 로 감소함을 확인하였다.

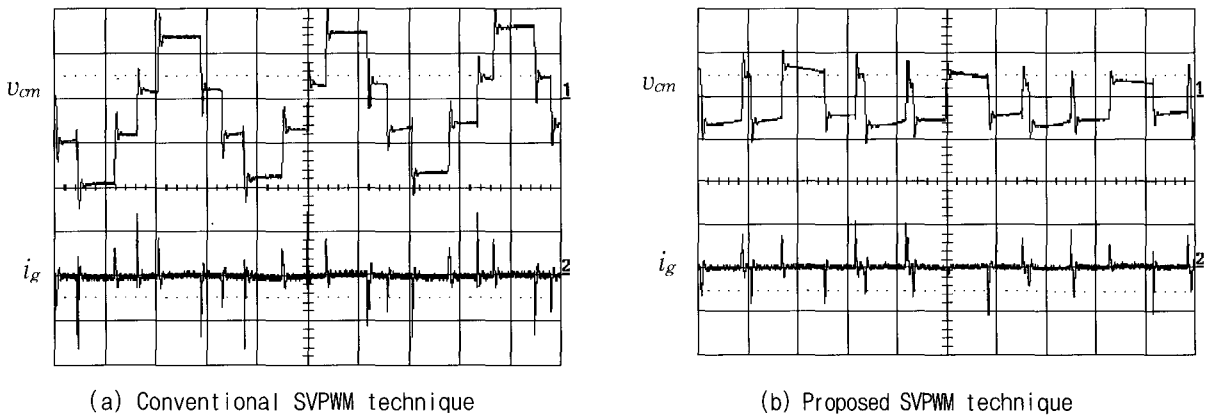
그림 11(a)는 기존 SVPWM 기법의 EMI 스펙트럼 결과 파형을 나타내며 그림 11(b)는 제안된 SVPWM 기법의 EMI 스펙트럼 결과 파형으로 150[kHz]에서 30[MHz] 사이의 전도성 EMI 노이즈레벨(Quasi-peak)를 나타낸다. EMI 스펙트럼 분석 결과 800[kHz]~2[MHz] 범위에서 약 3.1[dB μ V], 7[MHz]~10[MHz] 범위에서 약 4.3[dB μ V]의 전도 노이즈가 감소되었다.



(a) Conventional SVPWM technique

(b) Proposed SVPWM technique

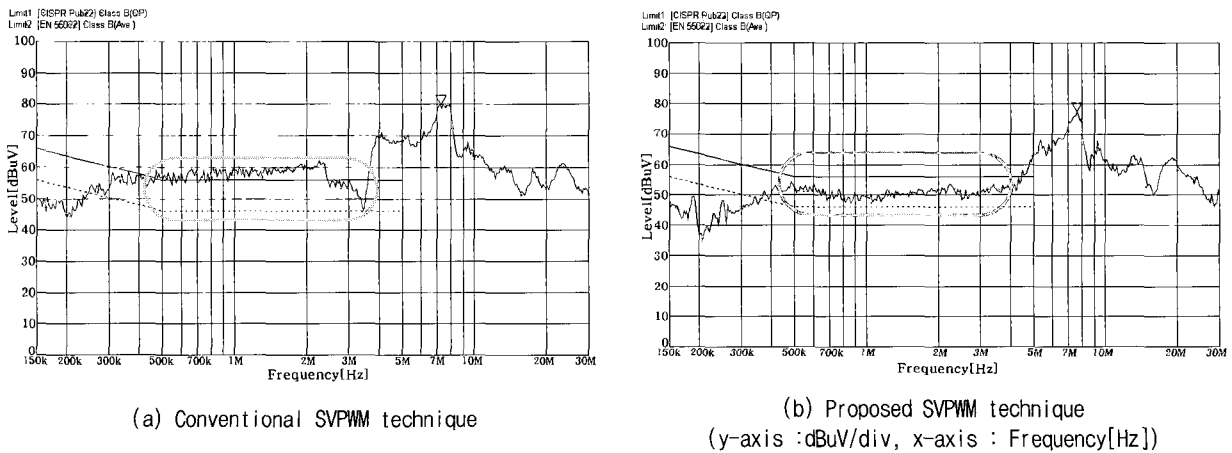
그림 9 섹터에 따른 커먼 모드 전압, 상전류, 상전류 FFT (100V/div, 1A/div, 10msec/div; 50mA/div, 1kHz/div)
 Fig. 9 Common mode voltage, phase current FFT of phase current according to sector



(a) Conventional SVPWM technique

(b) Proposed SVPWM technique

그림 10 커먼 모드 전압 및 누설전류 (100V/div, 100mA/div, 0.1msec/div)
 Fig. 10 Common mode voltage and leakage current



(a) Conventional SVPWM technique

(b) Proposed SVPWM technique
 (y-axis :dBuV/div, x-axis : Frequency[Hz])

그림 11 EMI 스펙트럼 결과파형
 Fig. 11 EMI spectrum result

5. 결 론

본 논문에서는 PWM 인버터에 의한 교류 전동기 구동 시스템에서 커먼 모드 전압의 저감을 위한 새로운 SVPWM 기법을 제안하였으며 다음과 같은 결과를 얻었다.

- 1) 제안된 스위칭 기법은 영벡터 제거를 통하여 커먼 모드 전압의 억제에 가능하였으며 기존의 기법에 비하여 커먼 모드 전압의 크기가 약 $+V_{dc}/2 \sim -V_{dc}/2[V]$ 에서 약 $+V_{dc}/6 \sim -V_{dc}/6[V]$ 로 감소가 가능하였다.
- 2) 커먼 모드 전압의 파형을 교번 하도록 PWM 패턴을 구성함으로써 전압 상승률이 억제 되었으며 그에 따른 누설전류의 피크치가 약 $+150[mA_{peak}] \sim -150[mA_{peak}]$ 에서 $+105[mA_{peak}] \sim -105[mA_{peak}]$ 로 감소가 가능하였다.
- 3) 제안된 기법의 경우, 전도성 EMI 노이즈 스펙트럼 분석 결과 800[kHz]~2[MHz] 범위에서 약 3.1[dB μ V], 7[MHz]~10[MHz] 범위에서 약 4.3[dB μ V]의 감소가 가능하였다. 이에 따라 전도성 EMI 노이즈 레벨 감소에 있어 제안된 기법의 실효성을 확인하였다.

참 고 문 헌

[1] S. Ogasawara and H. Akagi, "Modeling and Damping of High-Frequency Leakage Currents in PWM Inverter-Fed AC Motor Driver Systems," IEEE Trans. Ind. Applicat., Vol. 32, pp. 1105~1114, Sep./Oct., 1996.

[2] J. Erdman, R. J. Kerkman, D. W. Schlegel, and G.L. Skibinski, "Effect of PWM Inverters on AC Motor Bearing Currents and Shaft Voltages," IEEE Trans. Ind. Applicat., Vol. 32, pp. 250~259, Mar./Apr., 1996.

[3] 김이훈, 박규현, 원충연, 김영석, 최세완 "PWM 인버터 시스템에서의 전도 노이즈 저감을 위한 출력필터 설계에 관한 연구", 전력전자학회논문지, Vol.6, No.6, pp. 546~555, 2001. 12.

[4] 정세교, 신희범, "가전기기용 교류 전동기 구동 시스템의 EMI 특성 및 필터 설계 EMI", 전력전자학회논문지, Vol.9, No.1, pp.81~87, 2004. 02.

[5] Dudi A. Rendusara, Prasad N. Enjeti, "An Improved Inverter Output Filter Configuration Reduces Common and Differential Modes at the Motor Terminals in PWM Drive Systems", IEEE TRANSACTIONS ON POWER ELECTRONICS, Vol. 13, No. 6, NOVEMBER 1998 1135.

[6] Satoshi Ogasawara, Hideki Ayano, and Hirofumi Akagi, "An Active Circuit for Cancellation of Common-Mode Voltage Generated by a PWM Inverter", IEEE TRANSACTIONS ON POWER ELECTRONICS, Vol.13, No.5, SEPTEMBER 1998 835.

[7] 박규현, 김이훈, 원충연, 김규식, 최세완, 함년근, "TMS320F240을 이용한 PWM 인버터 유도전동기 구동 시스템의 전도노이즈 저감을 위한 스위칭 기법", 전력전자학회논문지, Vol.8, No.1, pp.89~97, 2003.02.

[8] M. Cacciato, A. Consoli, G. Scarcella, and A. Testa, "Reduction of Common Mode Currents in PWM Inverter Motor Drives," IEEE IAS Annual Meeting, pp. 707~713, 1997.

[9] Yen-Shin Lai, "Investigations into the effects of PWM techniques on common mode voltage for inverter-controlled induction motor drives," Power Engineering Society 1999 Winter Meeting, IEEE, Vol.1, pp.35~40, 1999.

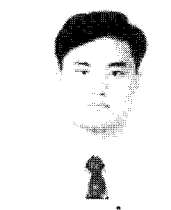
[10] H. W. wan der Broeck, H. C. Skudelny, and G. V. Stanke, "Analysis and Realization of a Pulsewidth Modulator Based on Voltage Space Vectors," IEEE Trans. Ind. Appl., Vol.24, No.1, pp.142~150, Jan/Feb., 1988.

저 자 소 개



함년근(咸年根)

1970년 3월 2일생. 1996년 명지대 전기공학 학과 졸업. 1998년 명지대 대학원 전기공학 학과 졸업(석사). 현재 동 대학원 박사과정. 현재 (주)인텍FA 선임연구원.



김이훈(金利勳)

1970년 7월 7일생. 1999년 총주대 제어계측공학과 졸업. 2001년 성균관대 대학원 메카트로닉스공학과 졸업(석사). 현재 동 대학원 메카트로닉스공학과 박사과정.



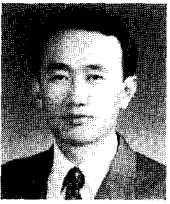
전기영(全基英)

1971년 8월 15일생. 1994년 한밭대 전기공학과 졸업. 1998년 명지대 대학원 전기공학과 졸업(석사). 2004년 동 대학원 전기공학과 졸업(공학박사).



천광수(千 侑 洙)

1980년 2월 22일생. 2001년 인천기능대학 전기공학과 졸업. 2003년 수원대 전기공학과. 현재 성균관대 대학원 메카트로닉스공학과 석사과정.



원충연(元 忠 淵)

1955년 5월 10일생. 1978년 성균관대 전기공학과 졸업. 1980년 서울대 대학원 전기공학과 졸업(석사). 1987년 동 대학원 전기공학과 졸업(공학). 1991년 12월 ~ 1992년 12월 미국 테네시 주립대학 전기공학과 방문교수. 1988년 3월 ~ 현재 성균관대 정보통신공학부 교수. 당 학회 부회장.



한경희(韓 慶 熙)

1943년 4월 9일생. 1967년 명지대 공대 전기공학과 졸업. 1983년 일본 나고야대 대학원 전기공학과 졸업(공학). 현재 명지대 전기제어정보공학부 교수. 당 학회 자문위원.