

Pt/LiNbO₃/AlN/Si(100) 구조를 이용한 MFIS 커패시터의 전기적 특성

Electric Properties of MFIS Capacitors using Pt/LiNbO₃/AlN/Si(100) Structure

정순원¹, 김광호^{2,a}

(Soon-Won Jung¹ and Kwang-Ho Kim^{2,a})

Abstract

Metal-ferroelectric-insulator-semiconductor(MFIS) capacitors using rapid thermal annealed LiNbO₃/AlN/Si(100) structure were fabricated and demonstrated nonvolatile memory operations. The capacitors on highly doped Si wafer showed hysteresis behavior like a butterfly shape due to the ferroelectric nature of the LiNbO₃ films. The typical dielectric constant value of LiNbO₃ film in the MFIS device was about 27. The gate leakage current density of the MFIS capacitor was 10⁻⁹ A/cm² order at the electric field of 500 kV/cm. The typical measured remnant polarization(2P_r) and coercive field(E_c) values were about 1.2 μC/cm² and 120 kV/cm, respectively. The ferroelectric capacitors showed no polarization degradation up to 10¹¹ switching cycles when subjected to symmetric bipolar voltage pulses of 1 MHz. The switching charges degraded only by 10 % of their initial values after 4 days at room temperature.

Key Words : MFIS capacitor, Rapid thermal anneal, Non-volatile memory, Hysteresis, LiNbO₃/AlN/Si(100) structure

1. 서론

MOS(metal-oxide-semiconductor) 구조에서 게이트 산화막을 강유전체 박막으로 대체시킨 MFS 구조에 대한 연구가 1950~60년대부터 고려되었다 [1,2]. 이러한 MFS 구조에서는 실리콘 기판 위에 직접 강유전체 박막을 증착시키는 것이므로, 누설 전류가 크고 강유전체 박막과 실리콘 계면 사이에 높은 계면 준위나 트랩(trap)을 형성한다는 사실, 강유전체 재료의 금속 전자가 실리콘 중으로 확산하는 현상, 산화물계 강유전체인 경우 실리콘과의 계면에 불필요한 실리콘 산화막이 형성되는 것, 강

유전체 박막 결정이 실리콘 상에서 배향성이 우수하지 않다는 점 등 여러 가지 문제가 있어 우수한 트랜지스터 특성이 얻어지고 있지 않다[3-6]. 최근에는 이러한 문제점을 해결하기 위해서 강유전체 박막과 실리콘 기판 사이에 절연층을 삽입한 MFISFET (metal-ferroelectric-insulator-semiconductor field-effect-transistor) 구조가 제안되고 있다[7-9]. 삽입되는 절연 물질은 우수한 계면 특성과 높은 유전율을 가져야 하며, 우수한 확산 방지 특성을 갖는 물질이어야 한다. 또한 고온의 공정에서도 안정하여 그 위에 증착되는 박막의 강유전성 특성을 유지할 수 있어야 한다. 현재, 대부분 사용하고 있는 MFIS 구조에서는 고유전율 강유전체 재료와 저유전율 절연체 재료를 이용하고 있다. 예를 들어 실리콘 계면에 형성시킨 그 비유전율이 약 4 정도인 얇은 SiO₂ 위에 비유전율이 수백인 Pb(Zr,Ti)O₃ 나 SrBi₂Ta₂O₉ 막을 제작할 경우에 이 두 막이 직렬 커패시터스 회로를 형성하게 된다. 이때, 산화막과 강유전체 막의 이중 막에 전압이

1. 청주대학교 일반대학원 전자공학과
(충북 청주시 상당구 내덕동 36)

2. 청주대학교 정보통신공학부

a. Corresponding Author : khkim@cju.ac.kr

접수일자 : 2004. 9. 1

1차 심사 : 2004. 10. 15

심사완료 : 2004. 11. 3

인가될 때, 그 전압 분배는 유전율이 낮고 막이 얇은 쪽에 주로 걸리게 되어(즉, 계면에 형성된 얇은 산화막인 SiO₂에 걸림) 강유전체의 특성을 효율적으로 이용할 수 없게 된다. 강유전 특성을 유용하게 이용하기 위해서는 낮은 유전율의 강유전체 재료와 높은 유전율의 절연막을 사용할 필요가 있다 [10]. 본 연구팀에서는 이러한 MFIS 구조에서 지금까지 절연물질로 사용된 적이 없는 고유전율($\epsilon = 8.5$) 절연 물질인 질화알루미늄 박막을 사용하여, 그 위에 저유전율 강유전체 물질인 LiNbO₃를 증착시킨 MFIS 구조를 제작한 결과와 비휘발성 메모리로서의 동작 가능성을 보고한 바 있다 [11]. 본 논문에서는 추가적인 실험을 통하여 최적화된 MFIS 커패시터의 전기적 특성에 관하여 논의하기로 한다.

2. 실험 방법

저유전율 산화물계 강유전체인 LiNbO₃ 박막과 고유전율 절연체인 질화 알루미늄 박막을 성막하는 방법으로 스퍼터링법을 이용하였다. LiNbO₃/AlN/Si(100) 구조 제작을 위한 스퍼터링 조건을 표 1에 나타내었다. 그림 1은 강유전체 재료인 LiNbO₃와 절연 재료인 질화 알루미늄 박막을 이용한 MFIS 커패시터의 제작 순서도이다.

표 1. LiNbO₃/AlN/Si(100) 구조 제작을 위한 스퍼터링 조건.

Table 1. Sputtering conditions of LiNbO₃/AlN/Si(100) structure.

Parameter	AlN	LiNbO ₃
Target form	Al (99.9999 %) -diameter:3 inch -thickness:0.25 inch	Wafer-type LiNbO ₃ -diameter:3 inch -thickness:0.5 mm
RF input power	25 W	75 W
Base pressures	1×10^{-6} Torr	1×10^{-6} Torr
Working pressure	10 mTorr	10 mTorr
Deposition rate	below 0.01 nm/s	below 0.01 nm/s
Gas ratio	Ar : N ₂ = 1 : 2	Ar : O ₂ = 4 : 1
Substrate temp.	Room temp.	Room temp.
Target to substrate distance	55 mm	55 mm

실험에 사용한 웨이퍼는 비저항이 5 ~ 8 Ω · cm인 붕소(boron)가 도핑된 p-type Si(100)과 비소(arsenic)가 도핑된 비저항이 0.0025 ~ 0.0040 Ω · cm인 n⁺-Si를 사용하였다. 웨이퍼는 유기 세척과 RCA 세척법을 사용하여 세척한 후 [12], 희석된 HF 용액에 담가 실리콘 자연 산화막을 제거하였다. 실리콘 기판을 반응 챔버에 넣기 전에 실리콘 표면의 오염을 감소시키고, 미세한 표면 손상을 줄이기 위해 5분 동안 HF : C₂H₅OH = 1 : 10인 용액에 담갔다. 기판을 반응 챔버에 도입한 후에는 기판 표면의 오염 물질을 최소화하기 위한 고온의 열처리나 다른 표면 세척은 하지 않았으며, 타깃을 박막 증착 전 30분 동안 셔터를 닫은 상태에서 pre-sputtering하였다. 질화 알루미늄 박막은 반응성 스퍼터링법으로 고순도의 Al(6N) 타깃에 질소가스를 흘려서 형성시켰다. 기판 온도를 가열하지 않은 상태에서 0.01 nm/s 이하의 증착 속도로 20 nm 두께의 질화 알루미늄 박막을 증착한 후, 최적의 열처리 조건인 1000 °C, 질소 분위기에서 1분간 고온 급속 열처리를 행하였다. 이렇게 준비된 질화 알루미늄/실리콘 구조를 가지고 스퍼터링법으로 LiNbO₃ 박막을 증착하였다. LiNbO₃ 박막은 증착률 0.01 nm/s 이하로 300 nm 이상을 증착하였다. 이렇게 형성된 LiNbO₃/AlN/Si(100) 구조를 최적의 열처리 조건인 850 °C, 산소 분위기에서 1분간 고온 급속 열처리를 행하였다. 전극은 E-gun evaporator를 사용하여 Pt 급속을 증착하였다.

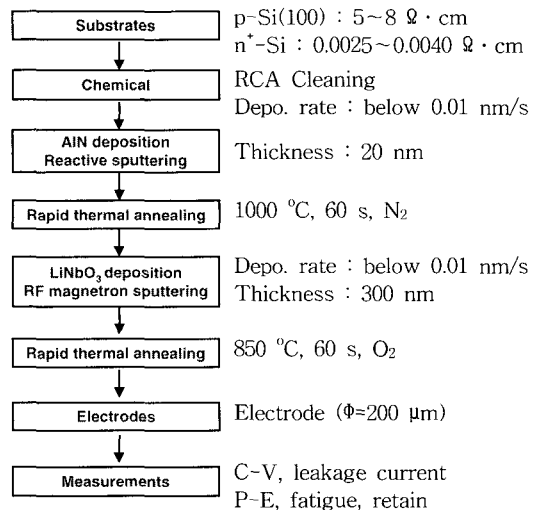


그림 1. MFIS 커패시터의 제작 순서도.
Fig. 1. Fabrication flowchart of MFIS capacitors.

이렇게 제작된 커패시터의 특성 평가에는 반도체 파라미터 분석기(semiconductor parameter analyzer) HP4145B와 저주파 임피던스 분석기(LF impedance analyzer) HP4192A를 사용하였다. 또한, 고농도로 도핑된 n⁺-Si 기판 위에 제작한 MFIS 커패시터의 강유전성 특성을 평가하기 위하여 강유전체 측정 시스템(RT-66A standardized ferroelectric test system)을 이용하였다.

3. 실험 결과 및 고찰

Pt/AlN/Si(100) 구조를 갖는 MIS 커패시터의 특성들은 이미 보고된 논문에서 잘 나타나 있으며 [11], 본 논문에서는 MFIS 커패시터의 전기적 특성에 대해서만 살펴보기로 한다. 그림 2는 Pt/LiNbO₃/AlN/Si(100) 구조를 갖는 MFIS 커패시터의 1 MHz C-V 특성곡선을 보인 것이다. LiNbO₃ 박막의 두께는 300 nm이고, AlN 박막의 두께는 20 nm이다. 그림 2의 그래프에서 보는 것과 같이 LiNbO₃ 박막의 강유전성으로 인한 히스테리시스 특성이 관측됨을 확인할 수 있다. 측정된 메모리 윈도우(히스테리시스의 폭)는 약 2.5 V였다. 이 결과로부터 얇은 질화 알루미늄 박막 위에 형성시킨 LiNbO₃ 박막의 경우에도 강유전성이 나타난다는 것을 확인할 수 있다. 1 MHz C-V 특성 곡선의 축적 상태로부터 계산한 비유전율은 약 27이었다.

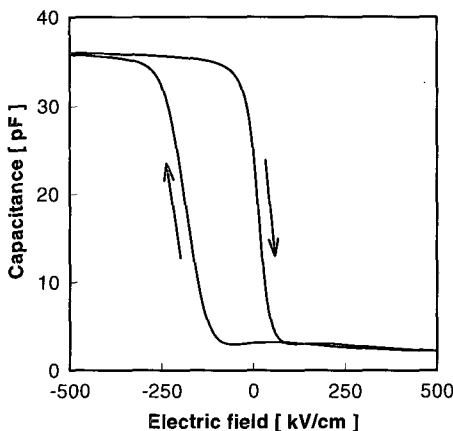


그림 2. Pt/LiNbO₃/AlN/Si(100) 구조를 갖는 MFIS 커패시터의 1 MHz C-V 특성 곡선.

Fig. 2. 1 MHz C-V characteristic curves of MFIS capacitors with Pt/LiNbO₃/AlN/Si(100) structure.

그림 3은 고농도로 도핑된 실리콘(0.0025 ~ 0.0040 Ω·cm) 위에 형성시킨 MFIS 커패시터의 용량-전압 특성 곡선이다. LiNbO₃의 강유전성으로 인한 쌍봉 특성이 나타남을 확인할 수 있으며, 이는 LiNbO₃ 박막이 강유전성을 가짐을 더욱 뒷받침하는 것이다. 일반적으로 강유전체 물질의 강유전성을 확인하기 위한 실험으로 Pt/Ti/SiO₂/Si 이나 Pt/SiO₂/Si 구조를 갖는 기판 위에 강유전체 막을 형성시킨 MFIM(metal-ferroelectric-insulator-metal) 구조에서의 C-V 특성을 평가하곤 하는데, 이 경우 기판이 실리콘이 아닌 금속이기 때문에 MFIS 구조에서의 특성과는 차이가 생기게 된다. 그래서 본 실험에서는 MFIS 구조의 응용이라는 관점에서 금속과 유사한 고농도로 도핑된 실리콘을 기판으로 사용하였다.

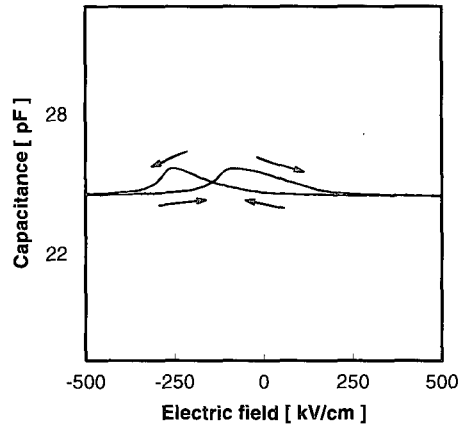


그림 3. 세계 도핑된 실리콘 위에 형성시킨 MFIS 커패시터의 용량-전압 특성 곡선.

Fig. 3. C-V characteristic curves of MFIS capacitors with Pt/LiNbO₃/AlN/highly-doped Si(100) structure.

그림 4는 Pt/LiNbO₃/AlN/Si(100) 구조를 갖는 MFIS 커패시터의 게이트 누설 전류 밀도 특성을 보인 것이다. 그래프에서 보는 것과 같이 인가 전계 ± 500 kV/cm 범위에서의 누설전류밀도가 10⁻⁹ A/cm² 이하로 매우 우수함을 확인할 수 있다. 이는 절연성이 우수한 질화 알루미늄 박막을 절연층으로 삽입함으로써, 누설전류 특성이 개선된 것으로 판단된다. 인가 전계가 - 500 kV/cm일 때의 계산된 저항율은 높은 10¹³ Ω·cm였다.

그림 5는 고농도로 도핑된 실리콘 위에 형성시

킨 MFIS 커패시터의 분극-전계에 대한 히스테리시스 특성을 RT-66A 강유전체 측정 시스템을 이용하여 측정한 것이다. 그래프에서 실선으로 나타낸 것은 피로특성을 평가하기 전에 측정된 것이고,

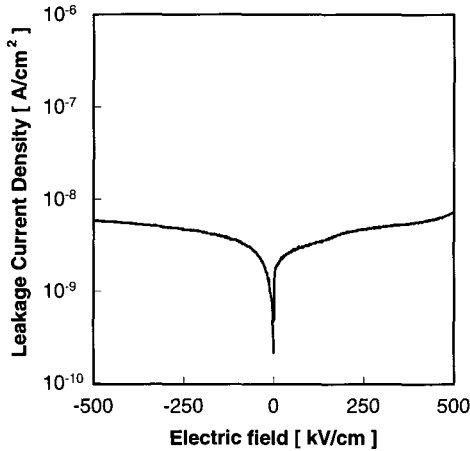


그림 4. Pt/LiNbO₃/AlN/Si(100) 구조를 갖는 MFIS 커패시터의 게이트 누설 전류 밀도 특성.
Fig. 4. Gate leakage current density of MFIS capacitor with Pt/LiNbO₃/AlN/Si(100) structures.

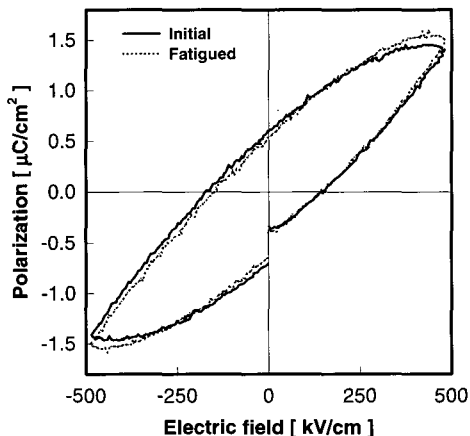


그림 5. MFIS 커패시터의 피로 특성 평가 전/후의 히스테리시스 특성.
Fig. 5. P-E hysteresis loop of a MFIS capacitors before and after fatigue fabricated on highly doped Si.

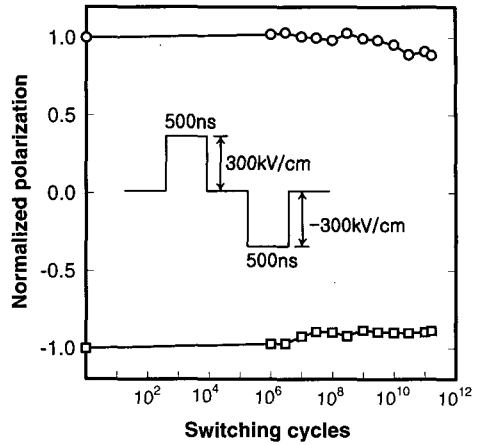


그림 6. 고농도로 도핑된 실리콘 위에 제작한 MFIS 커패시터의 피로 특성.
Fig. 6. The remnant polarization of the films on highly doped Si as a function of number of switching cycles.

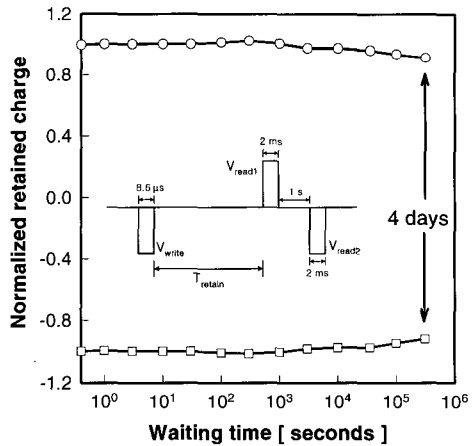


그림 7. 고농도로 도핑된 실리콘 위에 형성시킨 MFIS 커패시터의 보유 특성.
Fig. 7. Time dependence of retention properties of LiNbO₃ thin films on highly doped Si substrates.

점선으로 표시한 것은 피로 특성을 평가한 후에 측정된 히스테리시스 곡선이다. 그래프에서 보는 것과 같이 피로 특성 평가 후(10¹¹ switching

cycles)에도 측정된 잔류 분극 값이 초기 값을 거의 유지하는 우수한 특성이 나타남을 확인할 수 있다. 측정된 잔류 분극 값 $2P_r$ 과 항전계 E_c 는 각각 $1.2 \mu\text{C}/\text{cm}^2$, $120 \text{ kV}/\text{cm}$ 였다. 이것은 FET로 구현하였을 경우에도 우수한 특성이 얻어지리라는 것을 예상할 수 있는 결과라 하겠다. 절연성이 우수하면서 결정성을 갖는 질화 알루미늄 박막을 절연층으로 삽입함으로써, 그 위에 형성된 LiNbO_3 박막의 결정성이 좋아졌기 때문으로 판단된다.

그림 6은 스위칭 주기에 따른 잔류 분극의 변화를 나타낸 것이다. 본 실험에서는 일반적인 RT-66A 강유전체 측정 시스템 내의 자체 펄스를 이용한 측정이 아니라, 펄스발생기(pulse generator) HP8110A를 사용하여 삽입한 그림 6에 보이는 것처럼 임의의 바이폴라 펄스를 만들어 외부 인가 방법(external mode)으로 측정하였다. 측정 펄스의 주기(period), 폭(width), 주파수(frequency)는 각각 $1 \mu\text{s}$, 500 ns , 1 MHz 이다. 제작한 커패시터의 전극 면적은 $3.14 \times 10^{-4} \text{ cm}^2$ 이고, 강유전체 박막의 두께는 300 nm , 절연층의 두께는 20 nm 이다. 그림에서 보면 10^{11} cycles 이상까지 측정된 잔류 분극 값이 초기값의 80 % 이상 유지됨을 확인할 수 있다. 이는 우수한 피로 특성이라고 할 수 있으며, MFISFET를 제작하였을 경우에도 우수한 동작 특성이 얻어지리라는 것을 예상할 수 있는 결과라 할 수 있다.

그림 7은 고농도로 도핑된 실리콘 위에 증착시킨 MFIS 커패시터의 보유 특성을 보인 것이다. 측정에 사용된 펄스의 파형을 그래프에 삽입하여 나타내었다.

write 펄스의 세기는 $300 \text{ kV}/\text{cm}$ 이고, read 펄스 또한 동일한 세기인 $300 \text{ kV}/\text{cm}$ 이다. 그림 7의 그래프에서 보면 4 일까지 측정된 값이 초기 값보다 약 10 % 정도 감소함을 알 수 있다. 이 결과로 미루어 볼 때 FET로 구현해도 우수한 특성이 얻어지리라 예상된다.

4. 결론

RF 마그네트론 스퍼터링법을 사용하여 고유전율을 갖는 절연층이 삽입된 $\text{Pt}/\text{LiNbO}_3/\text{AlN}/\text{Si}(100)$ 구조를 갖는 MFIS 커패시터를 성공적으로 제작하였으며, 제작한 소자의 강유전성 특성을 평가하고 향후 FET 제작 가능성을 확인하였다. 고농도로 도핑된 실리콘($0.0025 \sim 0.0040 \Omega \cdot \text{cm}$) 위에

형성시킨 MFIS 커패시터의 C-V 특성 곡선으로부터 LiNbO_3 의 강유전성으로 인한 쌍봉 특성이 나타남을 확인할 수 있었으며, 1 MHz C-V 특성 곡선으로부터 측정된 메모리 윈도우(히스테리시스의 폭)는 약 2.5 V 였다. 이때 계산된 비유전율은 약 27 이었다. 분극-전계에 따른 히스테리시스 특성을 측정한 결과, 잔류 분극 값 $2P_r$ 과 항전계 E_c 는 각각 $1.2 \mu\text{C}/\text{cm}^2$, $120 \text{ kV}/\text{cm}$ 로 나타났다. Pt 금속을 전극으로 사용한 경우에 있어서 피로 특성 전/후에 측정한 히스테리시스 특성을 보면, 10^{11} switching cycles 후에도 잔류 분극 값이 초기 값을 거의 유지하는 우수한 특성이 나타남을 확인할 수 있었다. 세계 도핑된 실리콘 위에 증착시킨 MFIS 커패시터의 보유 특성을 평가한 결과 4일까지 측정된 값이 초기 값보다 약 10 % 정도 감소함을 알 수 있다. 상기한 결과들로 미루어 볼 때 향후 FET로 구현해도 우수한 특성이 얻어지리라 판단된다.

감사의 글

본 연구는 한국과학재단 목적기초연구 (R01-2001-000-00276-0(2003)) 지원으로 수행되었음.

참고 문헌

- [1] Werner Känzig, "Space Charge Layer Near the Surface of a Ferroelectric", *Phys. Rev.*, Vol. 98, Issue. 2, p. 549, 1955.
- [2] A. G. Chynoweth, "Surface Space-charge Layers in Barium Titanate", *Phys. Rev.*, Vol. 102, Issue. 3, p. 705, 1956.
- [3] S. Y. Wu, "A New Ferroelectric Memory Devices, Metal-ferroelectric-semiconductor Transistor", *IEEE Trans. Electron Devices*, Vol. ED-21, Issue. 8, p. 499, 1974.
- [4] T. A. Rost, H. Lin, and T. A. Rabson, "Ferroelectric Switching of a Field-effect Transistor with a Lithium Niobate Gate Insulator", *Appl. Phys. Lett.*, Vol. 59, Issue. 27, p. 3654, 1991.
- [5] Kwang-Ho Kim, "Metal-ferroelectric-semiconductor(MFS) FET's Using $\text{LiNbO}_3/\text{Si}(100)$ Structures for Nonvolatile Memory Operation", *IEEE Electron Device Letters*, Vol. 19, Issue. 6, p. 204, 1998.

- [6] 이상우, 김광호, "BaMgF₄/Si 구조를 이용한 비휘발성 메모리용 MFSFET의 제작 및 특성", 전기전자재료학회논문지, 10권, 10호, p. 1029, 1997.
- [7] Kwang-Ho Kim, Jin-Ping Han, Soon-Won Jung, and Tso-Ping Ma, "Ferroelectric DRAM(FEDRAM) FET with Metal/SrBi₂Ta₂O₉/SiN/Si Gate Structure", IEEE Electron Device Letters, Vol. 23, No. 2, p. 82, 2002.
- [8] 김광호, "SrBi₂Ta₂O₉/SiN/Si 구조를 이용한 MFISFET의 제작 및 특성", 전기전자재료학회논문지, 15권, 5호, p. 383, 2002.
- [9] I.-K. You, W.-J. Lee, I.-S. Yang, B. G. Yu, and K.-I. Cho, "Fabrication of MFISFET Compatible with CMOS Process Using SrBi₂Ta₂O₉(SBT) Materials", Trans. EEM, Vol. 1, No. 1, p. 40, 2000.
- [10] S. L. Miller and P. J. McWhorter, "Physics of the Ferroelectric Nonvolatile Memory Field Effect Transistor", J. Appl. Phys., Vol. 72, Issue. 12, p. 5999, 1992.
- [11] 이남열, 정순원, 김용성, 김진규, 정상현, 김광호, 유병곤, 이원재, 유인규, 양일석, "LiNbO₃/AlN 구조를 이용한 MFIS 커패시터의 제작 및 특성", 한국전기전자재료학회 2000하계학술대회논문집, p. 743, 2000.
- [12] K. Werner, and D. A. Puotinen, "Cleaning Solutions Based on Hydrogen Peroxide for Use in Silicon Semiconductor Technology", RCA Review, Vol. 31, p. 187, 1970.